

doi:10.3969/j.issn.1001-893x.2016.12.018

引用格式:周子琛,申振宁.使用传输线理论的硅通孔电参数提取方法[J].电讯技术,2016,56(12):1405-1408. [ZHOU Zichen, SHEN Zhenning. Through-silicon-via parasitics extraction based on transmission line theory[J]. Telecommunication Engineering, 2016, 56(12):1405-1408.]

使用传输线理论的硅通孔电参数提取方法*

周子琛^a, 申振宁^{**b}

(武警工程大学 a. 电子技术系; b. 信息工程系, 西安 710086)

摘 要:针对三维集成电路中的关键技术硅通孔的电特性,使用传输线理论提取了其单位长度 RLGC 参数。将硅通孔等效为传输线,利用 HFSS 仿真结果并结合传输线理论给出了具体的参数提取方法。计算结果表明,硅通孔单位长度 RLGC 参数呈现较强的频变特性,当频率从 1 MHz 增加到 20 GHz 时,单位长度的电阻和导纳分别从 0.45 mΩ/μm 和 2.5 μS/μm 增加到 2.5 mΩ/μm 和 17 μS/μm,而单位长度电感和电容分别从 8.7 pH/μm 和 8.8 fF/μm 减小至 7.5 pH/μm 和 0.2 fF/μm。与传统的阻抗矩阵和导纳矩阵提取方法相比,该方法具有结果绝对收敛和适用频率高等诸多优点,可进一步应用于三维集成电路的仿真设计。

关键词:三维集成电路;通硅孔;电参数提取;传输线理论

中图分类号:TN406 **文献标志码:**A **文章编号:**1001-893X(2016)12-1405-04

Through-Silicon-Via Parasitics Extraction Based on Transmission Line Theory

ZHOU Zichen^a, SHEN Zhenning^b

(a. Department of Electronics Technology; b. Department of Information Engineering, Engineering University of Chinese Armed Polic Force, Xi'an 710086, China)

Abstract: Through-Silicon-Via (TSV) is a key technology for three-dimensional integrated circuits (3D ICs). The parasitic RLGC parameters are extracted through transmission line theory (TLT) according to its characteristic. Firstly, the TSV is treated as a lossy transmission line. Then, the parasitic electrical parameters are extracted from the simulation results of TSV pair with HFSS and TLT. The computation results show that per unit RLGC parameters vary with the change of frequency. The resistance and admittance per unit length increases from 0.45 mΩ/μm and 2.5 μS/μm to 2.5 mΩ/μm and 17 μS/μm respectively when the frequency increases from 1 MHz to 20 GHz. Meanwhile, the inductance and capacitor per unit length deceases from 8.7 pH/μm and 8.8 fF/μm to 7.5 pH/μm and 0.2 fF/μm respectively. Compared with tradition methods, such as impedance matrix and admittance matrix, the proposed TLT method is featured by absolute convergence and being more suitable for high frequency application. Moreover, the TLT method is further applicable to the design and analysis of 3D ICs through the full circuit simulation.

Key words: three-dimensional integrated circuit; through-silicon-via (TSV); electrical parasitics extract; transmission line theory

1 引 言

随着消费类电子的发展,越来越多的系统都集

成有传感器、处理器、存储器、天线和各种无源器件

以实现多种功能,从而要求更高的芯片集成密度。

* 收稿日期:2016-03-14;修回日期:2016-07-07 Received date:2016-03-14;Revised date:2016-07-07
基金项目:国家自然科学基金资助项目(61402529)
Foundation Item: The National Natural Science Foundation of China(No. 61402529)
** 通信作者:zhenningshen@hotmail.com Corresponding author:zhenningshen@hotmail.com

然而,由于目前光刻工艺加工手段的局限性以及信号传输速率的提高,原有的基于二维平面的集成电路无法满足集成密度提高的需求。为了延续所谓摩尔定律的有效性,系统级封装(System on Package, SOP)以及三维集成技术得到了广泛关注^[1-3]。与基于键合线和倒装焊的 SOP 和三维集成技术相比,基于硅通孔(Through-Silicon-Via, TSV)的 SOP 和三维集成技术具有带宽大、损耗小、延时短、集成密度高等诸多优点^[4-6],得到了各大厂商和研究机构的青睐,成为三维集成中的关键技术之一。随着 TSV 技术从实验研究转向具体商用,快速、准确地分析 TSV 的电磁特性成为了热点问题^[7-9]。硅通孔是硅介质中的垂直互连结构,掺杂硅介质的半导体效应使得硅通孔的电磁特性比较复杂,显示出较强的频变特性。文献[8]中使用经验公式来计算 TSV 的 RLGC 参数,适用于频率低于 10 GHz 的情况。为了研究 TSV 在更高频率下的传输特性,需使用全波仿真软件来进行评估。根据仿真结果,使用阻抗矩阵或导纳矩阵的方法来提取 RLGC 参数,但阻抗矩阵和导纳矩阵通常会存在结果不收敛的情况^[9-10]。本文使用传输线模型来等效 TSV 结构,计算出等效的频变 RLGC 参数,进而使用 SPICE 等电路仿真软件来进一步求解整体电路特性,适用于工作频率较高的场合。

2 TSV 结构与全波仿真结果

图 1 为典型的 TSV 对结构图,在实际的电路中信号都需要返回路径,因此,常用一对 TSV 来传输信号。尽管 TSV 的物理尺寸很小,但目前片内或封装上信号的有效频谱已经高达 40 GHz,在如此宽的频谱范围内仍需仔细分析 TSV 的电特性,以设计更好的 3D 集成电路。

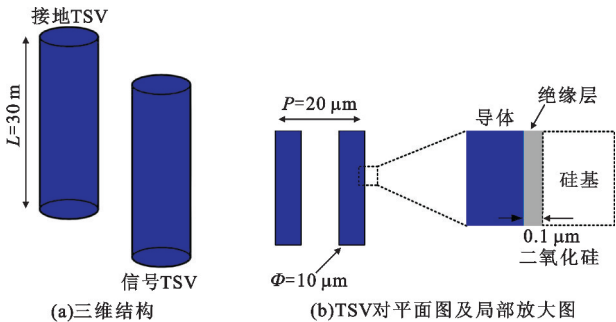


图 1 典型的 TSV 对结构图
Fig. 1 Structure of a typical TSV pair

如图 1 所示,本文分析的 TSV 结构参数如下:

导体直径为 10 μm,高度为 30 μm;在导体外部有一层厚度为 0.1 μm 的二氧化硅充当绝缘层,硅衬底的电阻率为 10 Ω/cm;导体材料为铜。

在如此宽的频谱范围内,一般使用散射参数来分析 TSV 的频率特性。当频率低于 20 GHz 时,典型 TSV 的尺寸远小于信号波长的 1/10,因此可以使用集总电路模型进行分析。但由于关注的频段很宽,集总电路中的器件参数会随频率变换而变换。为了求解相应的模型参数,先使用 HFSS 对图 1 所示的 TSV 对进行仿真,求解其传输特性,具体仿真结果如图 2 所示。从图 2 可以得出 TSV 对能在 20 GHz 以内保持较好传输特性,其插入损耗在 0.15 dB 以内,反射系数在 -40 dB 以下。而实际 3D 集成时可能会使用较多的 TSV 进行级联来实现具体互连,而且 TSV 的传输特性有明显的频变特性,因此有必要对 TSV 的相关参数进行提取,为后续研究奠定基础。

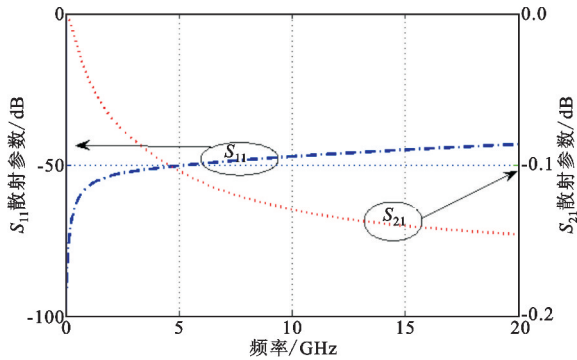


图 2 TSV 对的传输特性
Fig. 2 The scatter parameter of TSV pair

3 传输线模型与参数提取

TSV 结构与传统的双线传输线非常类似,因此,可以使用传输线模型对 TSV 结构进行等效。一般而言,传输线特性可以使用传输矩阵(ABCD 矩阵)来进行描述。对于 2 端口网络有式(1)成立:

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \cdot \begin{bmatrix} V_2 \\ I_2 \end{bmatrix} \quad (1)$$

若由 TSV 组成的传输线传输常数为 γ ,特性阻抗为 Z_0 ,则式(1)可写成式(2)的形式:

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} \cosh(\gamma l) & Z_0 \sinh(\gamma l) \\ \sinh(\gamma l)/Z_0 & \cosh(\gamma l) \end{bmatrix} \cdot \begin{bmatrix} V_2 \\ I_2 \end{bmatrix} \quad (2)$$

对比式(1)和式(2),可以得到 γ 和 Z_0 的值,具体如式(3)和式(4)所示:

$$\gamma = \text{arcosh}(A)/l, \quad (3)$$

$$Z_0 = \sqrt{B/C}. \quad (4)$$

式中: l 为 TSV 的长度。一旦得到 γ 和 Z_0 后,传输线特性就得到表征。使用第 2 节仿真得出的散射参数,通过式(5)所示的矩阵变换即可将散射矩阵变换为 ABCD 矩阵:

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \frac{(1+S_{11})(1-S_{22})+S_{12}S_{21}}{2S_{21}} & Z_0 \frac{(1+S_{11})(1+S_{22})-S_{12}S_{21}}{2S_{21}} \\ \frac{(1-S_{11})(1-S_{22})-S_{12}S_{21}}{2S_{21}Z_0} & \frac{(1-S_{11})(1+S_{22})+S_{12}S_{21}}{2S_{21}} \end{bmatrix} \quad (5)$$

对于传输线结构常使用图 3 所示的 RLGC 电路模型进行等效,此时需要根据 γ 和 Z_0 来计算相应的 RLGC 参数。

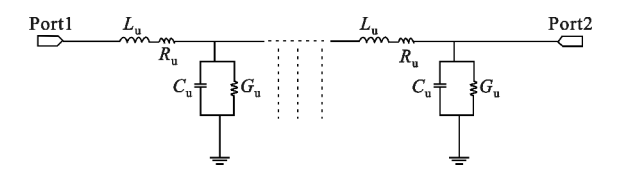


图 3 TSV 对的传输线模型

Fig. 3 The transmission line model of TSV pair

根据传输线理论,RLGC 参数与 γ 和 Z_0 的关系由式(6)和式(7)描述:

$$R_u + j\omega L_u = \gamma Z_0, \quad (6)$$

$$G_u + j\omega C_u = \gamma / Z_0. \quad (7)$$

通过式(6)和式(7)可以得出对应的 RLGC 参数,具体如式(8)~(11)所示:

$$R_u = \operatorname{Re} a / (\gamma Z_0), \quad (8)$$

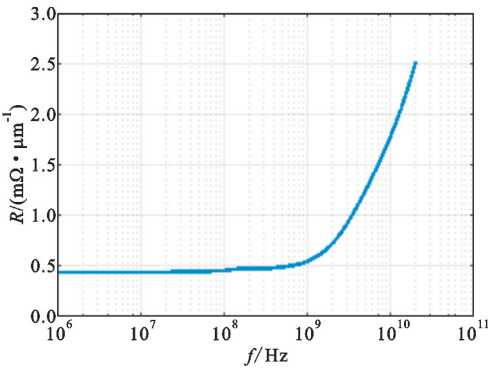
$$L_u = \operatorname{Im} ag(\gamma Z_0) / \omega, \quad (9)$$

$$G_u = \operatorname{Re} a / (\gamma / Z_0), \quad (10)$$

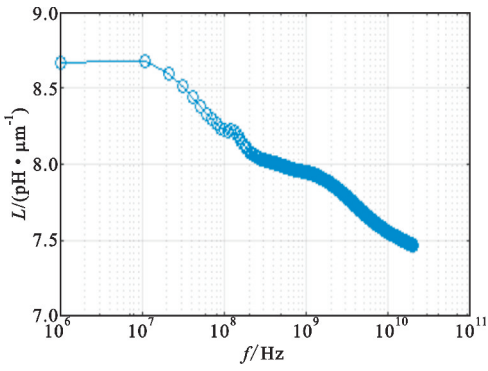
$$C_u = \operatorname{Im} ag(\gamma / Z_0) / \omega. \quad (11)$$

将图 2 所仿真的 S 参数转换为 $A、B、C、D$ 参数,使用表达式(3)~(4)和(8)~(11)即可计算出该 TSV 等效的单位长度上 RLGC 参数,使用 Matlab 软件进行计算,最终的 RLGC 参数如图 4 所示。由图 4 可知,TSV 单位长度的 RLGC 参数随频率变化而变化,其中电阻和导纳随着频率升高而变大,而电感和电容随着频率的升高而变小,主要原因在于导体的趋肤效应和邻近效应以及硅介质的半导体效应等。由于 ABCD 矩阵对于任何的双端口网络均有效,从而解决了使用 Z 矩阵和 Y 矩阵时存在的部分参数不收敛问题^[10]。在实际电路分析中,随着频率的升高传输线效应将更加明显,此时基于传输线方法的 RLGC 参数提取将更为有效,因此,本文方法同

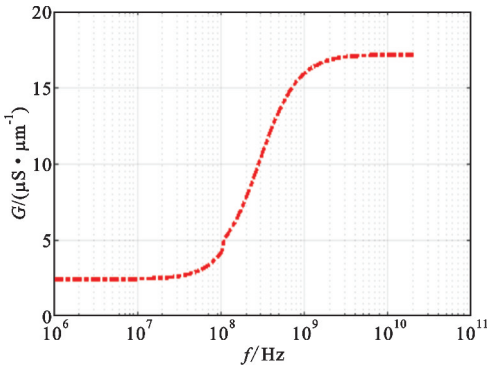
样适用于频率高于 20 GHz 时的情况。



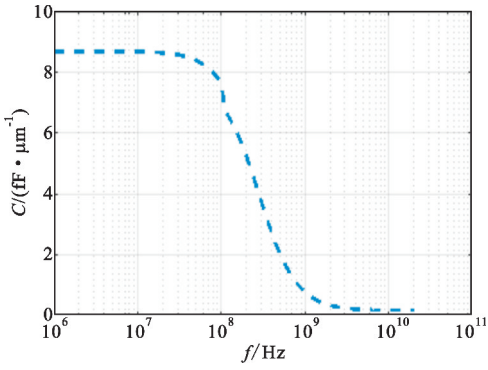
(a) 单位长度电阻



(b) 单位长度电感



(c) 单位长度电导



(d) 单位长度电容

图 4 单位长度 RLGC 参数图

Fig. 4 The RLGC parameter of unit length of TSV pair

4 结束语

硅通孔技术的研究和发展,使得基于硅通孔的三维集成电路逐步实用化,但 TSV 本身的电磁特性仍需继续研究。本文将硅通孔等效为传输线结构,利用全波仿真的结果以及传输线散射参数矩阵与传输矩阵之间的关系求解出硅通孔单位长度等效 RLGC 参数。从求解的结果来看,硅通孔的 RLGC 参数呈现出强烈的频变特性;随着频率的升高,趋肤效应使得 TSV 的单位长度电阻和电导不断增大,又由于高频电磁场的邻近效应和杂参半导体的 MOS 效应使得 TSV 单位长度电感和电容不断减小。对于不同长度的硅通孔,可使用传输线理论进一步计算相应的 RLGC 参数,再通过 SPICE 仿真器对硅通孔或整体电路进行仿真。当仿真的频率很高时,使用传输线模型来进行仿真 TSV,可有效提高仿真的准确性。文中主要分析了单个 TSV 对的 RGLC 参数的提取方法,而在实际的三维集成电路中还存在大量的多个 TSV 结构的情况,如何有效快速地提取多个 TSV 结构的 RGLC 参数是下一步研究问题。

参考文献:

- [1] TOPOL A W. Three-dimensional integrated circuits[J]. IBM Journal of Research and Development,2006,50(5): 491-506.
- [2] LI E P, WEI X C, CANGELLARIS A C, et al. Progress review of electromagnetic compatibility analysis technologies for packages, printed circuit boards and novel interconnects [J]. IEEE Transactions on Electromagnetic Compatibility, 2010, 52(2): 248-265.
- [3] 朱勇, 张凯. SOP 集成技术的发展现状及其在毫米波系统中的应用[J]. 电讯技术, 2013, 53(1): 219-224. ZHOU Yong, ZHANG Kai. Progress of SOP integration technology and its application in millimeter-wave system [J]. Telecommunication Engineering, 2013, 52(2): 219-224. (in Chinese)
- [4] PAPANIKOLAOU A, SOUDRIS D, RADOJCIC R. Three dimensional system integration[M]. New York: Springer, 2011.

- [5] LU Q, ZHU Z, YANG Y, et al. Electrical modeling and characterization of shield differential through-silicon vias [J]. IEEE Transactions on Electron Devices, 2015, 62(5): 1544-1552.
- [6] HUANG C, LIU R, WANG Z. Thermal and electrical reliability tests of air-gap through-silicon vias [J]. IEEE Transactions on Device & Materials Reliability, 2015, 15(1): 90-100.
- [7] ADAMSHICK S, COOLBAUGH D, LIEHR M. Experimental characterization of coaxial through silicon vias for 3D integration [J]. Microelectronics Journal, 2015, 46(5): 377-382.
- [8] SAVIDIS I, FRIEDMAN E. Closed-form expression of 3-D via resistance, inductance, and capacitance [J]. IEEE Transactions on Electron Devices, 2009, 56(9): 1873-1881.
- [9] XU Z, LU J Q. Through-strata-via (TSV) parasitics and wideband modeling for three-dimensional integration packaging [J]. IEEE Electron Device Letters, 2011, 32(9): 1278-1280.
- [10] XU Z, LU J Q. Through-silicon-via fabrication technologies, passives extraction, and electrical modeling for 3-D integration/packaging [J]. IEEE Transactions on Semiconductor Manufacturing, 2013, 26(1): 23-34.

作者简介:



周子琛(1977—),女,江西南城人,2004年于武警工程大学获硕士学位,现为副教授,主要从事信号完整性、电磁兼容等方面的研究;

ZHOU Zichen was born in Nancheng, Jiangxi Province, in 1977. She received the M. S. degree from Engineering University of Chinese Armed Police Force in 2004. She is now an associate professor. Her research concerns signal integrity and electromagnetic compatibility.

申振宁(1976—),男,陕西高陵人,2014年于西安电子科技大学获博士学位,现为副教授,主要从事无线通信、电磁兼容等方面的研究。

SHEN Zhenning was born in Gaoling, Shaanxi Province, in 1976. He received the Ph. D. degree from Xidian University in 2014. He is now an associate professor. His research concerns wireless communication and electromagnetic compatibility.

Email: zhenningshen@hotmail. com