#### doi:10.3969/j.issn.1001-893x.2016.08.019

**引用格式:**杨海峰. 基于螺旋谐振环结构的 UWB 同步开关噪声抑制电源平面[J]. 电讯技术,2016,56(8):939-943. [YANG Haifeng. Ultra-wideband suppression of simultaneous switching noise using spiral resonator structure mounted power plane[J]. Telecommunication Engineering, 2016,56(8):939-943. ]

# 基于螺旋谐振环结构的 UWB 同步开关噪声抑制电源平面\*

#### 杨海峰\*\*

(中国西南电子技术研究所,成都 610036)

摘 要:针对目前印制电路板中采用的同步开关噪声抑制方法抑制带宽较窄、全向性较差、电源平面 有效使用面积小、结构复杂及对信号质量影响大的问题,提出了一种基于螺旋谐振环结构的超宽带 同步开关噪声抑制平面,具有结构简单、阻带宽、抑制方向具有全向性、无需周期性电磁带隙结构的 特点。通过研究其等效电路模型,使用三维有限元法(FEM)对所设计的结构提取了 S 参数,并进行 了频域与时域分析与仿真。仿真结果表明:所提出的结构其同步开关噪声抑制深度在-40 dB时,阻 带范围为0.13~20 GHz,抑制带宽达到19.87 GHz,有效降低了带隙中心频率;当注入噪声电压为1 V 时,可将噪声电压抑制到0.25 mV;对比 UC-EBG 和 Planar EBG 结构,在-40 dB抑制深度时,抑制带 宽分别提高了16.97 GHz和17.73 GHz。

关键词:高速印制电路板;电源完整性;同步开关噪声;螺旋谐振环

中图分类号:TN702 文献标志码:A 文章编号:1001-893X(2016)08-0939-05

## Ultra-wideband Suppression of Simultaneous Switching Noise Using Spiral Resonator Structure Mounted Power Plane

## YANG Haifeng

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

**Abstract**: To solve the limitations of existing methods of simultaneous switching noise(SSN) suppression, an ultra-wideband(UWB) suppression of SSN using spiral resonator structure mounted power plane is presented. By studying its equivalent circuit model, full-wave finite element method(FEM) is applied to analyze the power integrity both in frequency domain and time domain. The simulated results display that the SSN suppression bandwidth is broadened from 0.13 GHz to 20 GHz under a noise suppression margin of -40 dB, the SSN suppression characteristics are greatly improved in lower frequencies, approximately 16.97 GHz and 17.73 GHz of stopband bandwidth improvement over the conventional UC-EBG and planar-EBG power plane, respectively. When noise frequency is 20 GHz, the amplitude is 1 V injected, the noise voltage is suppressed to 0.25 mV.

Key words: printed circuit board; power integrity; simultaneous switching noise; spiral resonator structure

### 1 引 言

随着各领域对高速、高性能数字系统需求的不

断提升,该类数字系统所具有的高陡峭信号边沿、高时钟速率和低电压电平等特点使得电源平面与地平

 <sup>\*</sup> 收稿日期:2016-04-06;修回日期:2016-06-06 Received date:2016-04-06;Revised date:2016-06-06 基金项目:中国西南电子技术研究所技术创新基金项目(H15017)
 Foundation Item: The Creative Technology Fund of Southwest China Institute of Electronic Technology(H15017)

<sup>\*\*</sup> 通信作者:haifeng\_ioe@163.com Corresponding author:haifeng\_ioe@163.com

计人员必须解决的难题。

面之间所产生的同步开关噪声(Simultaneous Switching Noise, SSN)问题已成为制约其发展和应用的主 要瓶颈[1-2]。且随电路系统向着高速度、低电压、低 功耗以及高集成度的方向发展,在同一封装或板卡 内集成数字与模拟电路,以在更小的体积内获得更 高的性能。而系统能力的提高引发了更大的开关电 流,当印刷电路板(Printed Circuit Board, PCB)上的 多个有源器件同时开关时,电源平面与地平面之间 存在的多种谐振模式将会导致同步开关噪声,进而 又会引起信号完整性的相关问题以及电磁干扰等问 题,对电源分配网络的供电能力提出了更高的要求, 并且引发了更严重的电源噪声波动<sup>[3]</sup>。电源分配 网络是高速数字电路系统设计的基础,直接影响了 信号完整性、电源完整性以及电磁完整性的性能,它 为数字电路提供电荷的同时也为噪声提供了优异的 传播路径,因此电源分配网络既要保证供电性能又 要抑制噪声的影响。电源分配网络的设计与分析一 直都是研究的重点,如何有效抑制高速电路中的同 步开关噪声己成为不可避免的研究议题,也成为设

降低电源同步开关噪声传统上多采用以下方 法<sup>[3]</sup>:一是加入局域、全局或嵌入式去耦电容:二是 在电源或地平面上蚀刻出折型细槽:三是分割平面 将噪声隔离;四是在电源平面上加入同构或异构的 周期性拓展结构等。如:文献[4]研究了局域、全局 去耦电容对电源完整性及同步开关噪声抑制,在噪 声敏感电路、器件周围放置一些电容器,将其从平面 间谐振噪声传播中保护起来,结果表明,一般地当去 耦电容器应用于高于600 MHz频率时无效,因此采 用去耦电容器的旁路技术并不能解决高频的 SSN 问题。此外,大量布放去耦电容将压缩电路板上可 摆放的器件数量,降低了可用度,且增加了成本。又 如:文献[5]研究了在电源平面与地平面间加入嵌 入式去耦电容对同步开关噪声的抑制情况,结果表 明嵌入式去耦电容具有较好的同步开关抑制效果, 但阻带覆盖带宽有限,尤其在低频处,且需在介质层 进行特殊处理或额外加入金属层,需要较高的制造 工艺,成本较高,加大了制作难度,减少了电源平面 有效使用面积,减小了置于其上摆放的器件数量,不 利于实际的工程实现,降低了其有效性。文献[6-7] 对平面分割降低同步开关噪声方面进行了应用 性研究,尽管减少了平面间的噪声传递,但对以平面 为参考的信号线来说,这样的平面并不是连续参考 平面,会增加信号返回路径,从而对信号质量造成影 · 940 ·

响,严重时还会发生辐射。

此外,国内外对周期性电磁带隙结构在电源分 配网络中的应用与原理进行了大量研究,制作出了 多种抑制深度高、阻带宽的周期性电磁带隙结构,但 电磁带隙结构的抑制能力受单元个数影响,需级联 多个电磁带隙结构,实际的元器件有效摆放面积将 受到电磁带隙结构位置及面积的压缩,不利于大规 模复杂电路的设计,且由于周期性电磁带隙结构将 破坏以其为参考平面的信号回流路径,降低信号完 整性,增加辐射量,需要较高的制造工艺,成本较高, 实际的工程应用范围有限。

为解决以上问题,本文提出了一种结构简单、全向性好、阻带宽、不需对电源平面开槽、无需周期性电磁带隙结构,对同步开关噪声抑制深度高、阻带宽的基于局域谐振隔离的螺旋谐振环超宽带同步开关噪声抑制电源平面(Spiral Ring Resonator Power Plane, SRR-PWP),其 SSN 抑制深度在-40 dB时阻带范围为0.13~20 GHz,抑制带宽达到19.87 GHz;在频率为20 GHz的1 V噪声激励下,可将噪声抑制在6.8 mV内,抑制带宽得到显著提高;同时,该电源平面可保持良好的信号完整性。

#### 2 螺旋谐振环结构电源平面设计

螺旋谐振环结构是一条印刷在介质基板上的金 属微带线,形成类螺旋金属环结构,能够利用其谐振 效应产生一定的噪声抑制带隙。当螺旋谐振结构尺 寸远小于自由空间波长时,其可等效由外磁场激励 的 LC 谐振电路,于是可以对螺旋谐振环结构进行 设计,使其等效 LC 电路在特定的频率范围内发生 谐振,利用谐振中心频率附近等效阻抗接近无限的 特性,可在噪声源与期望隔离的敏感器件部位加入 螺旋谐振环结构的谐振频率与相对带宽近似如下<sup>[8]</sup>:

$$f_0 = \frac{1}{2\pi \sqrt{L_0 C_c}},$$
 (1)

$$BW = \frac{1}{\eta} \sqrt{\frac{L_0}{C_c}} \, . \tag{2}$$

式中:*L*<sub>0</sub>为金属环等效电感;*C*<sub>e</sub>为金属环与环绕它的 金属平面之间的等效电容。

由式(1)可知,阻带带隙的中心频率与等效电 感、等效电容有关,通过增加等效电感与等效电容可 有效降低下截止频率。由式(2)可得,抑制带宽的 增加可通过提高等效电感或减少等效电容实现。通 过改变等效电感与电容的值可对螺旋谐振环结构的 谐振频率与相对带宽进行调整,提高上截止频率最 有效的方法为减小中心金属贴片的对地电容,另一 个方法为减小螺旋线的缝隙电容。但是,减小中心 贴片与螺旋线缝隙电容即增大贴片与单元格边框的 间距会引起以其为参考平面的信号线阻抗不连续. 将导致反射损耗、串扰耦合、高阶模式转换与严重的 辐射效应,极大地降低信号质量,因此,在等效电感 不变的情况下,减小电容可对阻带带宽进行扩展。 由于等效电容与介质厚度有关,等效电感更多体现 在金属环的长度上,因而增加金属环的圈数将使得 等效电感的增量大于等效电容的提升。权衡 SSN 抑制性能与信号完整性及电感增长量的收益,可据 此确定思路为增加螺旋谐振环的圈数,以获得更低 的下截止频率与噪声抑制带宽,从而有效消除 PCB 电源与地平面间的 SSN,同时尽量保持该结构具有 较少的开槽,以保持以其为参考平面的微带线/带状 线的信号完整性。

根据前述中的原理与思路,为分析螺旋谐振环 电源平面对噪声抑制的特性,设计了螺旋谐振环单 元结构和仿真电路板模型,PCB 层数为两层,分别如 图 1 与图 2 所示。图 1 所示的螺旋谐振环结构的构 造参数集为(a,b,g1,g2,g3) = (30,24,1,0.4,2) mm。如图 2 所示,噪声激励端口为 PORT 1(15 mm,15 mm),受保护敏感器件隔离区域端口为 PORT 2(75 mm,105 mm),PORT 3(75 mm,15 mm) 与 PORT 4(15 mm,105 mm)分别为未受到螺旋谐振 环结构保护的器件区域端口,端口阻抗为50 Ω,PCB 结构尺寸为90 mm×120 mm,介电常数与损耗角分别 为4.4 与 0.02,介质高度 h 为0.4 mm。



图 1 本文提出的螺旋谐振环结构电源平面结构图 Fig. 1 Schematics of the proposed structure of the spiral resonator structure mounted power plane



structure mounted power plane

## 3 频域抑制特性仿真分析

为分析螺旋谐振环结构电源平面的频域 SSN 抑制性能,根据上一节中的计算参数,建立了一个4 层 PCB 结构,采用三维有限元法(Finite Element Method, FEM)进行仿真。图3给出了完整电源参考 平面与各端口之间的传输参数对比。可见,在采用 SRR-PWP 结构隔离噪声端口的情况下,未受螺旋 谐振环结构保护的器件区域噪声 S21 与受到保护的 器件区域噪声 S31 和 S41 与完整电源参考平面相比 都有了一定的噪声抑制效果。以-40 dB为标准,由 于PORT 1与PORT 3间距离较近, S31 在13.7 GHz处 出现谐振峰,其余皆达到0.13~20 GHz频带内噪声 抑制效果:但由于螺旋谐振环将噪声端口PORT 1与 敏感器件区域PORT 2都隔离起来,抑制效果比单独 隔离噪声端口提升更大,阻带带宽为19.87 GHz。 从仿真结果图中的 S21 参数可以看出, SRR-PWP 最高可获得-116 dB抑制深度,并且在不同激励端 口间传输参数基本相同,这也从侧面反映出 SRR-PWP 对 SSN 噪声抑制具有全向性,从而整个电源平 面的 SSN 噪声都可得到有效抑制。



图 3 螺旋谐振环电源平面中不同端口噪声隔离度 与参考平面仿真结果对比

Fig. 3 Suppression behavior of SRR–PWP for the noise excitation located at PORT 2, PORT 3, and PORT 4, respectively 为分析本文所提出的噪声抑制结构与 EBG 结构的性能对比,根据文献[9-10]建立了 UC-EBG 与 Planar-EBG 结构模型,并采用三维 FEM 算法对螺 旋谐振环电源平面的噪声抑制效果进行了频域仿 真。图4分别给出了 UC-EBG、Planar-EBG 与 SRR -PWP 的数值计算结果。可见,3 种电源平面的阻 带覆盖范围分别为1~3.9 GHz、2.76~4.9 GHz与 0.13~20 GHz,阻带带宽分别为2.9 GHz、 2.14 GHz、19.87 GHz。正如前节分析,得益于螺旋 谐振环结构,SRR-PWP 电源平面在下截止频率的 性能提升更为明显,而 Planar-EBG 结构在低频处的 抑制性能较差。



图 4 UC-EBG、Plannr-EBG 电源平面与螺旋谐振 环电源平面频域仿真结果对比 Fig. 4 Suppression characteristics of UC-EBG, planar EBG and SRR-PWP

## 4 时域抑制特性仿真分析

· 942 ·

本节将对 SRR-PWP 进行时域验证, PORT 1 注 入噪声,在 PORT 2、PORT 3 与 PORT 4 处测量。

在噪声输入端口注入20 GHz幅值为1 V的正弦 波,仿真时长为2.5 ns条件下,仿真结果如图 5 所 示。在 PORT 2 处受保护敏感器件区域的噪声电压 平均峰峰值为0.5 mV,在仅隔离噪声区域的条件 下,PORT 3 与 PORT 4 处噪声电压峰值分别为 3.45 mV与6.8 mV,这是由于其在谐振频率处阻抗 较大引起的;而 SRR-PWP 则因其在低频处具有较 低的下截止频率及抑制深度,将噪声电压平均峰峰 值抑制在0.5 mV,峰值为4 mV。此外,对于噪声输 入条件不变的情况,如图 6 所示,UC-EBG、平面 EBG 与 SRR-PWP 的输出电压分别为26 mV、54 mV 与6.8 mV,相比之下,SRR-PWP 对于高频噪声的抑 制能力更为明显,与第 2 节分析结果相符。由于 SRR-PWP 拥有更宽的噪声抑制带宽与抑制深度, 尤其在低频与高频处其抑制深度更高,对于高频与 低频噪声,SRR-PWP 得益于较宽噪声阻带带宽,对比 UC-EBG 和平面 EBG 电源平面,性能得到更大的提升,获得了比 UC-EBG 和平面 EBG 电源平面 更好的噪声抑制效果,与分析相符。



图 5 螺旋谐振环电源平面时域各端口仿真结果对比 Fig. 5 Noise suppression measured in the time domain for noise source at PORT 2, PORT 3, and PORT 4, respectively



图 6 UC-EBG、Plannr-EBG 电源平面与螺旋谐振 环电源平面时域仿真结果对比

Fig. 6 Noise suppression measured in the time domain of UC-EBG, planar EBG and SRR-PWP

## 5 结 论

通过分析螺旋谐振环局域隔离超宽带噪声的机 理,本文提出了一种基于局域谐振隔离的螺旋谐振 环超宽带同步开关噪声抑制电源平面,并建立三维 FEM 仿真模型进行仿真分析,结果表明,其 SSN 抑 制深度在-40 dB时阻带范围为0.13~20 GHz,抑制 带宽达到19.87 GHz,相比 UC-EBG 与 Planar-EBG 结构,抑制带宽分别提高了 16.97 GHz 和 17.73 GHz,在频率为20 GHz的1 V噪声激励下,可 将噪声抑制在6.8 mV内,其抑制带宽得到显著提 高。同时,该电源平面结构简单,无需周期性电磁带 隙结构,全向性好,阻带宽,不需对电源平面开槽,可 保持良好的信号完整性。

## 参考文献:

- ZHANG M S. Power noise suppression using power-andground via pairs in multilayered printed circuit boards
   IEEE Transactions on Components, Packaging, and Manufacturing Technology, 2011, 1(3):374-385.
- [2] YANG H F, YUN X, CHANG H, et. al. Efficient and low -latency pixel data transmission module for adaptive optics wavefront processor based on field – programmable gate array[J]. Optical Engineering, 2015, 54(6):1–9.
- [3] 张志伟,李玉山. 电磁带隙结构在同步开关噪声抑制中的应用分析[J]. 电讯技术,2010,50(3):64-68.
  ZHANG zhiwei, LI yushan. Application analysis of suppressing simultaneous switching noise(SSN) in electromagnetic band gap[J]. Telecommunication Engineering, 2010,50(3):64-68. (in Chinese)
- [4] 张木水. 高速电路电源分配网络设计与电源完整性分析[D]. 西安:西安电子科技大学,2009.
  ZHANG Mushui. Power delivery network design and power integrity analysis for high-speed circuits[D]. Xi'an: Xidian University,2009. (in Chinese)
- [5] MUTHANA P, SRINIVASAN K, ENGIN A E, et. al. Improvements in noise suppression for I/O circuits using embedded planar capacitors [J]. IEEE Transactions on Advanced Package, 2008, 31(2):234–245.
- [6] 张斌,张东来,贾毅婷. 电网高速数据采集系统板级同步 开关噪声抑制研究[J]. 电网技术,2012,36(3):269-276.
   ZHANG Bin, ZHANG Donglai, JIA Yiting. Study on board - level simultaneous switching noise reduction of power grid high-speed data acquisition system[J]. Power System Technology,2012,36(3):269-276. (in Chinese)

[7] 杨海峰,饶长辉,李梅,等.实时波前处理机中的同步 开关噪声抑制[J].西安电子科技大学学报,2014,41
(3):215-222.
YANG Haifeng, RAO Changhui, LI Mei, et al. Study on suppression of simultaneous switching noise in the real-

time wavefront processor[J]. Journal of Xidian University,2014,41(3):215-222. (in Chinese)

- [8] KYTHAKYAPUZHA S R. Modeling of spiral inductors and transformers[D]. Manhattan, UK: Kansas State University, 2001.
- [9] WU T L, LIN Y H, CHEN S T. A novel power planes with low radiation and broadband suppression of ground bounce noise using photonic bandgap structures [J]. IEEE Microwave Wireless Computational Letters, 2004, 14(7):337–339.
- [10] RAIMONDO L, PAULIS F, ORLANDI A. A simple and efficient design procedure for planar electromagnetic bandgap structures on printed circuit boards [J]. IEEE Transactions on Electromagnetics Compatation, 2011, 53 (2):482-490.

#### 作者简介:



**杨海峰**(1985—),男,四川成都人,2014 年获博士学位,现为工程师,主要研究方向为 航天器有效载荷总体技术、航天综合化电子 系统、激光通信与测量总体技术等。

YANG Haifeng was born in Chengdu, Sichuan Province, in 1985, He received the Ph. D. degree in 2014. He is now an engineer. His re-

search concerns spacecraft payload design, integrated aerospace electronic system, free-space optical communication and TT&C.

Email:haifeng\_ioe@163.com