

doi:10.3969/j.issn.1001-893x.2016.07.017

引用格式:田增山,李路. TD-LTE 多带宽数字下变频设计与 FPGA 实现[J]. 电讯技术, 2016, 56(7): 808-814. [TIAN Zengshan, LI Lu. Design and FPGA implementation of multi-bandwidth digital down converter in TD-LTE system[J]. Telecommunication Engineering, 2016, 56(7): 808-814.]

TD-LTE 多带宽数字下变频设计与 FPGA 实现*

田增山, 李 路**

(重庆邮电大学 移动通信技术重庆市重点实验室, 重庆 400065)

摘 要:分时长期演进(TD-LTE)系统为了满足各种环境的需要,支持6种不同的带宽和基带速率。为了满足TD-LTE系统多带宽和多速率的要求,设计了一种兼容TD-LTE多带宽和多速率的多带宽数字下变频方案。方案中采用了时分复用技术、抽取滤波的合理搭配和高性能滤波器实现了资源优化和输出信号的高信噪比。此外,对数字混频器和抗混叠滤波器进行改进,设计出了基于坐标旋转数字算法(CORDIC)的流水线型混频器 and 高速并行可配置滤波器。软件仿真和硬件测试证明了TD-LTE多带宽数字下变频的正确性,且具有灵活性、高性能和低资源消耗的特点以及较高的工程实用价值。

关键词:分时长期演进系统;数字下变频;多带宽;数字混频器;抗混叠滤波器;现场可编程门阵列

中图分类号: TN929.5 **文献标志码:** A **文章编号:** 1001-893X(2016)07-0808-07

Design and FPGA Implementation of Multi-bandwidth Digital Down Converter in TD-LTE System

TIAN Zengshan, LI Lu

(Chongqing Key Laboratory of Mobile Communications Technology, Chongqing University of Posts and Telecommunications, Chongqing 400065, China)

Abstract: Time division-long term evolution (TD-LTE) system needs to support six different bandwidths and baseband rates, in order to satisfy the requirements of various environments. To meet the demand of multi-bandwidth and multi-rate in TD-LTE system, a multi-bandwidth digital down converter (DDC) scheme is designed which can support the flexible switch of multi-bandwidth and multi-rate. The proposed scheme takes advantage of the time division multiplexing, the reasonable collocation and the high performance filter techniques to achieve resource optimization and high signal-to-noise ratio (SNR) of output signal. In addition, a parallel Coordinate Rotation Digital Compute (CORDIC) frequency mixer and a high speed parallel configurable filter are proposed by improving the digital mixer and anti-aliasing filter. Software simulations and hardware tests verify the correctness of the multi-bandwidth DDC scheme. And the proposed scheme is featured by flexibility, high performance, low resource consumption and high value for practical engineering.

Key words: TD-LTE system; digital down converter; multi-bandwidth; digital frequency mixer; anti-aliasing filter; field programmable gate array

* 收稿日期: 2015-12-24; 修回日期: 2016-03-04 Received date: 2015-12-24; Revised date: 2016-03-04

基金项目: 国家自然科学基金资助项目(61301126); 重庆市基础与前沿研究计划项目(cstc2013jcyjA40041, cstc2013jcyjA40032); 重庆邮电大学博士启动基金(A2012-33)

Foundation Item: The National Natural Science Foundation of China (No. 61301126); The Fundamental and Frontier Research Project of Chongqing (cstc2013jcyjA40041, cstc2013jcyjA40032); The Dr. Start-up Foundation of Chongqing University of Posts and Telecommunications (A2012-33)

** 通信作者: lilu_cupt@163.com Corresponding author: lilu_cupt@163.com

1 引言

随着无线通信技术的迅速发展,如今时分长期演进(Time Division-Long Term Evolution,TD-LTE)技术在全球范围内引领了一波 4G 的潮流,许多地区已经部署了 TD-LTE 系统,学术界已经放眼 5G 标准的制定^[1]。TD-LTE 采用了正交频分复用和多输入多输出为物理层关键技术,使得系统具有更高的传输速率和支持高速移动终端等优势^[2-3];采用了多带宽和多速率的技术,从而适应不同的环境需求。数字下变频技术是 TD-LTE 系统接收机的核心模块,研究数字下变频技术有着非常重要的意义和工程实用价值。

目前,主流的数字下变频方案主要分为单模数字下变频和多模融合数字下变频。文献[4]阐述了一种常用的单模数字下变频方案,主要的模块包括数字混频器、滤波器和抽取等,设计优点是分级处理可以降低滤波器的阶数。该方案可以适用大部分单模系统,但不适用多模系统,原因是设计难度大和消耗资源多。文献[5]通过对单模数字下变频方案进行改进,提出了多模融合的数字下变频方案,通过灵活的配置实现了多模的融合与切换。为了满足各种环境的需要,TD-LTE 系统支持 6 种不同的带宽和基带速率^[6],TD-LTE 数字下变频系统需要兼容 6 种不同的带宽和基带速率。目前的数字下变频方案都需要消耗太多的硬件资源才能满足多带宽和多速率的需求,并且设计复杂不适用于工程。

根据 TD-LTE 系统的特殊需求,本文设计了一种支持多带宽的数字下变频方案,巧妙地利用了信号带宽间的关系,通过灵活的开关选择与配置可以实现 TD-LTE 6 种不同带宽和基带速率的灵活切换,通过时分复用技术、抽取滤波的合理搭配和高性能滤波器实现了资源优化和输出信号的高信噪比。本文首先对 TD-LTE 系统的参数进行分析与设计,在此基础上完成了方案设计与优化,然后对数字混频器和抗混叠滤波器的设计做了改进,最后通过软件仿真和硬件测试,验证了方案的正确性与工程实用价值。

2 系统参数分析与设计

根据文献[4]中下变频的设计原理,我们需要知道 TD-LTE 系统的中频频率 f_{IF} 、采样率 f_s 、混频本振 f_0 、降采样倍数。

2.1 中频频率、采样率和混频本振的设计

中频频率 f_{IF} 要同时兼顾射频和基带的诉求。

对射频而言,当中频频率较大时,镜像频率与载频的距离较远,前端容易滤除镜像频率干扰^[7]。对基带来说,中频越低越好处理。在通信系统中,标志中频一般有 70 MHz、140 MHz 以及 720 MHz 等。综合考虑,中频频率 f_{IF} 选取为140 MHz。

为了下变频的简单化和 A/D 采样后频谱不重叠,采样速率要求是基带信号码片速率的整数倍和满足式(1)带通采样定理:

$$\frac{2f_H}{m+1} \leq f_s \leq \frac{2f_L}{m}, m \in 0, 1, 2, \dots, N-1. \quad (1)$$

TD-LTE 系统支持最大20 MHz带宽,基带速率为30.72 Msample/s, f_{IF} 为140 MHz,根据式(1)以及兼顾芯片的性能和硬件电路布线的难度,采样率频率 f_s 选取为122.88 MHz。

模拟中频信号以122.88 MHz的频率采样后,得到中心频率为17.12 MHz的数字信号,即中频频率与采样率的差。数字混频的目的是将信号搬移至零频,易得混频本振频率 f_0 为17.12 MHz。

2.2 降采样倍数

TD-LTE 系统支持 6 种不同的带宽和基带速率,不同的基带速率、带宽以及对应的降采样倍数关系如表 1 所示^[6]。降采样倍数取值范围为 4 ~ 64,跨度较大,且15 MHz带宽时需要分数倍的降采样,这就要求 TD-LTE 数字下变频的输出要兼顾 6 种不同带宽和基带速率输出。

表 1 TD-LTE 不同带宽和基带速率的降采样倍数
Tab.1 Down sample rate of varying bandwidth and baseband rate in TD-LTE

采样率/ MHz	基带速率/ (Msample · s ⁻¹)	带宽/ MHz	降采样 倍数	插值率	抽取率
122.88	30.72	20	4	1	4
122.88	23.04	15	16/3	3	16
122.88	15.36	10	8	1	8
122.88	7.68	5	16	1	16
122.88	3.84	3	32	1	32
122.88	1.92	1.4	64	1	64

3 多带宽数字下变频方案设计

3.1 多带宽数字下变频

图 1 为本文设计的 TD-LTE 多带宽数字下变频架构,其核心模块包括数字混频模块、降采样滤波模块以及控制模块。数字混频模块由数控振荡器与两个乘法器构成,实现信号零中频处理。降采样滤波模块包括四级抽取滤波与一级插值滤波。由于 6 种

带宽下都需要至少 4 倍的降采样处理,所以前两级抽取滤波均为固定的 2 倍抽取和 20 MHz 带宽的 HBF 滤波器;后面的 3 倍插值与两级 16 倍抽取滤波

是可选择和参数可配置的 FIR 滤波器;控制模块通过对插值、抽取和滤波器的灵活选择与配置可以实现 6 种不同带宽和基带速率的切换。

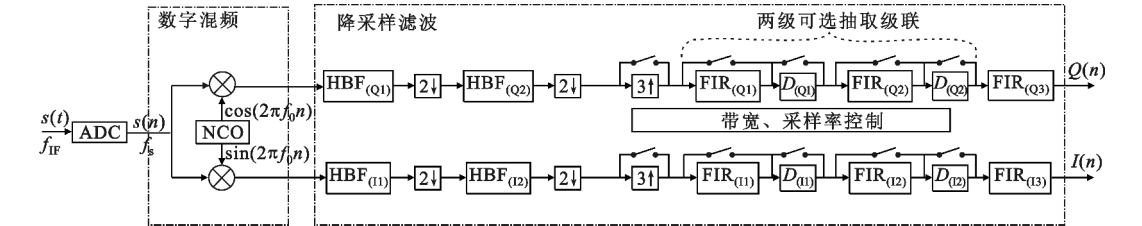


图 1 TD-LTE 多带宽数字下变频架构
Fig. 1 Architecture of TD-LTE multi-bandwidth digital down converter

本方案的优势：
(1)巧妙地利用了信号带宽间的关系,通过灵活的开关选择与配置可以实现 TD-LTE 6 种不同带宽和基带速率的灵活切换;
(2)通过 3 倍的插值以及 16 倍的抽取巧妙地实现了 16/3 分数倍的降采样;
(3)在数字下变频输出末端有两个系数可配置高性能滤波器 FIR_(I3) 和 FIR_(Q3),其过渡带陡峭用于滤除带外噪声,保证了信号输出高信噪比。

3.2 多带宽数字下变频资源优化

图 1 中方案虽然可以很好地兼容 TD-LTE 系统,但两级可配置 FIR 抗混叠滤波器的阶数仍然比

较大,且 I/Q 两路的降采样滤波在结构上是重复的,这都造成了资源的浪费。

如图 2 所示,对数字下变频方案进行优化:通过并串转换模块将 I/Q 两路的降采样滤波复用成一路,将减少近一半的资源消耗;将两级可配置 FIR 抽取滤波换成四级 HBF 抽取滤波,每级抽取率为 2,且抽取滤波同样可配,将大大减少滤波器系数的阶数。以 1.4 MHz 的带宽下为例,方案一的两个 FIR 滤波器的总阶数为 90,方案二中 4 个 HBF 滤波器的总阶数为 52,HBF 滤波器系数偶数点都为零,实际上仅用了 32 次乘法。因此,四级可配置的 HBF 滤波器要比两级可配置的 FIR 滤波器节省一半以上的资源。

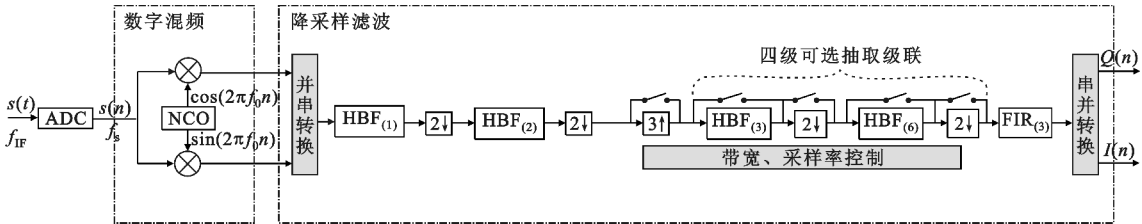


图 2 TD-LTE 多带宽数字下变频资源优化架构
Fig. 2 Optimized architecture of TD-LTE multi-bandwidth digital down converter

综上所述,资源优化后的方案优点是采用时分复用技术和抽取滤波的合理搭配节省了大量硬件资源,缺点是增加了时分复用上的设计难度。考虑工程实现,节约资源的设计将更具有优势。

4 多带宽数字下变频的 FPGA 实现

由图 2 可知,多带宽数字下变频主要包括数字混频器、并串与串并转换器、抽取插值模块和抗混叠滤波模块。由于并串与串并转换和抽取插值模块比较简单,下面主要对混频器模块和抗混叠滤波器模块的实现进行详细介绍。

4.1 基于 CORDIC 的混频器模块设计

混频器由数控振荡器与两个乘法器构成,数控振荡器采用坐标旋转数字算法(Coordinate Rotation Digital Compute,CORDIC)。

在圆周上,向量旋转可建立关系式^[8]:

$$\begin{cases} x' = x \cos \theta - y \sin \theta = \cos \theta (x - y \tan \theta) \\ y' = y \cos \theta + x \sin \theta = \cos \theta (y + x \tan \theta) \end{cases} \quad (2)$$

设置旋转角度 θ : $\tan \theta_i = d_i 2^{-i}$, 旋转角度 θ 可以通过 N 次连续旋转一系列预定的角度 θ_i 来完成。设 z_i 为旋转角度与目标角度的偏差,当 $z_i < 0$ 时, $d_i = 1$,其他情况下 $d_i = -1$, d_i 决定下次迭代的角

方向。迭代公式可表示为

$$\begin{cases} x_{i+1}=K_i(x_i-y_id_i2^{-i}) \\ y_{i+1}=K_i(y_i+x_id_i2^{-i}) \\ z_{i+1}=z_i-d_i\arctan2^{-i} \end{cases} \quad (3)$$

式中: $K_i=1/\sqrt{1+2^{-2i}}$ 为模校正因子,其 N 次迭代收敛于常数

$$K=\prod_{i=0}^{N-1}1/\sqrt{1+2^{-2i}}\approx0.607\ 25。 \quad (4)$$

为了避免在运算中增加校正运算,先去掉模校正因子, K_i 的乘积可以直接作为系统处理的增益。式(3)简化后经过 N 次迭代得

$$\begin{cases} x_n=(x_0\cos z_0-y_0\sin z_0)/K \\ y_n=(y_0\cos z_0+x_0\sin z_0)/K \\ z_n\approx0 \end{cases} \quad (5)$$

初始值 $x_0=K\cdot s(n)$, $y_0=0$, $z_0=2\pi f_0n/f_s$ 。式(5)可表示为

$$\begin{cases} x_n=s(n)\cos(2\pi f_0n/f_s) \\ y_n=s(n)\sin(2\pi f_0n/f_s) \end{cases} \quad (6)$$

由式(6)可知,通过对 CORDIC 算法的改进,在设计数控振荡器的同时完成了数字混频的功能,节省了两个乘法器,迭代可以通过相加和移位完成,易于 FPGA 实现。

图 3 为本文设计的流水线型 CORDIC 混频器的实现结构。第一部分完成了 $\pm\pi/2$ 的相位旋转,因为 CORDIC 算法旋转的最大角度为 $\theta\approx\pm99.89^\circ$,为了让 θ 的覆盖范围扩展到 $\pm\pi$,当输入相位超出 $\pm\pi/2$ 时,需要进行 $\pm\pi/2$ 的初始化旋转。在每一级的迭代中的 3 个选择加法器分别完成了该级中 x_i 、 y_i 、 z_i 的迭代,加/减控制信号为上一级中的 d_i 信号, i 位右移实现了乘 2^{-i} 运算。

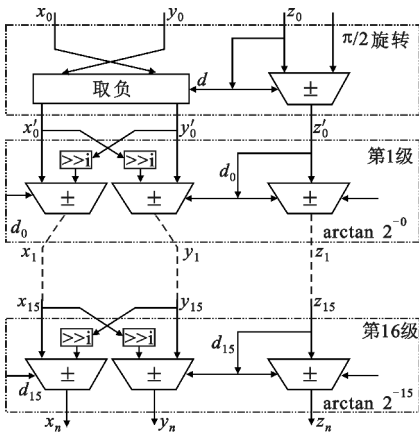


图 3 16 级流水线 CORDIC 混频器的实现结构
Fig. 3 Implementation structure of 16-stage pipelined CORDIC mixer

流水线型 CORDIC 混频器主要解决了查找法需要大量存储资源的问题,在设计数控振荡器的同时完成了数字混频的功能,节省了两个乘法器。流水线型 CORDIC 实现了一个高速、高精度的混频器,易于 FPGA 实现。

4.2 抗混叠滤波器的设计

滤波器输入 $x(n)$, 滤波系数 $h(n)$, 输出信号 $y(n)$, 则滤波器的时域卷积为

$$y(n)=\sum_{k=0}^{N-1}h(k)\cdot x(n-k)。 \quad (7)$$

由式(7)可以设计出一般并行的 FIR 滤波器的实现结构,如图 4 所示,需要 N 个移位寄存器、乘法器、存储器和 $N-1$ 个加法器。

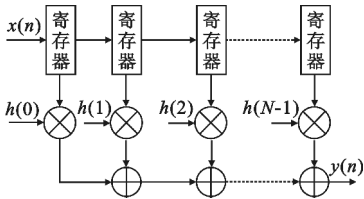


图 4 传统的 FIR 滤波器的实现结构
Fig. 4 Implementation structure of the traditional FIR filter

该 FIR 结构不能满足可配置滤波器的需求并且会消耗太多的乘法器。由于 FIR 滤波器的滤波系数 $h(n)$ 是关于中心对称的,式(7)转化为

$$y(n)=\sum_{k=0}^{N/2-1}h(k)\cdot[x(n-k)+x(n+N-k)]。 \quad (8)$$

由式(8)可知,可以先将对称位置的数据相加,再与抽头系数相乘,可以节约一半的乘法器和存储器。如图 5 所示为本文设计的可配置并行 FIR 滤波器实现结构,将对称系数的乘法进行结合,将节约一半的乘法器;通过添加可配置抽头系数模块,可以实现滤波器的灵活配置,改变滤波器的抽头系数,使多个滤波器共享硬件资源。

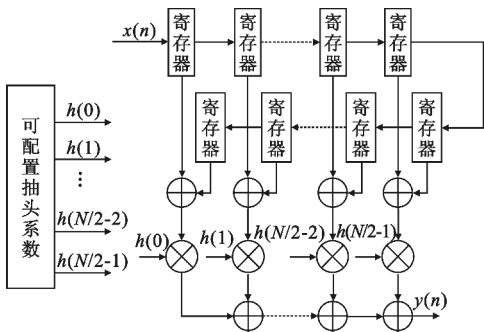


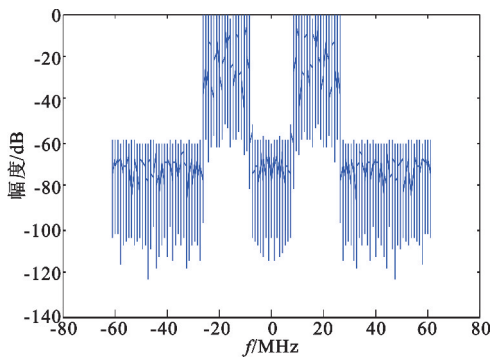
图 5 可配置并行 FIR 滤波器实现结构
Fig. 5 Implementation structure of configurable parallel FIR filter

5 软件仿真与硬件测试

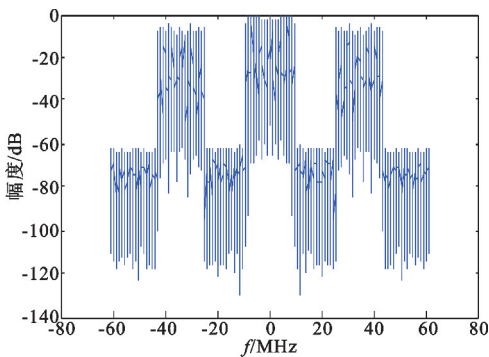
5.1 Matlab 仿真结果

根据上文中的系统参数和下变频的 Matlab 算法,仿真得到图 6 所示的下变频功能仿真频谱图和图 7 所示的基带信号频谱图。图 6(a)为输入的中频数据的频谱,中心频率在 17.12 MHz;图 6(b)为

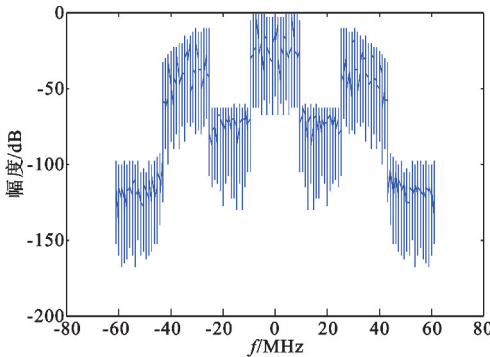
中频信号经过数字混频后被搬移到零频,在高频部分有其镜像频率;图 6(c)和图 6(d)分别为混频后的信号经过第一级 HBF 滤波和抽取后的频谱图,第一级 HBF 对 52.44 ~ 61.44 MHz 的阻带噪声进行了约 40 dB 的衰减,对该信号进行 2 倍抽取不会发生镜像混叠,如图 6(d)所示。这说明 HBF 半带滤波器的设计达到了预期要求。



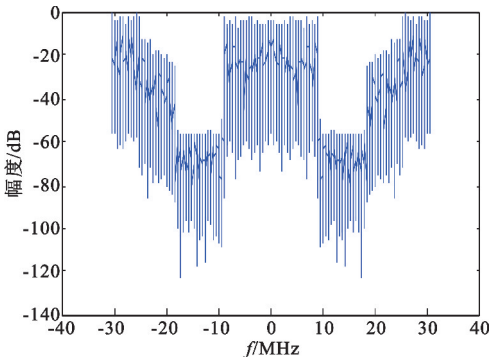
(a) 中频数据的频谱图



(b) 数字混频后的频谱图



(c) 第一级 HBF 滤波后的频谱图



(d) 第一级抽取后的频谱图

图 6 数字下变频功能仿真频谱图
Fig. 6 Spectrum of digital down conversion function simulation spectrum chart

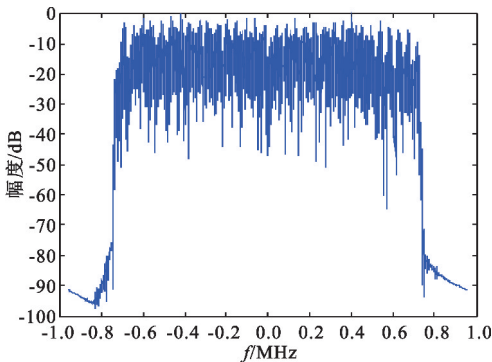


图 7 基带信号的仿真频谱图
Fig. 7 Spectrum of baseband signal

图 6(d)中信号的镜像干扰还是较大,经过多级滤波抽取之后,得到如图 7 所示的基带信号的频谱图,信号带宽为 1.4 MHz,信号经过高性能 FIR 滤波器带外噪声抑制为 80 dB。以上从频域分析了算法设计的正确性。

为了验证数字下变频的正确性,对上述仿真得到的基带数据进行算法验证。图 8 为利用辅同步信号 (Secondary Synchronization Signal, SSS) 序列做的定时粗同步的相关峰,可以看到相关峰很明显,还正确解出了小区 ID = 293 和 CP = 0 等系统信息,验证了数字下变频的正确性。

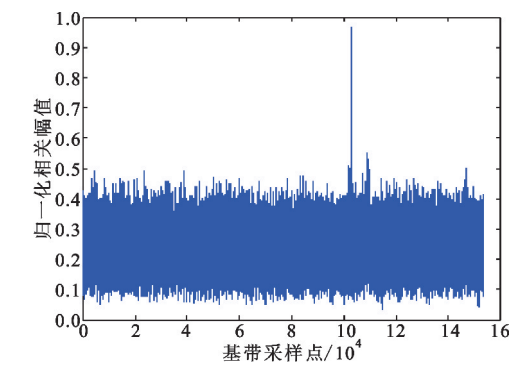


图 8 定时粗同步的相关峰

Fig. 8 Correlation peak of coarse timing synchronization

5.2 硬件测试结果

图 9 为软件无线电平台,包括射频板、基带板和上位机等。将多带宽数字下变频的 FPGA 设计移植到 FPGA 芯片。空中 TD-LTE 信号经过射频板混频

和放大后 AD 采样到中频信号,再经数字下变频到基带信号。通过逻辑分析仪捕捉到的 FPGA 中数字下变频信号如图 10 所示,图中是各级降采样滤波模块的数据信号以及数据有效标志位。

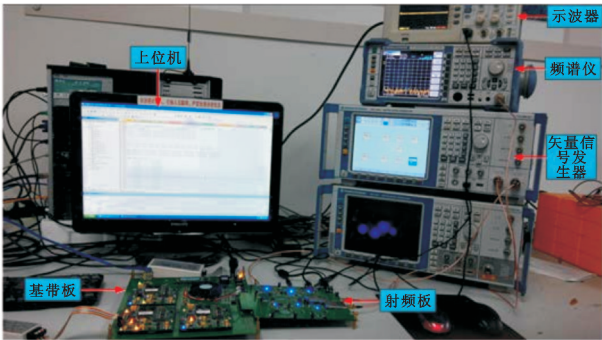


图 9 硬件测试平台

Fig. 9 Hardware test platform

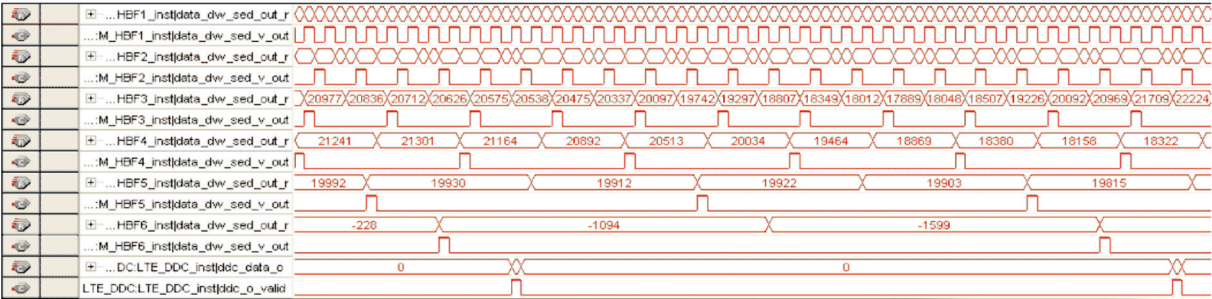


图 10 抽取滤波的信号时域图

Fig. 10 Signal time domain diagram of extraction filter

为了验证多带宽数字下变频的正确性,本文还进行了小区搜索的 FPGA 设计与移植。图 11 为定时粗同步信号图,可以看到时域波形与图 8 的仿真

基本一致,有明显的相关峰值,同时解得 $CP=0$ 和 $ID=293$,验证了工程的正确性。



图 11 定时粗同步的信号图

Fig. 11 Signal of coarse timing synchronization

5.3 资源对比分析

传统的 TD-LTE 中频一般通过并行多通道的方式实现多种带宽和模式的切换,本文通过灵活的开

关选择与复用技术实现 TD-LTE 多带宽。表 2 为两种不同实现方式的 FPGA 的资源消耗的对比,使用的 FPGA 芯片是 EP4SGX230KF40C2。

表 2 不同实现方法的资源比较

Tab. 2 Resource comparison between different implementation methods

实现方法	逻辑资源	存储资源	乘法器
传统并行多通道	100 656	2 368 080	120
本文改善方法	46 458	673 616	44

从表 2 中可以看出,本文改善方法在逻辑资源、存储资源和乘法器等方面都比传统方法节约相当多的资源。

6 结 论

针对 TD-LTE 系统支持 6 种不同带宽和基带速率的特性,本文首先设计了 TD-LTE 数字下变频的参数,根据参数和通用数字下变频的架构设计了可以兼容 6 种不同带宽和基带速率的数字下变频;通过采用复用技术对方案进行资源优化,并对混频器和滤波器的设计进行改进和优化。仿真结果表明了本方案的正确性和高性能,硬件测试结果说明各个模块在 FPGA 芯片上解析出的结果是正确的,证明本文方案的正确性和具有很好的工程实用价值。

参考文献:

[1] ANDREWS J G,BUZZI S,CHOI W,et al. What will 5G be? [J]. IEEE Journal on Selected Areas in Communications,2014,32(6):1065-1082.

[2] OMRI A,BOUALLEGUE R. New transmission scheme for MIMO-OFDM system[J]. International Journal of Next-Generation Networks,2011,3(1):11-19.

[3] LIN Z H,XIAO P,VUCETIC B,et al. Analysis of receiver algorithms for LTE SC-FDMA based uplink MIM systems [J]. IEEE Transactions on Wireless Communications, 2010,9(1):60-65.

[4] ZHANG Q X,SU X X. The design of digital down converter based on FPGA [C]//Proceedings of 2012 Wireless Communications, Networking and Mobile Computing (WiCOM). Shanghai:IEEE,2012:1-4.

[5] 张庭伟,袁正午,周牧,等. 一种改进的多模数字下变频结构及其 FPGA 实现[J]. 电讯技术,2013,53(12):1592-1597.

ZHANG Tingwei,YUAN Zhengwu,ZHOU Mu,et al. An improved multimode digital down converter structure and its FPGA implementation [J]. Telecommunication Engineering,2013,53(12):1592-1597. (in Chinese)

[6] The 3rd Generation Partnership Project. Physical channels and modulation; 3GPP TS 36. 101 v11. 5. 0 [S]. Valbonne,France;3GPP Support Office,2013;204-211.

[7] 牛光辉,苏鹏. 带通采样在多载波数字中频接收机中的应用[J]. 电讯技术,2008,48(1):47-51.

NIU Guanghui,SU Peng. Bandpass sampling and its application in digital IF receiver [J]. Telecommunication Engineering,2008,48(1):47-51. (in Chinese)

[8] LEI Z H,WANG W L. The design of NCO based on CORDIC algorithm and implementation in FPGA [C]//Proceedings of 2011 International Conference on Electronics, Communications and Control (ICECC). Ningbo: IEEE,2011:2902-2905.

作者简介:



田增山(1968—),男,河南人,1999 年于电子科技大学获博士学位,现为教授,主要研究方向为无线通信、卫星导航、无线定位;

TIAN Zengshan was born in Henan Province, in 1968. He received the Ph. D. degree from University of Electronic Science and Technology of China in 1999. He is now a professor.

His research concerns wireless communication, satellite navigation, wireless localization.

李 路(1990—),男,湖北人,硕士研究生,主要研究方向为无线通信。

LI Lu was born in Hubei Province, in 1990. He is now a graduate student. His research concerns wireless communication.

Email:lilu_cqupt@163. com