

doi:10.3969/j.issn.1001-893x.2014.07.027

引用格式:宋晓东,董凌翔,李琳娜.基于1_Wire总线的紧凑型实时温度监测网构建[J].电讯技术,2014,54(7):1011-1015.[SONG Xiao-dong,DONG Ling-xiang,LI Lin-na.Realization of Compact Real-time Temperature Monitoring Network Based on 1_Wire Bus[J].Telecommunication Engineering,2014,54(7):1011-1015.]

基于1_Wire总线的紧凑型实时温度监测网构建*

宋晓东**,董凌翔,李琳娜

(上海航天电子技术研究所,上海201109)

摘要:为了克服某些实时嵌入式控制系统设计中温度监测网构建的难点,在分析1_Wire通信总线协议特点的基础上,提出了一种结构简单的分布式温度监测网构建方法。根据1_Wire总线和DS180B传感器芯片连线简洁和灵活的特性,充分利用某嵌入式实时控制系统中FPGA器件资源余量,由VerilogHDL语言编写的时序逻辑实现1_Wire总线的主机端信号调理和监测数据缓存。在不增加系统控制运算主芯片软硬件开销的情况下,在紧凑使用环境中实现了小型化、高效的多点温度参数巡回监测。测试与试验结果表明,该方案适合在制导舱等空间受限的实时系统中应用。

关键词:嵌入式控制系统;温度监测网;实时系统;1_Wire总线

中图分类号:TP212 **文献标志码:**A **文章编号:**1001-893X(2014)07-1011-05

Realization of Compact Real-time Temperature Monitoring Network Based on 1_Wire Bus

SONG Xiao-dong, DONG Ling-xiang, LI Lin-na

(Shanghai Aerospace Electronic Technology Institute, Shanghai 201109, China)

Abstract: In order to overcome the difficulties in constructing temperature monitoring network for some real-time systems, this paper presents a simple method of constructing distributed temperature monitoring network through analyzing the 1_Wire bus protocol. The method exploits the simple and flexible features of the 1_Wire bus and DS180B sensor to realize the bus's host side functions by VerilogHDL programming on the remaining FPGA resources of the embedded system. The design takes very low consumption in hardware and software resources and enables efficient multiple sites temperature data collecting and buffering. Experimental results show that it is suitable for applications in space-constrained real-time control systems.

Key words: embedded control system; multi-channel thermograph; real-time system; 1_Wire bus

随着电子设备逐步向综合化、模块化方向发展,系统轻量化、热流密度、电磁兼容等多学科综合愈显重要^[1]。电子设备小型化设计发展和高性能器件功率密度提升很快,特别对于需要运用大量高灵敏度高精度传感器的嵌入式实时控制系统,譬如导弹、无人机等复杂的实时控制系统,温度监测网的架构

对于各种传感器数据校准补偿和系统实时控制运算中信息融合等各环节都具有重要意义。传统的热电偶模拟量采样后模数转换等方式实现的温度监测网体积庞大、结构复杂,多点温度监测的精度和实时性较难保证。对于小型化、分布式、多点温度参数实时监测等应用环境,构建资源节约自主运行温度监测

* 收稿日期:2014-01-26;修回日期:2014-04-28 Received date:2014-01-26;Revised date:2014-04-28

** 通讯作者:tomsongtom@tom.com Corresponding author:tomsongtom@tom.com

网的需求日益体现。

1 小型化电子系统中温度监测网构建约束

随着微电子、计算机和自动控制等技术的进步,高性能、嵌入式、小型化的信息处理与计算机技术应用日新月异,特别是对于功能复杂的机器人、末端防御反导导弹、多任务无人机平台等小型化的智能电子系统,各类高灵敏度传感器分布在系统各处,为了确保它们采集的数据准确有效,往往需要在各处同步配置温度监测点^[2],以便在信息融合时综合考虑环境温度对各种传感器性能的影响。越是复杂的嵌入式控制系统,对构建温度监测网的需求越大,但同时约束也越多,这正是问题的矛盾所在,下面以末端防御反导导弹为例进行分析。

在舰船等特定平台环境,末端防御反导武器系统的火力通道数与空间资源矛盾是显然的,反导导弹小型化是关键技术指标之一^[3],导弹制导舱是智能化的嵌入式控制系统,功能单元众多、实时性要求高、结构紧凑。导弹对温湿度、加速度等工作环境适应性要求极高,但系统包含的压力传感器、红外信号传感器、微机械陀螺等高精度终端部件对温度变化又比较敏感,所以同步构建小型化、分布式、多点温度参数的实时监控网是必然要求。对此类的应用环境,温度监测网的构建至少面临几个方面的约束:首先是空间受限,传统分立元件搭建测温电路显然不适用;再则数据传输网络布线不能太复杂,因弹上电缆网能分配给温度监测的资源极为有限;还有导弹信息处理与控制过程非常复杂,系统还有在线维护一体化等特殊技术要求,温度参数监测数据作为基础支撑,其准确性实时性要求高;最后,弹上计算机是导弹目标识别跟踪和精确制导控制的中枢神经,功能和性能指标要求高,在有限的舱段空间和导弹作战时间内系统资源极为宝贵,温度监测网作为基本参数测量单元,运转过程不能占用嵌入式过多核心运算资源。

2 1-Wire 总线以及 DS18B20 芯片适应性分析

2.1 关于 1-Wire 总线通信协议特点介绍

美国 DALLAS 半导体公司(现已与 MAXIM 公

司合并)面向芯片间数据传输,推出了 1-Wire 通信总线协议,它是一种半双工串行总线,最大特点是运用单根信号线实现主机(如微控制器)与从机(如温度传感器芯片)之间的双向数据传输,物理架构上确定了每个从机具有唯一的 ID 作为访问地址。协议保证单根信号线可同时实现多点数据传输和终端器件供电,电路连接和总线网络结构简单、便于扩展^[4]。1-Wire 总线技术成熟,其可靠性已获得了业界认可,支持 1-Wire 协议的器件种类丰富,包括存储器、电池管理、实时时钟、温度传感器等各种芯片。1-Wire 总线在低功耗仪表、工业控制及小型化监控网络等领域应用广泛。

2.2 温度传感芯片 DS18B20 的功能与性能

DS18B20 是配置 1-Wire 总线的数字温度传感器芯片,仅有电源、地和数据口 3 个有效引脚,按 1-Wire 总线协议,可通过数据口远端寄生供电,而地引脚一般不需单独远端引线,实际连接上仅数据口连接一根长信号线即可,最小封装为 8-Pin μ SOP(最长边小于 6 mm),该传感器测温范围为 $-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$,支持 9 ~ 12 位可调 A/D 转换精度,即最小温度分辨率达 0.062°C ^[5]。多个 DS18B20 可以并联到一根 1-Wire 总线上,此时上位机只需用一位数据端口就可以实现与多个 DS18B20 温度传感器的指令和数据传输^[6]。对于导弹等空间受限的多点温度监测,DS18B20 的各项技术指标完全能满足应用需求。

2.3 多点温度监测网硬件设计方案及其可行性

图 1 所示的一种基于 1-Wire 总线协议的多点温度监测网设计方案特别适用于空间紧凑、传感器信号线缆受限的嵌入式信息处理系统,如导弹、无人机等应用环境。该设计方案兼顾了整个系统的空间效率、实时性,温度监测网只占用 FPGA 器件两个引脚,即图 1 中标出的上位机控制接口,温度数据可全数字化传输。分布在系统各处的温度传感器 DS18B20 芯片仅通过一根信号线相互连接,该信号线在上位机端口,除了有 4.7 k Ω 电阻上拉,有一处直接与上位机(FPGA 芯片)相连,通过 1-Wire 总线连接上位机端口实现数据交互,总线相关信号时序均由上位机软件实现,另一处通过 Q1 完成传感器的寄生充电。

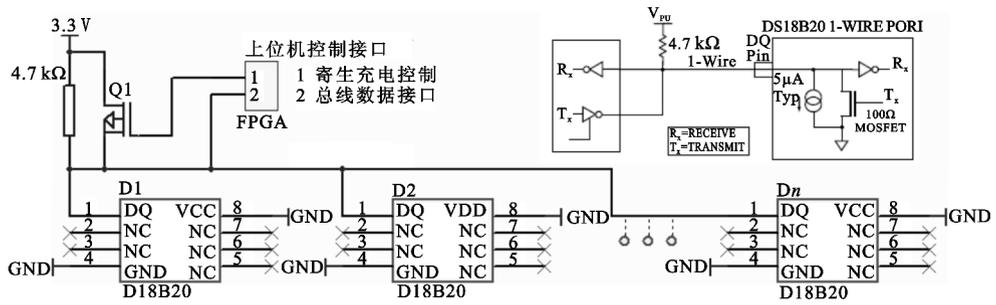


图 1 温度监测网的硬件基本架构原理

Fig.1 Hardware architecture of the multi-channel thermograph

3 某弹上分布式温度监测网的设计特点

3.1 通过 DS18B20 实现温度参数采集

温度传感器芯片 DS18B20 的内部功能框图如图 2 所示,包括 DQ 总线接口与数据缓存区、寄生充电电路、芯片的识别 ID 存储 ROM 和各种配置寄存器,当然高精度数字化的温度传感器也是核心组成部分。每次温度参数巡检依次可分为四步:对 DS18B20 传感器复位,发 ROM 指令(定位传感器位置),发 RAM 指令(明确读、写、转换等),收发总线上的数据。有 5 条操作 ROM 的指令主要与芯片识

别相关:Read ROM(33H) 用于读出芯片 64 位 ID 编码,Match ROM(55H)用于主机发起特点 ID 芯片握手,Skip ROM(CCH)用于忽略芯片 ID,Search ROM(FOH)用于多个芯片的 ID 统计,Alarm Search(ECH)用于温度告警查询。有 6 条 RAM 的操作指令,分别为 Write(4EH)写 RAM 存储器如配置寄存器等、Read(BEH)读出 RAM 中的数据、Copy(48H)/Recall(B8H)将 RAM 与 EEROM 间的备份与调出 3~5 字节数据、Convert(44H)启动温度转换、Read Power(B4H)查充电状态^[7]。

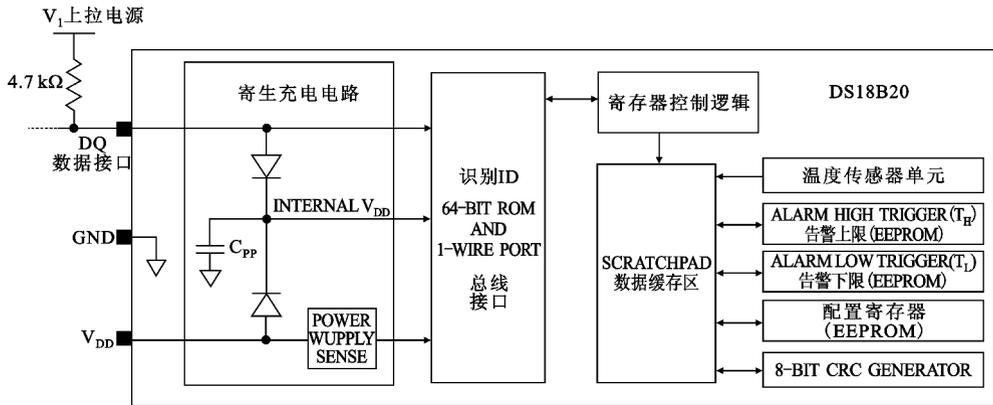


图 2 DS18B20 芯片内部原理框图

Fig.2 Internal block diagram of DS18B20 chip

每一个操作步骤,操作指令形成的数据码,在总线上的数字信号表达都有严格的时序要求,对于多点温度监测网,总线上所有信号时序都是将唯一的上位机作为主机,分布在各处的 DS18B20 温度传感器芯片作为从机^[5]。在温度巡检的过程中,要保证各 DS18B20 芯片与 1-Wire 兼容性良好,要保证各 DS18B20 芯片在接收到温度转换指令后,能按协议返回指令应答信号,特别不能出现某个芯片将总线吊死(一直拉低电平)的现象,一般情况下,个别从机不正常对网络上其他监测点的运转是没有影响

的。温度监测网上所有指令与数据最后都可以分解为按 1_Wire 总线通信协议依次进行的单比特数据收发动作。

3.2 通过 1_Wire 总线实现数据传输

支持 1-Wire 总线的芯片一般都具有漏极开路结构,可直接连接至总线(即 DQ 信号线),DS18B20 也是如此。总线接口的单根 DQ 信号线兼有地址、数据和控制三项功能,同时协议规定主机和从机都通过集电极开路或漏极开路连接至 DQ 线^[6]。如图 1 中左上方所示,1-Wire 总线(芯片的 DQ 信号线)上

配置4.7 kΩ电阻,以允许网络中不被访问芯片在空闲时释放总线,另外网络空闲时,主机时序脉冲控制通过 DQ 信号线及时向各 DS18B20 芯片寄生充电。

1-Wire 总线协议规定了初始化、主机写和主机读 3 类基本数字信号时序^[7]。初始化时序包括主机发复位脉冲和从机发应答脉冲,即主机将总线拉低并保持480 μs后释放总线,等待 15 ~ 60 μs,如果存在 1-Wire 从机芯片,则总线上会出现由从机发起的 60 ~ 240 μs 低电平应答脉冲。1-Wire 总线协议规定传输 1 b 数据占用总线时间典型长度为 60 μs; 主机写脉冲的本质是主机向从机传 1 b 数据,如主机出低并保持60 μs后释放总线,为主机写 0 时序,如主机出低并保持15 μs内释放总线,为主机写 1 时序; 主机读脉冲的本质是从机向主机传 1 b 数据,其过程是主机发出 1 μs 读开始脉冲,从机随后在总线上发 1 b 数据,主机必须在后续的15 μs内采样才能正确读取^[7]。总线基本信号时序如图 3 所示。

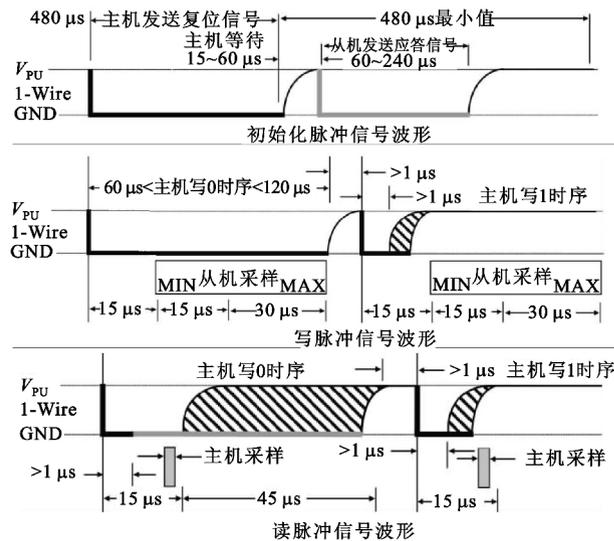


图 3 1-Wire 总线协议规定的 3 类基本时序
Fig. 3 Three basic timing rules of 1-wire bus protocol

3.3 通过 FPGA 实现温度监测网巡回控制

温度监测网巡回控制主机端的实现,就是总线上一系列时序脉冲的调理与监控。单 DQ 信号线的网络架构,在某种意义上是以时间换空间达到小型化,传统的以嵌入式系统核心 CPU 为主机端生成控制时序,不管采用中断或查询方式,消耗的系统软硬件资源都是较多的^[7],至少在导弹飞控等实时性要求高的系统中是不合适的。为了解决这一矛盾,运用系统中作为协处理器存在的可编程逻辑器件(即 FPGA)资源和接口余量,采用 VerilogHDL 语言完成

软件程序设计,实现 1-Wire 总线的主机端所有时序调理、数据解码和各监测点温度参数缓存。

这样既不占用系统核心 CPU 的软硬件资源,又有效达成了整个温度监测网的巡回控制和数据采集,汇集在 FPGA 器件相关寄存器中的温度参数可随时被嵌入式系统调用^[8]。本设计中涉及的 FPGA 器件为 ALTERA 公司 EP2C20F48418,温度监测网仅需占用两个 IO 口,逻辑控制软件在 QuartusII 平台开发调试,如图 4 所示,温度监测网的主机端控制 FPGA 程序编译后仅占用芯片 18 752 个逻辑单元中的 262 个,逻辑门资源消耗小于 1.4%,不占用 FPGA 芯片任何存储单元、乘法器、锁相环等稀缺资源。在实际应用中巡测 5 个温度采集点,单线程循环的工作模式下,参数刷新周期快于 1 秒/次,测温精度优于 0.5℃。

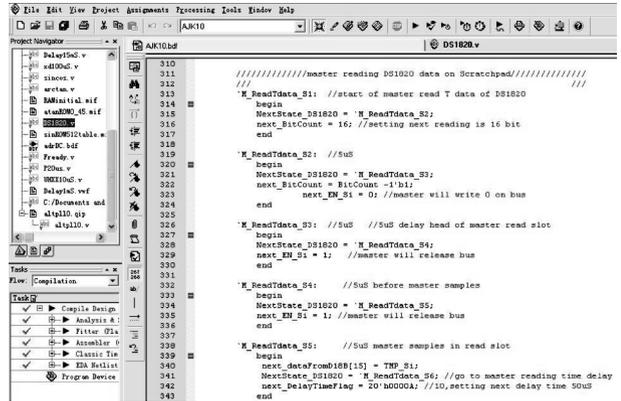


图 4 运用系统 FPGA 资源实现温度监测网的主机端控制
Fig. 4 Implementing the thermograph's host function on FPGA device

当然,本设计方案中如果温度采样点大量增加, FPGA 程序还采用单线程循环的模式终将会出现巡检周期太长,面临时效性、实时性下降的问题^[9]。此时设计改进的方向是 DS18B20 分组^[2],同时模块化设计 FPGA 程序容易从单线程进化到多线程循环,当然此时消耗的逻辑门资源将相应增加,即在系统架构上是一种以空间(FPGA 资源)换时间的权衡。这种测温网适应性、扩展性强,传感器与线缆布置易于实现,实时性有保证,同时还有测量精度高、抗干扰能力强等优点。

4 结论

通过在某制导舱的有限空间内构建多点温度参数监测网的实践,利用 1-Wire 总线和 DS18B20 温

度传感器结构与效率优势,运用嵌入式系统中少量 FPGA 逻辑资源,实现了 1-Wire 总线网络主控端的传感器调度和数据收集,满足了空间受限的实时系统在温度参数监测网构建上系统资源节约、测量精度较高、运行稳定度好等多方面要求。该设计克服了传统的热电偶、热敏电阻构成温度监测网的空间结构调整困难、信号调理和通道切换复杂等弊端,与现行基于 ARM、DSP 等芯片直接主控 DS18B20 传感器的各设计方案对比,也具有相当的竞争力,较好地体现了模块化、数字化、小型化的设计思想。

参考文献:

- [1] 冯刚英. 电子设备多学科优化设计技术及其应用[J]. 电讯技术, 2012, 52(3): 379-383.
FENG Gang-ying. Multidisciplinary Design Optimization and its Application in Electronic Equipment Online Maintenance Integration[J]. Telecommunication Engineering, 2012, 52(3): 379-383. (in Chinese)
- [2] 周育才, 刘少军, 邓奕, 等. 基于 DS18B20 分组方式测温系统设计[J]. 微计算机信息, 2007(1): 161-162.
ZHOU Yu-cai, LIU Shao-jun, DENG Yi, et al. A design on the system of temperature testing based on grouping DS18B20[J]. Microcomputer Information, 2007(1): 161-162. (in Chinese)
- [3] 彭森露, 雷磊, 刘伟, 等. 测控设备在线维护一体化的分析与设计[J]. 电讯技术, 2011, 51(9): 10-14
PENG Sen-lu, LEI Lei, LIU Wei, et al. Analysis and Design of TT&C Equipment Online Maintenance Integration [J]. Telecommunication Engineering, 2011, 51(9): 10-14. (in Chinese)
- [4] 张彦兵, 刘永前, 李义强. 1-Wire 总线驱动电路设计[J]. 传感器学报, 2006, 19(4): 1020-1027.
ZHANG Yan-bing, LIU Yong-qian, LI Yi-qiang. Bus Driver Circuit Design for 1-Wire[J]. Chinese Journal of Sensors And Actvators, 2006, 19(4): 1020-1027. (in Chinese)
- [5] 丁恩杰, 踪晓志. 基于 nRF24E1 和 DS18B20 的无线测温系统[J]. 仪表技术与传感器, 2010(11): 61-62.
DING En-jie, ZONG Xiao-zhi. Wireless Temperature Measuring System Based on nRF24E1 and DS18B20[J]. Instrument Technique and Sensor, 2010(11): 61-62. (in Chinese)
- [6] 吕胜杰, 霍淑艳. 基于 DS18B20 的单总线多点测温技术[J]. 现代电子技术, 2011, 34(2): 185-187.
LV Sheng-jie, HUO Shu-yan. Single Bus Multi-point Temperature Detection Technology Based on DS18B20 [J]. Modern Electronics Technique, 2011, 34(2): 185-187. (in Chinese)
- [7] 王芳, 王凯, 王先超. 基于 ARM-Linux 与 DS18B20 的温度监测系统[J]. 计算机工程与设计, 2010, 31(12): 2736-2739.
WANG Fang, WANG Kai, WANG Xian-chao. Temperature monitoring system based on ARM - Linux and DS18B20[J]. Computer Engineering and Design, 2010, 31(12): 2736-2739. (in Chinese)
- [8] 何文龙, 房建东. 基于 FPGA 的数字温度传感器控制方法[J]. 电子测量技术, 2008, 31(11): 178-181.
HE Wen-long, FANG Jian-dong. Control method for digital temperaturational sensor based on FPGA [J]. Electronic Measurement Technology, 2008, 31(11): 178-181. (in Chinese)
- [9] 包敬海, 樊东红, 陆安山, 等. 基于 DS18B20 的多点体温检测系统的研究[J]. 自动化与仪表, 2010(2): 20-22.
BAO Jing-hai, FAN Dong-hong, LU An-shan, et al. Multi-point thermometer instrument design based on DS18B20[J]. Automation&Instrumentation, 2010(2): 20-22. (in Chinese)

作者简介:



宋晓东(1975—),男,湖北红安人,2003年获工学硕士学位,现为上海航天电子技术研究所高级工程师,主要研究方向为信号与信息处理、嵌入式系统架构;

SONG Xiao-dong was born in Hong'an, Hubei Province, in 1975. He received the M. S. degree in 2003. He is now a senior engineer. His research concerns signal and information processing, design of embedded systems.

Email: tomsongtom@tom.com

董凌翔(1988—),男,上海人,硕士研究生,主要研究方向为航天测控通信技术;

DONG Ling-xiang was born in Shanghai, in 1988. He is now a graduate student. His research direction is space TT&C technology.

李琳娜(1986—),女,安徽蚌埠人,2013年获工学硕士学位,主要研究方向为信号与信息处理。

LI Lin-na was born in Bengbu, Anhui Province, in 1986. She received the M. S. degree in 2013. Her research direction is signal and information processing.