doi:10.3969/j.issn.1001-893x.2014.04.019

引用格式:刘类骥,王立生. 一种雷达频率源的简易设计方法[J]. 电讯技术,2014,54(4):476-479. [LIU Lei-ji, WANG Li-sheng. A Simple Design Method of Radar Frequency Synthesizer[J]. Telecommunication Engineering,2014,54(4):476-479.]

一种雷达频率源的简易设计方法*

刘类骥**,王立生

(成都天奥电子股份有限公司,成都 611731)

摘 要:针对传统多功能雷达频率源方案复杂、体积大、成本高的缺点,提出了一种雷达频率源的简 易设计方法。该方法基于高频主振分频的频率合成方案,并通过信号频率的组合设计进一步简化了 电路形式,成功实现了某型雷达所需的线性调频激励源、捷变频本振源、多普勒模拟源、采样时钟等 多路信号的输出,X 频段信号相位噪声达-106 dBc/Hz@1 kHz和-114 dBc/Hz@10 kHz,跳频时间小 于2 us.性能指标与采用直接频率合成实现的雷达频率源相当。

关键词:X 频段雷达;频率源;直接频率合成;高频主振

中图分类号:TN74 文献标志码:A 文章编号:1001-893X(2014)04-0476-04

A Simple Design Method of Radar Frequency Synthesizer

LIU Lei-ji, WANG Li-sheng

(Chengdu Spaceon Electronics Co., Ltd., Chengdu 611731, China)

Abstract : For the shortcomings that the radar frequency synthesizer based on traditional direct frequency synthesis is complex, large size and high cost, a simple design method is proposed. The method is based on high frequency master oscillator and simplifies the circuits by combinational design of signal frequency. With this method, the outputs of a frequency source of chirp signal, a frequency agile local oscillator, a doppler analog source, a sampling clock required by a radar frequency synthesizer are realized. The phase noise of X-band signal is -106 dBc/Hz@1 kHz, -114 dBc/Hz@10 kHz, respectively. The frequency hopping time is less than 2 μ s. The performance has a considerable level with that of direct frequency synthesis.

Key words: X-band radar; frequency synthesizer; direct frequency synthesis; high frequency master oscillator

1 引 言

频率源是现代雷达的关键组成部分,是一种复杂的多功能组件。现代雷达频率源通常包括发射激励源、捷变频本振源、点频本振源和各类参考时钟信号,发射激励源通常为参数可灵活配置的线性调频信号,并且能够与本振源同时实现频率捷变。

现代雷达为实现多功能的整机性能,要求频率 源有低相位噪声、低杂散和快速频率捷变能力。同 时,要使整个电子设备正常工作,频率源必须具有高 可靠性,并满足小体积、低成本等要求^[1]。绝大多数传统雷达频率源方案都采用了直接频率合成方式,可以获得优良的性能指标,但实现方案复杂,体积大,成本高。

针对传统雷达频率源方案的不足,本文提出了 一种新颖简易的雷达频率源设计方案。文中首先介 绍了传统雷达频率源的直接合成方案的特点和劣 势,随后提出了简易雷达频率源方案的设计思路和 方法,依此方法设计了一种 X 频段地面雷达频率

^{*} 收稿日期:2014-03-03;修回日期:2014-04-02 Received date:2014-03-03;Revised date:2014-04-02

^{**} 通讯作者:liuleiji@elecspn.com Corresponding author:liuleiji@elecspn.com

源,最后给出了具体实现方案和实际达到的技术指 标水平。

2 雷达频率源传统设计方法

传统雷达频率源方案大多采用直接频率合成方 式实现,即通过对参考信号进行直接倍频、混频、分 频实现频率变换,利用微波开关和滤波器在多个同 时存在的频率中于不同时刻选出所需不同的输出频 率,实现频率合成。在实际电路中,通常采用了倍频 器、梳状谱发生器、宽带混频器和高速开关滤波组件 等电路形式。如某 Ku 频段雷达频率源^[2]即采用了 直接合成方案,方案框图如图 1 所示。





传统频率直接合成方案采用的是"自低而高" 的合成方式,将低频参考信号通过逐次倍频、上变频 等方式获得各高频微波信号,再通过开关和滤波器 组实现频率选择。直接频率合成方案具有捷变频和 近载波相位噪声低的优点,但缺点是方案复杂,同时 存在大量频率成分,由高次倍频、变频产生的组合干 扰多,大量微波开关和滤波器组件的使用造成直接 式频率合成器体积大,成本高^[3]。

3 一种雷达频率源的简易设计方案

本文提出一种雷达频率源的简易设计方案,采 用"自高而低"的设计思路,首先由参考信号经低相 嗓锁相方式产生1~2个微波主振信号,再经过逐次 向下分频得到多个频标信号;采用一个或多个 DDS 产生中频线性调频信号、捷变频信号等,与各频标信 号进行多次混频实现频谱搬移,得到雷达频率源中 各类信号输出。图 2 给出了此种方案的频率流程 框图。





参考信号 f_r 通过低相噪锁相方式产生微波主振 信号 f_{PA} 和 f_{PB} , f_{PA} 和 f_{PB} 经逐次分频得到频标信号 f_{a1} 、 f_{a2} ··· f_{an} 和 f_{b1} , f_{b2} ··· f_{bn} ,DDS 信号为 f_{dds1} , f_{dd2} ,雷达输出 信号为 f_{out} 。由图 2,各信号具有如下频率关系:

$$f_{PA} = A f_r \tag{1}$$

$$f_{PB} = Bf_r \tag{2}$$

$$f_{an} = N_n f_{a(n-1)} = N_n N_{n-1} f_{a(n-2)} = \cdots$$
(3)

$$f_{bn} = N_n f_{b(n-1)} = N_n N_{n-1} f_{b(n-2)} = \cdots$$
(4)

$$f_{\text{out}} = (f_{\text{dds1}} \pm f_{PA} \pm f_{a1} \pm \cdots \pm f_{an}) \pm$$

$$(f_{dds2} \pm f_{PB} \pm f_{b1} \pm \dots \pm f_{bn}) \pm \dots$$
(5)

与传统雷达频率源直接合成采用的"自低而高"逐次倍频的方案相比,"自高而低"的混合频率 合成设计简化了方案,避免了大量同时存在的中间 频率成分,使得在硬件设计上不需采用直接倍频器、 梳状谱发生器、开关滤波组件等较为复杂的电路,大 大降低了方案的复杂程度,有利于小型化、低成本设 计。在技术指标上,微波主振信号采用取样锁相源 (PDRO)实现低相噪锁相,可以获得与直接倍频相 当的相噪水平;频率捷变功能由高速 DDS 实现,无 PLL 惰性环节,指标与直接频率合成方式相同;在频 率关系设计上,通过合理选择 *f_{PA}*、*f_{PB}*、*f*_{dd}和分频比 *N*、*M* 以及变频次数,可使得各信号的交调产物落在 带外,获得优于直接合成方案的杂散指标。

4 雷达频率源设计实例

4.1 雷达频率源的设计方案

某型 X 频段地面雷达频率源包括 X 频段发射激 励源信号、捷变频本振信号、点频本振信号、系统时钟 等。激励源为 X 频段线性调频(LFM)信号,并具有 细步进模拟多普勒频率偏移功能;捷变频本振信号与 激励源同步跳频,但输出频率激励源低33 MHz。频率 源主要指标要求如下:跳频时间优于5 μs,相噪优于 -105 dBc/Hz @ 1 kHz、-110 dBc/Hz @ 10 kHz、 -115 dBc/Hz@100 kHz,杂散优于65 dBc。

采用前述"自高而低"的设计方法,设计本频率

源方案框图如图3所示,为了更清晰展示频率关系, 图中省略了放大器、滤波器等器件。



図 5 X 则权则举俶刀条性图 Fig. 3 Block diagram of the X-band frequency synthesizer

频率源内置100 MHz恒温晶振作为参考信号, 产生 f_{PLL} 和 f_{PDR0} 两个微波主振信号;方案采用了两 个 DDS,DDS1 产生低频线性调频信号和频率捷变 功能,DDS2 输出中心频率33 MHz,用于实现多普勒 模拟源功能;接收跳频本振采用一次混频方案,发射 激励源采用两次混频方案,两者共用的混频本振信 号采用两次混频方案,通过一共 5 次混频实现了频 谱搬移,得到 X 频段激励源和跳频本振信号。时钟 信号 f_c 和点频 f_s 由 f_{PLL} 逐次分频得到,激励信号 f_r 和跳频本振 f_{L0} 通过各信号的频率组合获得,如式 (6)~(9)所示:

$$f_s = \frac{f_{\rm PLL}}{N} \tag{6}$$

$$f_s = \frac{f_{\rm PLL}}{4N} \tag{7}$$

$$f_T = f_{\text{DDS2}} + \frac{f_{\text{PDR0}}}{5} + (f_{\text{DDS1}} + f_{\text{PLL}} + f_{\text{PDR0}})$$
(8)

$$f_{\rm LO} = \frac{f_{\rm PDRO}}{5} + (f_{\rm DDS1} + f_{\rm PLL} + f_{\rm PDRO})$$
(9)

4.2 频率源实现的技术途径

方案采用两个 DDS 分别实现 LFM 信号、输出 频率捷变和33 MHz模拟多普勒频率偏移信号。对 DDS 器件的选择,综合考虑时钟频率、复杂波形产 生能力、杂散性能、器件功耗和控制方式等多种因 素,选择 ADI 公司的 AD9910。AD9910 最高时钟频 率1 GHz, 32 b 相位累加器、14 b DAC,具有优于 80 dBc的窄带 SFDR 的优良杂散性能。AD9910 具 有快速相位和幅度切换功能,支持用户自定义的数 控数字斜坡工作模式,可实现频率、相位或振幅随时 间呈线性变化。

AD9910 支持4 种工作模式,即单频调制模式、 RAM 调制模式、数字斜坡调制模式和并行数据端口 调制模式。

本方案中的 LFM 信号采用数字斜坡调制模式, DDS 信号控制参数由数字斜坡发生器(DRG)提供, 斜坡发生产生由串行 L/O 口控制。通过控制斜坡上 升(或下降)方向、斜坡速率、斜坡上下限值、斜坡步 长和步率,实现多种模式的 LFM 信号^[4]。33 MHz 模拟多普勒频率偏移信号采用单频调制工作模式实 现,控制参数由内部寄存器产生。

为了获得最优的频率源相位噪声指标,混频本振 采用低相噪锁相介质振荡器(PDRO)实现。PDRO工 作原理为模拟鉴相方式,参考源在模拟鉴相器中产生 的高次谐波成分与反馈射频信号鉴相。方案避免了 数字 PLL 器件自身相噪基底的引入,可以获得接近于 理论值的带内相噪指标;而介质振荡器(DRO)比普通 VCO 具有更优的远端相噪指标,因此采用 PDRO 可 以在全频段内实现优秀的相噪水平。

4.3 主要指标分析

频率源的频率捷变功能由 DDS1 实现, DDS 的 频率转换包括 DDS 频率控制字的译码计算、DDS 频 率控制字的 SPI 串口写入和 DDS 自身频率转换 3 个过程。采用 FPGA 作为频率源的控制器件,实现 外部输入频率控制字的译码计算和对 DDS 频率的 串口控制,译码所需时间约为20 ns, DDS SPI 串口通 信时间约为1.3 μs, DDS 自身频率切换时间约 100 ns,因此总的频率源切换时间约为1.4 μs^[5]。

微波主振信号的产生采用取样锁相源方案,其 相位噪声与倍频理论值几乎相当,即按照20 lgN 的 关系恶化(N 为倍频次数),依照频率源100 MHz参 考信号的指标可得到 *F*_{PDR0}相噪指标约为 -110 dBc/Hz @ 1 kHz、-115 dBc/Hz @ 10 kHz、 -120 dBc/Hz @ 100 kHz。

频率源共包含了 5 次混频过程,采用有较多分频器,因此杂散的一个重要来源为混频产生的高阶 交调产物和分频器的高次谐波成分。对于谐波成分 丰富分频器,在其输出端采用低通滤波器滤除谐波, 以获得尽量纯净的频谱;对于混频器的处理,需要精 心设计频率关系,保证低阶交调频率成分落入信号 带宽以外,采用窄带带通滤波器滤除本振信号和无 用边带信号。经过计算,每一级混频的4×4 阶以内 的交调频率无落在带内的情况,均可通过带通滤波 器滤除。

· 478 ·

4.4 指标测试结果

雷达频率源的结构尺寸为220 mm×200 mm× 40 mm,采用频谱仪 E4440A 测试频率源频率、杂 散、谐波等指标,采用相噪测试仪 PN8010 测试相位 噪声,采用示波器 DP07254 测试跳频时间,主要指 标 如 下:相 位 噪 声 -106 dBc/Hz @ 1 kHz, -114 dBc/Hz@10 kHz,-119 dBc/Hz@100 kHz,跳 频时间约为2 μs,杂散抑制-70 dBc。图4 和图5分 别为输出信号的频谱和相位噪声曲线。由此可知, 各项技术指标均满足要求。



图 4 输出信号频谱 Fig. 4 Frequency spectrum



图 5 相位噪声测试曲线 Fig. 5 Measured result of phase noise

5 结 论

本文介绍了一种有别于传统直接合成方案的雷 达频率源简易设计方法,采用了"自高而低"的频率设 计方案,频标频率由主振信号分频得到,减少了中间 频率的数量,杂散远离载频易于滤除,避免采用直接 倍频器和开关滤波组件,降低了设计难度,缩小了体 积和成本。取样锁相源和高速 DDS 的使用获得了与 直接频率合成方案相当的技术指标。此外,采用微波 高主振频率还可获得更优的远端相噪水平,在脉冲多 普勒雷达中有更好的表现。基于本方案设计的一种 X 频段雷达频率源实现了满足要求的技术指标,方案 可推广应用于各种现代多功能雷达系统中。

参考文献:

- [1] 杨远望,蔡竞业,刘镰斧. 毫米波低相噪捷变频高分辨率 雷达频率源设计[J] 电子技术应用,2011(10):56-59.
 YANG Yuan-wang, CAI Jing-ye,LIU Lian-fu. Development of transceiver intermediate frequency parts for S-band coherent radar with fast frequency switching [J].
 Application of Electronic Technique, 2011(10):56-59. (in Chinese)
- [2] 张文勤. Ku 波段直接频率综合器设计[J]. 压电与声 光,2007(10):499-501.
 ZHANG Wen-qin. Design of Ku Band Direct Frequency Synthesizer [J]. Piezoelectrics & Acoustooptics, 2007 (10):499-501.(in Chinese)
- [3] 刘永智,徐盛旺,高树廷. 超宽带频率合成器的设计与 实现[J] 电讯技术, 2009,49(12):88-90.
 LIU Yong-zhi, XU Sheng-wang, GAO Shu-ting. Design and Implementation of an Ultra Wideband Frequency Synthesizer [J]. Telecommunication Engineering, 2009,49 (12):88-90. (in Chinese)
- [4] 胡茂海,蒋鸿宇,严俊,等. 基于 AD9910 的多通道信号发生器[J]信息与电子工程,2012(1):77-81.
 HU Mao-hai,JIANG Hong-yu,YAN Jun,et al. Multi-channel Signal Generator Based on AD9910[J]. Information and Electronic Engineering,2012(1):77-81. (in Chinese)
- [5] 王立生. 一种新颖的捷变频频率合成器设计[J].电讯 技术,2011,51(12):105-108.
 WANG Li-sheng. Design of a Novel Agile Frequency Synthesizer[J]. Telecommunication Engineering, 2011, 51(12):105-108.(in Chinese)

作者简介:



刘类骥(1975—),男,四川内江人,2008 年于电子科技大学获硕士学位,现为高级工 程师,主要研究方向为频率源及微波电路设 计;

LIU Lei – ji was born in Neijiang, Sichuan Province, in 1975. He received the M. S. degree from University of Electronic Science and Tech-

nology of China in 2008. He is now a senior engineer. His research interests include microwave frequency synthesizer and device design.

Email:liuleiji@elecspn.com

王立生(1981—),男,四川成都人,2013 年于电子科技 大学获硕士学位,现为工程师,主要从事微波频率源的研发 设计工作。

WANG Li-sheng was born in Chengdu, Sichuan Province, in 1981. He received the M. S. degree from University of Electronic Science and Technology of China in 2013. He is now an engineer. His research concerns R&D of microwave frequency source.

Email:cddwls@126.com