

doi:10.3969/j.issn.1001-893x.2014.04.016

引用格式:李典. 综合化信号与信息处理平台设计与实现[J]. 电讯技术,2014,54(4):463-467. [LI Dian. Design and Implementation of an Integrated Signal and Information Processing Platform[J]. Telecommunication Engineering,2014,54(4):463-467.]

综合化信号与信息处理平台设计与实现*

李 典**

(中国西南电子技术研究所,成都 610036)

摘 要:为解决大规模分布式异构实时处理平台在航空电子模块化综合条件下的体系结构问题,在分析联合标准化航电系统架构特点的基础上,提出一种基于串行 RapidIO 硬总线和虚通道软总线互连的开放式系统架构,并完成一套基于该架构的综合化信号与信息处理机,实现了真正意义上的芯片级互连、低延时、多节点、可扩展、可重构的航空电子综合化应用平台。

关键词:航空电子模块化综合;信号与信息处理机;体系结构;串行 RapidIO;网络拓扑

中图分类号:V243.1;TN911 **文献标志码:**A **文章编号:**1001-893X(2014)04-0463-05

Design and Implementation of an Integrated Signal and Information Processing Platform

LI Dian

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

Abstract:To solve the architecture problem of large-scale distributed heterogeneous real-time processing system in integrated modular avionics(IMA), an open system architecture based on serial RapidIO and software middleware interconnection is proposed according to the analysis of Allied Standard Avionics Architecture Council standards. An integrated signal and information processor is designed based on the architecture, which demonstrates that the real chip level interconnection, low latency, multi-node, extensible, reconfigurable avionics integrated application platform is realized.

Key words:integrated modular avionics(IMA); signal and information processor; system architecture; serial RapidIO; network topology

现代军事电子装备系统集成由传统的设备级综合集成向模块级综合集成方向转变。在传统的嵌入式系统中,多处理器之间,以及处理器和外设之间的互连是通过分级共享总线实现的,典型的有 PCI (Peripheral Component Interconnect) 和 VME (Versa Module Eurocard) 总线,这些总线的瓶颈在于系统互连规模小、数据传输速度低。基于高速串行总线的航空电子模块化综合(Integrated Modular Avionics, IMA)系统体系结构消除了这个瓶颈问题,在性能指标、体积、功耗、可靠性、灵活性、可扩展性等方面都

具有传统设备级综合集成系统无可比拟的优势^[1-2]。但是,IMA 系统在处理能力、系统功能、传输带宽和实时性等方面对平台提出了很高的要求,如何达到这些要求成为处理平台设计的关键技术。

1 系统体系结构研究

1.1 体系结构定义

体系结构是系统的基本组织关系,它体现了构成系统的组件、组件之间的关联关系,以及组件与环

* 收稿日期:2013-12-06;修回日期:2014-03-12 Received date:2013-12-06;Revised date:2014-03-12

** 通讯作者:deanlee_great@hotmail.com Corresponding author:deanlee_great@hotmail.com

• 463 •

境的关系,还包括指导系统设计和演进的准则。体系结构由组件、接口、标准及框架四个部分组成。组件完成系统的实体功能,接口及标准规定了组件间的关联关系,框架定义了系统所有组件之间的关联关系。体系结构实际上是一个系统的抽象,通过抽象的组件、组件外部可见的属性及组件之间的关系来描述系统。

1.2 ASSAC 体系结构

为解决其内部的航空电子系统不标准的问题,北约组织成立了联合标准化航电系统架构委员会(Allied Standard Avionics Architecture Council, ASAAC),从 1997 年末就开始标准航空电子体系结构的研究。目前 ASAAC 标准已经发布了 5 个标准,这些标准分别从软件、通信/网络、通用功能模块、机械结构和体系结构等方面对 IMA 系统进行了规定,此外还制定了非强制性的系统实现指导方针^[3-7]。ASAAC 标准结构如图 1 所示。

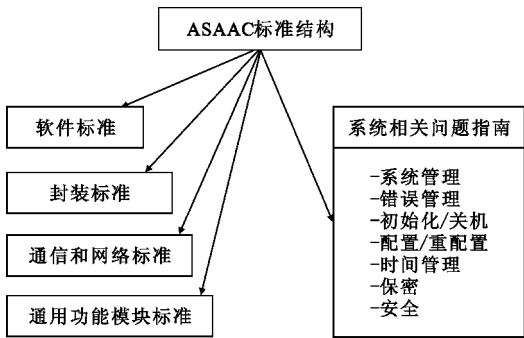


图 1 ASAAC 标准结构图
Fig.1 ASAAC standard architecture

ASAAC 标准从硬件、软件、通信及网络、系统这四个方面定义了 IMA 核心系统设计需求。

在硬件方面,ASAAC 定义了 6 种通用功能模块(CFM),分别是通用数据处理模块(DPM)、通用信号处理模块(SPM)、通用图像处理模块(GPM)、电源转换模块(PCM)、大容量内存模块(MMM)和网络支持模块(NSM)。

在软件方面,ASAAC 采用层次化结构,将软件系统划分为应用程序层(Application Layer)、操作系统层(Operating System Layer)和模块支持层(Module Support Layer),层与层之间采用标准接口进行交互,以隐藏具体实现^[8-9]。

在通信及网络方面,ASAAC 软件分布在一个网络处理平台上,应用功能软件由一系列的软件构件通过“虚通道”互联在一起。应用程序由几个构件

组成,构件分别驻留在不同的 CFM 模块,构件间通过网络提供的“虚通道”进行互联。

在系统方面,ASAAC 对系统进行三层抽象管理,分别是航空平台层(Aircraft Layer)、集成区域层(Integration Area)、资源层(Resource Element)。航空平台层是一个系统管理功能实体,负责控制及监视整个 IMA 核心系统。集成区域层也是一个系统管理功能实体,负责控制及监视一个完整的集成区域。资源层是分层系统管理分层结构的最底层,负责单一处理单元的管理。

1.3 ASAAC 标准在应用中的问题

ASAAC 标准规范定义了一个 IMA 核心系统,包含一个或多个组合机架(Rack),集中了所有的计算资源,并期望所有传感器的计算都在该系统内实现。这对 ASAAC 系统网络性能提出了极高的要求,要求这些网络不但具有极高的带宽、复杂的接口,还必须具有极高的实时性和极低的时间抖动特性。在军用航空传感器系统中设计这种统一网络是相当困难的^[10]。所以,必须采用分布式结构,在一个机架内部采用高速实时互连总线,机架之间采用分布式网络进行互连,本文主要研究机架的体系结构设计和实现。

2 处理平台架构设计

2.1 硬件架构设计

为满足运算需求和安装要求,综合化信号与信息处理机(Integrated Signal and Information Processor, ISIP)机架采用上下两层结构,每层 10 个插槽。机架内部整体采用 1×模式 SRIO 高速总线进行互连,物理层速率为 1.25 Gb/s,交换网络设计为双星型拓扑结构,背板设计符合 VITA46 标准。机架布局 and 模块配置如图 2 所示。

槽位	1	2	3	4	5	6	7	8	9	10
上层	PCM1	DPM5	DPM3	DPM1	NSM1	SPM1	SPM3	MMM1	ResSlot1	ResSlot3
下层	PCM2	DPM6	DPM4	DPM2	NSM2	SPM2	SPM4	MMM2	ResSlot2	ResSlot4

图 2 ISIP 机架布局和模块配置图
Fig.2 Layout and module configure of the ISIP rack

2.2 软件架构设计

为实现与硬件无关的构件化软件开发,采用基于“虚通道”机制的 RapidIO 通信中间件来设计 ISIP 软件体系。采用分层思想,包括系统控制和框架层、功能应用层、通信中间件和网络管理层、操作系统和模块支持层。在同一节点部署的软件不同层之间通过 API 函数接口实现信息交换。其层次结构如图 3 所示。



图 3 ISIP 软件体系架构图
Fig. 3 ISIP software architecture

不同节点部署的应用软件间通过“虚通道”实现通信,具体工作机制设计如图 4 所示。

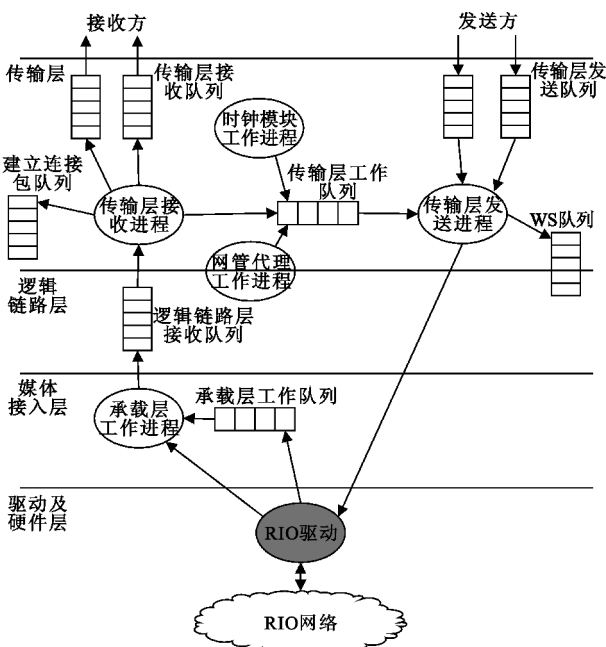


图 4 虚通道通信过程
Fig. 4 Virtual channel communication

2.3 网络拓扑设计

ISIP 机架的内部高速交换网络采用双星型的拓扑结构,主交换模块和备交换模块互为备份,为各功能模块提供两条完全独立的物理通信链路,当一条物理通信链路发生故障时,仍然能够保证数据的正确有效传输。其双星型拓扑结构如图 5 所示。

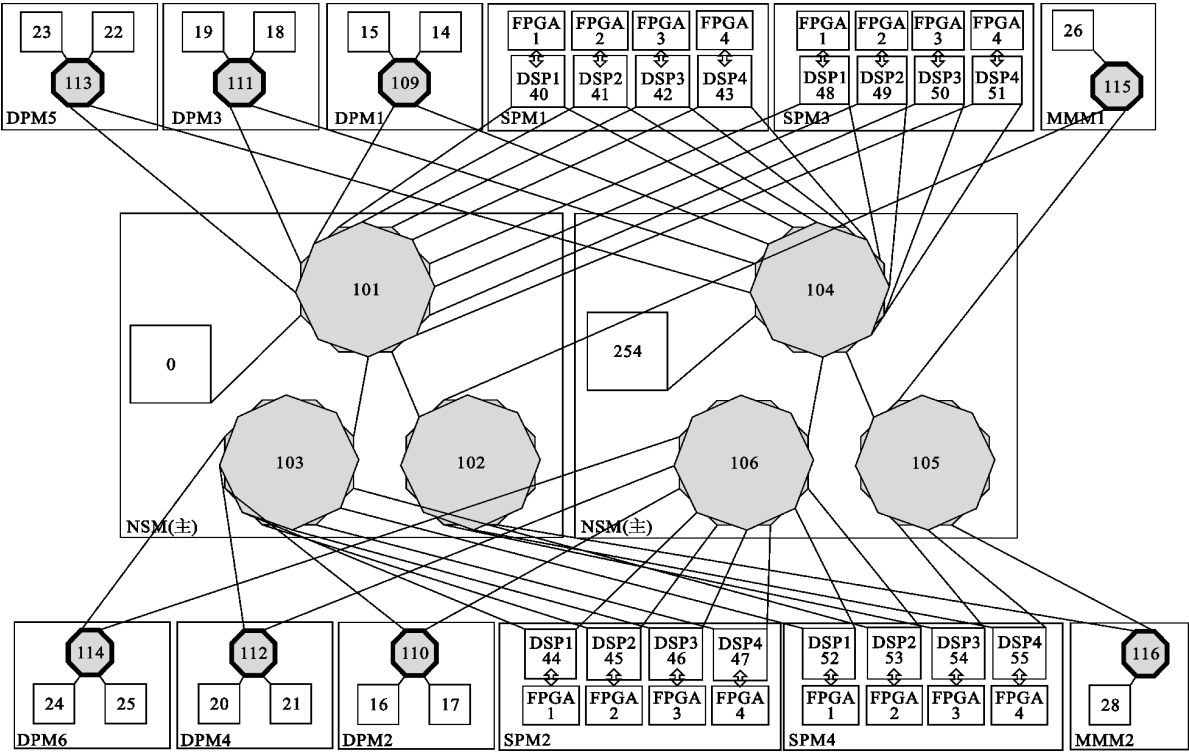


图 5 ISIP 网络拓扑图
Fig. 5 Network topology of the ISIP

3 处理机性能测试及结果分析

3.1 系统测试环境

ISIP 处理节点主要包括 PowerPC、DSP 和 FP-GA,按照功能测试要求和性能测试要求进行测试环境搭建,主要通过串口、网口和 JTAG 口进行程序调试,通过示波器进行物理性能测试,具体测试环境如图 6 所示。

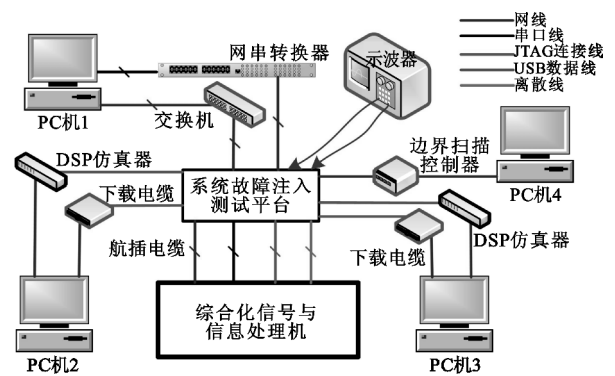


图 6 ISIP 测试环境框图
Fig. 6 Test environment of the ISIP

3.2 系统测试结果

ISIP 实物如图 7 所示。

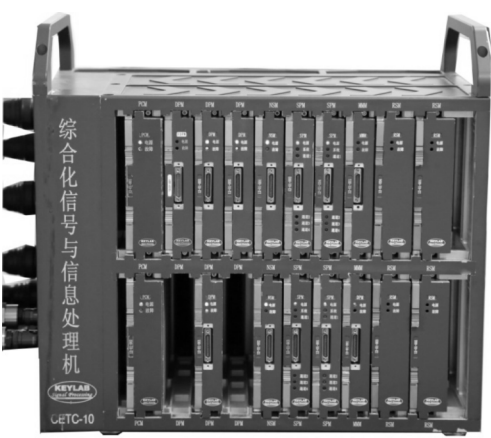


图 7 ISIP 实物图
Fig. 7 Practical picture of the ISIP

经过第三方测试,在实验室环境下,综合化信号与信息处理机的主要功能指标见表 1,主要性能指标见表 2。

表 1 ISIP 主要功能指标测试结果
Table 1 Test result of the ISIP function

功能	测试结果
预案配置功能	正常
系统蓝图部署功能	正常

节点动态入网功能	正常
节点退网功能	正常
系统主备网络切换功能	正常
系统故障注入功能	正常
功能程序动态重构功能	正常
软件在线更新功能	正常

表 2 ISIP 主要性能指标测试结果
Table 1 Test result of the ISIP performance

功能	测试结果
网络节点规模	49
网络交换能力/(Gb/s)	160
信号处理能力/MIPS	16 000
数据处理能力/MIPS	20 000
节点间通信带宽/(Mb/s)	800
网络传输时延/ μ s	小于 50
网络传输抖动/ μ s	小于 5

3.3 测试结果分析

经过上百个测试用例的测试,ISIP 具有预案配置和蓝图部署、节点动态组网、错误处理和故障注入、动态重构和在线更新等关键功能,各项性能指标优异,表明该架构满足 ASAAC 标准对组合机架的要求。

4 结束语

对比文献[11]中的数字信号处理系统,综合化信号与信息处理机规模更大,性能更好,可以按照需求进行硬件、软件的配置,实现了真正意义上的芯片级互连,具有高性能、高带宽、高可靠性以及低延时、低抖动、多节点、可扩展、可重构等优点,是军用航空电子模块化综合系统集成的关键技术。后续将基于该处理机开展多核处理器和分区操作系统的研究,并将逐步开展国产化工作。

参考文献:

[1] Fuller S. RapidIO 嵌入式系统互连[M]. 王勇,林粤伟,译. 北京:电子工业出版社,2006.
Fuller S. RapidIO The Embedded System Interconnect [M]. Translated by WANG Yong, LIN Yue-wei. Beijing: Publishing House of Electronics Industry, 2006. (in Chinese)
[2] 陈颖. 从复杂系统观点看模块级综合集成航空电子结构[J]. 电讯技术,2009, 49(4):98-102.
CHEN Ying. The integrated modular avionics electronic ar-

- chitecture from complex system views[J]. Telecommunication Engineering, 2009, 49(4): 98-102. (in Chinese)
- [3] STANAG 4626 Part 1, Modular and open avionics architectures part 1- architecture[S].
- [4] STANAG 4626 Part 2, Modular and open avionics architectures part 2- software[S].
- [5] STANAG 4626 Part 3, Modular and open avionics architectures part 3- common function modules[S].
- [6] STANAG 4626 Part 4, Modular and open avionics architectures part 4- packaging[S].
- [7] STANAG 4626 Part 5, Modular and open avionics architectures part 5- networks and communication[S].
- [8] 朱晓飞,黄永葵. 综合模块化航空电子系统标准分析及发展展望[J]. 航空电子技术,2010, 41(4):17-22.
ZHU Xiao-fei, HUANG Yong-kui. Analysis and view of standard for integrated modular avionics [J]. Avionics Technology, 2010, 41(4): 17-22. (in Chinese)
- [9] 姜春强. ASAAC 标准体系架构述评[J]. 电讯技术, 2008, 48(12):98-102.
JIANG Chun-qiang. Review of ASAAC standard system architecture[J]. Telecommunication Engineering, 2008, 48(12): 98-102. (in Chinese)
- [10] 陈颖,王春蓉. 从复杂系统观点看国外 IMA 发展的经验及教训[J]. 电讯技术,2010, 50(2):106-110.
- CHEN Ying, WANG Chun-rong. Experience and lessons of foreign countries in integrated modular avionics from complex system views[J]. Telecommunication Engineering, 2010, 50(2): 106-110. (in Chinese)
- [11] 李少龙,高俊,娄景艺,等. 基于 SRIO 总线的数字信号处理系统的实现[J]. 通信技术,2012, 45(5):101-103, 106.
LI Shao-long, GAO Jun, LOU Jing-yi, et al. Implementation of digital signal processing system based on SRIO bus [J]. Communications Technology, 2012, 45(5):101-103, 106. (in Chinese)

作者简介:



李典(1983—),男,四川绵阳人,2007年于桂林电子科技大学获硕士学位,现为工程师,主要研究方向为航空电子综合化、数字信号处理、高性能嵌入式系统、软件工程。

LI Dian was born in Mianyang, Sichuan Province, in 1983. He received the M. S. degree from Guilin University of Electronic Technology in 2007. He is now an engineer. His research concerns avionics integration, digital signal processing, high performance embedded system and software engineering.

Email:deanlee_great@hotmail.com