

doi:10.3969/j.issn.1001-893x.2013.06.018

一种高效高速采集存储系统设计^{*}

许烈华^{**}

(中国西南电子技术研究所,成都 610036)

摘 要:针对宽带接收和小型化的应用,设计并实现了一种新的高效、高速采集存储系统。采用了大带宽大动态采样技术,提出了有损、无损、智能采样数据压缩技术和多维数据管理技术。工程试验结果表明,该系统能有效解决采集存储系统中的高速率采样、高效率存储和高效数据管理等问题,具有一定的参考价值。

关键词:宽带接收机;高速采样;高效压缩;存储系统;数据检索

中图分类号:TN911 **文献标志码:**A **文章编号:**1001-893X(2013)06-0763-05

Design of a High Efficiency and High Speed Data Acquisition and Storage System

XU Lie-hua

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

Abstract: Aiming at the application of broadband receiver and miniaturization, a high efficiency and high speed data acquisition and storage system is designed and realized. By using large bandwidth and large dynamic sampling technique, lossy, lossless, intelligent sampling data compression technology and multidimensional data management technology are proposeed. Engineering test results show that the system can effectively solve the problems of high speed sampling, efficient storage and efficient data management in data acquisition and storage system, and it has a certain reference value.

Key words: broad band receiver; high speed sampling; high efficient compression; storage system; data retrieval

1 引 言

随着电子装备技术的飞速发展(比如宽带通信、现代雷达等),信号的数字化不断的靠近天线端,瞬时处理带宽越来越宽^[1],相应地对后续的信号处理要求大大提高。然而,受器件水平和实现代价的限制,后端的实时处理能力往往不能达到要求,因此,“准实时处理”(先采集、存储,然后处理)成为减轻实时处理压力的一种有效方式。但是,传统的采集存储系统对采样数据的处理比较少,信号采样后直接送入存储器,大量无用的数据占用了存储空间,存储

体的使用效率不高,当需要长时间的信号采集存储时,导致了设备的体积和功耗非常庞大,以至于在某些对小型化要求较高的场合无法使用,因此,在传统采集存储系统的基础上,需要解决信号的高速采集、数据的高效存储和高效率使用等问题。针对这种应用需求,本文设计实现了一种新的采集存储系统,重点对其中的关键技术进行了分析和设计。

2 系统的组成及工作原理

高效高速采集存储系统由采集压缩模块、存储管理模块、存储模块和电源模块构成,如图 1 所示,

^{*} 收稿日期:2012-11-02;修回日期:2013-03-18 Received date:2012-11-02;Revised date:2013-03-18
^{**} 通讯作者:lhxu_02@163.com Corresponding author:lhxu_02@163.com

图中虚线框为与该系统密切关联的设备。

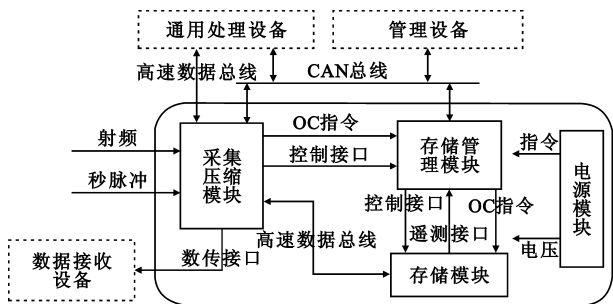


图 1 系统组成框图
Fig.1 Block diagram of the system

采集压缩模块主要完成高速率的信号采样、采样数据的高效率压缩、数据回放、高速数据接口和 CAN 总线通信功能;存储模块主要完成输入/输出数据接收/发送、数据流缓存管理、FLASH 的读/写/擦/自检等操作控制以及与存储管理模块交互实现 FLASH 文件系统的操作等功能;存储管理模块主要完成存储控制,实现基于 NandFlash 的文件系统,文件系统可实现随机存储管理和特征数据检索;电源模块为其他各模块供电和提供加断电控制。系统工作原理如图 2 所示。

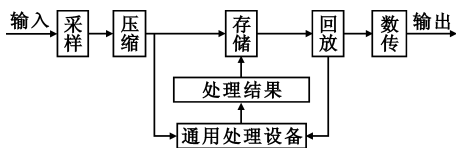


图 2 系统工作原理
Fig.2 The working principle of the system

在采集压缩模块中,对中频信号高速率采样后,执行采样数据压缩。有损压缩为基于信号特征的压缩,它首先进行信号的检测,信号检测在时域、频域或能量域完成,信号检测完毕后,只对满足条件的采样数据输出到下一级;无损压缩采用改进的 LZW 算法对数据无失真压缩。不管采用哪种压缩方式,目的是减少无用或冗余的数据,减少后端存储的数据量,提高存储效率。压缩后的数据打上参数信息标识后,按照一定的帧格式送往存储模块,同时往存储管理模块发送存储命令,开辟存储空间,存储上述数据。

存储后的数据可随机回放或顺序回放,回放的数据可进行两种处理:一是送给通用处理设备进行处理,处理后的结果可存入存储模块,为减少存储空间,可把原始数据删除;二是直接送给数据接收设

备,在数据接收设备中进行事后分析处理。

3 关键技术

3.1 大带宽、大动态采样技术

整机的性能好坏与系统中 ADC 的性能有直接的关系。ADC 有两个重要指标:采样率和有效位数,采样率决定了系统的瞬时带宽,有效位数决定了系统的动态范围。

本课题中,指标要求 600 Msample/s 采样速率、60 dB 以上的动态范围,对大带宽、大动态采样提出了更高的要求,设计中除了选取高性能的 AD 器件以外,工程实现上重点考虑采样时钟抖动和印制电路板布局布线。

(1) 采样时钟抖动

信号采样时,采样时钟具有不可避免的不确定周期,成为采样抖动^[2]。采样抖动造成了信号的非均匀采样,引起误差,产生抖动噪声,抖动噪声为高速采样时最重要的噪声来源之一。抖动噪声功率可用下式计算:

$$v_{\Delta j}^2 = 2(A\pi f_1 \sigma)^2 \tag{1}$$

$$\sigma = [((10^{(NP/10)})^{1/2}) \times 2] / [2 \times \pi \times f_2] \tag{2}$$

式中, A 为输入模拟信号的幅度, f_1 为输入模拟信号的频率, f_2 为采样时钟频率, NP 为采样时钟的相位噪声, σ 为采样时钟抖动均方根值(单位 ps)。采用 ADI 公司的仿真工具,在输入中频 375 MHz、采样率 600 MHz、信号输入幅度为 -1 dBFs 时,在时钟抖动为 1 ps 和 5 ps 不同条件下,信噪比相差 10 dB 以上。因此,在设计上必须高度重视采样时钟孔径抖动(或时钟相位噪声)。在本方案中,采样时钟选用差分信号,选取了抖动小的时钟源,采用了专门的时钟分配器,锁相环电路实现时钟的降噪。采取以上措施后,时钟抖动的实测值小于 2 ps。

(2) 印制电路板布局布线

印制电路板布局布线主要从板级的信号完整性方面考虑,电路中都存在共模电流和差模电流。根据右手法则,差模电流在环路内磁场增强,环路外没有磁场。共模电流在环路外磁场增强,环路内没有磁场。差模干扰与环路面积成正比,共模干扰与电流路径长度成正比。在 PCB 布局和布线设计时,强干扰源远离接插件和敏感电路,尽可能减少关键信号的环路面积从而减小差模干扰,尽量减少共模信

号的电流路径长度,从而减小共模干扰。

3.2 采样数据高效压缩技术

(1)时域压缩技术

该技术对信号进行时域检测,针对过门限的采样数据进行存储,从而达到数据压缩效果。该方法对雷达或短时信号有较好的压缩效果。本文通过高速脉冲检测方法,根据参数测量结果将采样数据中的脉内有效数据打包缓存,再送至存储模块中存储。其流程如图 3 所示。

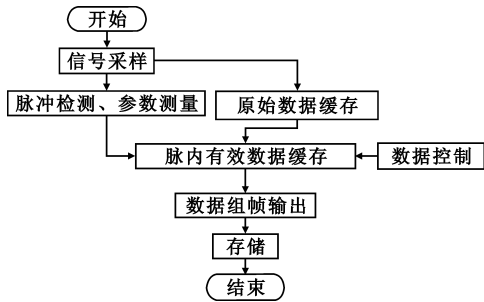


图 3 时域压缩流程
Fig.3 Time domain compression process

(2)能量域压缩技术

该技术针对 AD 采样的位数进行分析,分析信号能量后,舍弃没有使用的 AD 位数,从而达到数据压缩效果。它主要针对于信号持续时间较长、信号幅度较弱的信号,比如常见的通信信号。其流程如图 4 所示。

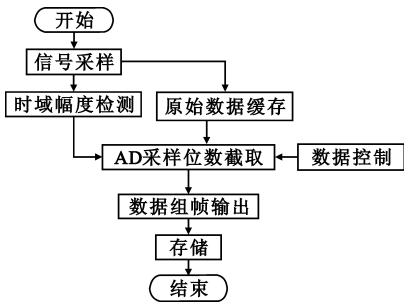


图 4 能量域压缩流程
Fig.4 Energy domain compression process

(3)频域压缩技术

该技术是在频域对信号进行检测,频域检测后,只针对频谱过门限的信号才存储,达到减少数据量效果。频域检测方法有两种:一是基于 DDC 的方式,该方法主要针对通信信号,采样质量较高,地面无需信号重建;二是基于数字信道化^[3]的方式,该方法对通信信号(比如频分复用信号)、雷达信号、短时

信号都具有较好的效果,缺点是若信号跨子信道,信号重建有一定损失。其流程如图 5 所示。

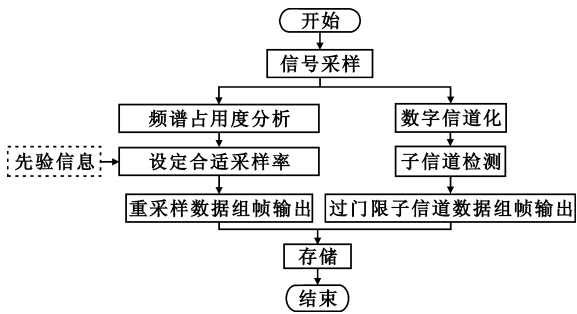


图 5 频域压缩流程
Fig.5 Frequency domain compression process

DDC 首先进行频谱占用分析,针对检测到的信号选择合适的滤波器带宽和采样率进行滤波,存储滤波后的数据。如果有信号的先验信息,也可以指定频率与带宽进行采样。数字信道化方式对整个带宽内进行数字信道化,并对各个子信道进行信号检测,仅存储有信号的子信道数据。

(4)无损压缩技术

以上 3 种压缩技术依赖信号的特征,压缩后不可无失真地恢复原始信号,但是在某些高保真度应用场合,需要无损压缩,本系统采用了改进型的 LZW 算法^[4-5],具体为采样数据的高字节采用霍夫曼编码算法,低字节数据采用 LZW 压缩算法。该方法对信号的特征不敏感,适用的信号范围较广。其流程如图 6 所示。LZW 算法是根据数据本身包含短语式重复的特性,用前面已经出现过的字符串的代码来代替后面相同字符串的内容,从而实现数据压缩。采用一种字典编码的方式,即用字典的序号来表达这种重复性,序号所对应的字典空间存储了相应的重复字节。

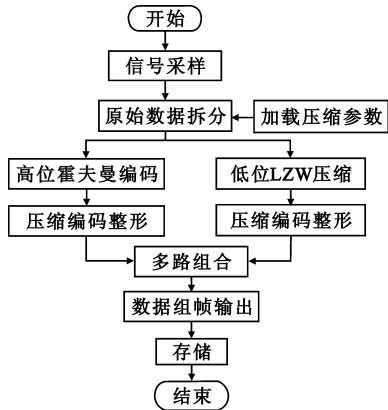


图 6 无损压缩流程
Fig.6 Lossless compression process

(5)智能压缩技术

在智能压缩时,用户不需要指定使用哪种压缩方式,而只需指定哪种压缩效果,一是高压压缩比效果,二是高保真度效果,给定压缩效果条件后,自动匹配压缩方式,流程图如图 7 所示。

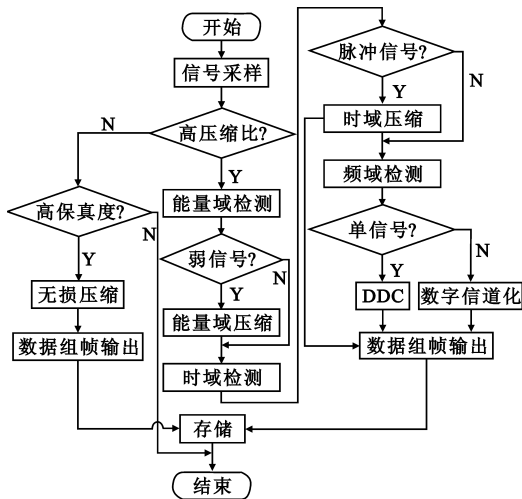


图 7 智能压缩工作流程
Fig.7 Intelligent data compression process

信号采样后,若为高保真度条件,则选择无损压缩,之后的流程与无损压缩流程一样;若为高压压缩比条件,首先对信号进行能量域检测,若信号幅度较弱,满足能量域压缩条件,则进行能量域压缩,否则跳过此过程,接下来对能量域压缩后的信号进行时域检测,若信号为脉冲信号,则进行时域压缩,压缩后的数据组帧并存储。若不是脉冲信号,则进行频域检测,若带宽内只存在一个信号,则使用频域的 DDC 方式压缩,否则使用频域的数字信道化方式压缩,压缩后的数据组帧并存储。

3.3 高速率、大容量存储管理技术

(1)存储技术^[6]

本课题的存储容量为 512 GB,记录速率为 9.6 Gb/s。为达到 512 GB 容量,存储模块选用 72 片 FLASH 芯片,总存储容量为 $72 \times 8 \text{ GB} = 576 \text{ GB}$,去除坏块后容量大于 512 GB。同时为了达到 9.6 Gb/s 的存取速率,72 片 FLASH 芯片分为 36 组并行工作,每组两片,最大存取速率为 $400 \text{ Mb/s} \times 36 = 14.4 \text{ Gb/s}$,其中单片 FLASH 的存取速率为 400 Mb/s。考虑 FLASH 工作频率的设计余量、读写控制等待时间,实际能达到的存取速率大于 10 Gb/s。

存储模块的数据来源于采集压缩模块,两模块

间数据传输速率大于 9.6 Gb/s,经过对并行 LVDS、TLK2711 和 FPGA 内部的 GTX 分析对比,最终选择 GTX 作为模块间的物理传输通道,模块间共 8 个 lane,每个 lane 工作在 2.5 Gb/s 速率。在物理传输通道上采用 aurora 协议,该协议是一种可配置的、简便的数据链路层协议,可使用一条或多条高速串行通道实现点对点的数据传输。

(2)数据管理技术

数据管理是数据存储设备灵活使用的关键,该方案采用基于 Vxworks 的文件系统进行数据管理^[7]。基于 VxWorks 的文件系统设计在文件系统功能扩展、实时任务调度、多文件并行管理方面都有较大的优势。利用操作系统本身的文件功能来完成数据管理,同时针对 NandFlash 存储介质的固有特点改写相关底层部分。数据系统按层次划分为物理层、映射层和应用层,物理层实现存储单元的基本操作,映射层实现逻辑地址与物理地址转换,应用层实现数据的管理应用。

当存储的数据量较大时,快速定位所需要的数据变得非常复杂。为高效使用大容量存储体中的数据,必须具备有效的检索回放机制,该方案中采用了一种基于多维的数据检索技术,数据检索过程如图 8 所示。

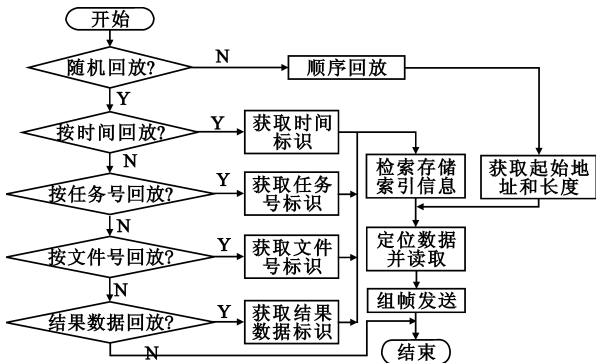


图 8 数据检索流程
Fig.8 Data retrieval process

检索回放分为两种,一是顺序检索回放,二是随机检索回放。顺序检索回放时,指定起始位置后,从该位置回放数据,回放完毕后记录当前位置,作为下一次回放的起始点。顺序检索回放的缺点是耗时过长,不能有效利用存储体中的数据。随机回放检索时,可按时间、任务号、文件号或结果类型对数据快速定位,提高数据的使用效率。为方便数据检索,在数据存储的时候,建立了一张数据索引表,索引表中的内容包括以上基本信息。

4 结束语

本文提出的技术方案对信号采集、存储和处理进行统筹设计,有效解决了宽带、小型化条件下信号的高速采集、数据的高效存储和存储后数据的高效管理等问题,可为采集存储系统设计者提供一定的帮助。然而,在工程实现过程中,发现该方案涉及的智能采样数据压缩,对复杂电磁环境(时域、频域、能量、空域上密集重叠)的适应能力一般,在未来工作中需针对该问题进行进一步研究和改进。

参考文献:

- [1] 杨小牛,楼才义,徐建良.软件无线电技术与应用[M].北京:北京理工大学出版社,2010:9-13.
YANG Xiao-niu, LOU Cai-yi, XU Jian-liang. Software Defined Radio Technology and Application[M]. Beijing: Beijing Institute of Technology Press, 2010:9-13. (in Chinese)
- [2] 张瑞永,赵海云,陈国海.宽带数据采集系统的相位噪声分析[J].雷达科学与技术,2009,7(2):147-150.
ZHANG Rui-yong, ZHAO Hai-yun, CHEN Guo-hai. Analysis of Phase Noise in Wideband Data Acquisition System[J]. Radar Science and Technology, 2009, 7(2):147-150. (in Chinese)
- [3] 李学军,陈建安.基于复多相滤波器组的信道化接收机[J].电讯技术,2005,45(4):158-161.
LI Xue-jun, CHEN Jian-an. A Channel Receiver Based on Complex Multiphase Filter Group[J]. Telecommunication Engineering, 2005, 45(4):158-161. (in Chinese)

- [4] Welch T A. A Technique for High-performance Data Compression[J]. IEEE Computer, 1984, 17(6):8-18.
- [5] 王平. LZW 无损压缩算法的实现与研究[J]. 计算机工程, 2002, 28(7):98-99.
WANG Ping. Realization and Research of LZW Lossless Compression Algorithm[J]. Computer Engineering, 2002, 28(7):98-99. (in Chinese)
- [6] 朱知博. 基于 NANDFlash 的高速大容量存储系统设计[J]. 现代电子技术, 2011, 34(8):170-173.
ZHU Zhi-bo. Design of High speed and Mass Storage System Based on NANDFlash[J]. Modern Electronics Technique, 2011, 34(8):170-173. (in Chinese)
- [7] 薛原. 基于 VxWorks 的文件系统的研究与实现[J]. 电子设计工程, 2009, 17(8):107-109.
XUE Yuan. Research and implementation of TrueFFS based on VxWorks[J]. Electronic Design Engineering, 2009, 17(8):107-109. (in Chinese)

作者简介:



许烈华(1979—),男,湖南衡东人,2002年获学士学位,现为工程师,主要从事高速嵌入式系统、通信信号处理等方面的研究。

XU Lie-hua was born in Hengdong, Hunan Province, in 1979. He received the B.S. degree in 2002. He is now an engineer. His research concerns high speed embedded system, communication signal processing.

Email:lhxu_02@163.com