

文章编号: 1001-893X(2012)07-1102-05

基于 GC5016 的短波收发机数字上下变频设计*

周玉庭¹, 郭 伟², 周建英²

(1. 南京工业大学 自动化与电气工程学院, 南京 210009; 2. 中国电子科技集团第三十六研究所, 浙江 嘉兴 314001)

摘 要: 鉴于传统中频数字化短波收发机性能及复杂度受模拟前端电路制约, 介绍了射频直接低通采样的数字化处理方案, 其中 GC5016 用于数字上下变频, 重点对 GC5016 中的级联积分梳状滤波器 (CIC) 和可编程有限冲激响应滤波器 (PFIR) 的联合设计进行了仿真研究和硬件验证。该数字上下变频的带外抑制达 100 dB, 带内平坦度控制在 0.1 dB, 完全满足射频数字化收发机的设计要求。

关键词: 短波收发机; 数字上下变频; CIC 滤波器; PFIR 滤波器

中图分类号: TN924 **文献标志码:** A doi: 10.3969/j.issn.1001-893x.2012.07.010

Design of DUC/DDC for HF Transceiver Based on GC5016

ZHOU Yu-ting¹, GUO Wei², ZHOU Jian-ying²

(1. College of Automation & Electrical Engineering, Nanjing University of Technology, Nanjing 210009, China;
2. The 36th Institute of China Electronics Technology Group Corporation, Jiaxing 314001, China)

Abstract: In view of the analog front circuits' restrictions on the performance and complexity of traditional Intermediate Frequency (IF) digitalizing transceiver, a Radio Frequency (RF) digitalizing scheme based on low-pass sample theory is introduced, in which Digital Up/Down Convert (DUC/DDC) are performed by GC5016. This paper focuses on the joint design of Cascaded Integrated Comb (CIC) and Programmable Finite Impulse Response (PFIR) filter in GC5016 through simulation research and hardware verification. The out-band rejection of the DUC/DDC is up to 100 dB, and band flatness is limited to 0.1 dB, so, the design fully satisfies the HF transceiver's requirement.

Key words: HF transceiver; digital up/down convert; CIC filter; PFIR filter

1 引 言

软件无线电作为无线电工程的现代方法, 其基本思想是将数模/模数转换器件 (AD/DA) 尽量靠近天线^[1]。目前基于该思想设计的短波设备一般对经模拟混频器搬移得到的中频信号进行数字化^[2], 这就引入了较多模拟前端电路, 从而影响了系统性能, 并增加了复杂性和成本。短波设备工作频段集中在 3~30 MHz, 带宽为 3~6 kHz 范围, 以目前 AD/DA 器件的转换速率 (已突破 100 MHz), 可直接对射频接收信号进行低通采样数字化^[3-4], 也可直接将数字射

频发送信号转换成模拟射频信号。而要最终实现射频直接采样的短波收发机, 还须设计具有较强数字混频和采样率变换能力的数字上下变频器。其中, 数字下变频器 (DDC) 应能将数字射频信号 (如 30 MHz) 变换到的基带范围 (如 26 kHz), 并将采样率 (如 100 MHz) 降低到数字信号处理器易于处理的低速率 (如 96 kHz), 对数字上变频器 (DUC) 也有类似的要求。

TI 公司的专用可编程四通道数字上/下变频芯片 GC5016, 单个通道支持最高速率为 160 Msample/s 的采样数据流, 可进行最高达 4 096 倍的内插/抽取

* 收稿日期: 2011-12-20; 修回日期: 2012-03-29

及变频处理工作。根据需要可将 4 个通道灵活地配置成两路 DUC/两路 DDC 模式,从而可实现单芯片同时完成数字上下变频处理,因而具有较高的性价比。本文研究利用 GC5016 实现射频直接采样短波收发机中的数字上下变频方案,重点对 GC5016 中的滤波器设计进行了仿真研究,并通过 PFIR 滤波器校正 CIC 滤波器带内波动的方法改进了滤波性能,仿真和硬件实测结果表明,DDC/DUC 的带外抑制可达 100 dB,带内平坦性控制在 0.1 dB 以内,完全满足该射频数字化收发机的设计要求。

2 短波电台设计方案

该短波收发机硬件结构如图 1 所示。

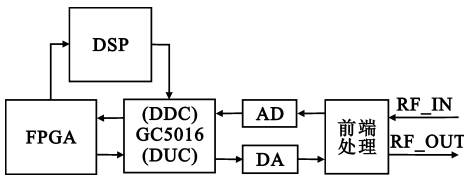


图 1 短波收发机硬件结构
Fig.1 Hardware block diagram of the HF transceiver

图 1 中,DSP 作为主控制器,完成音频信号采集与回放、报文收集与上报、GC5016 配置等;FPGA 作为基带信号处理器,完成音频/报文的基带调制与解调,并提供与 GC5016 的数据接口。GC5016 作为数字下变频器,对高速 AD 芯片采集到的数字射频信号(天线感应到的模拟射频信号经带通滤波器选出短波频段,再经低噪声放大器进行放大,最后送往高速 AD 芯片完成从模拟射频到数字射频信号的转换)进行下变频、降采样、滤波等处理,从而完成从数字射频信号到数字基带信号的转换,最后送往 FPGA 进行音频/数据解调,恢复出原始音频/报文信息。GC5016 作为数字上变频器,对 FPGA 调制好的基带数字信号进行上变频、升采样、滤波等处理,从而完成从基带信号到数字射频信号的转换,经高速 DA 芯片变换成模拟射频信号后送往射频前端和天线完成发射。可见,GC5016 在收发机中同时完成上下变频,从而可使短波收发机工作在异频全双工通信方式。

3 GC5016 内部滤波器设计

DUC 中在内插后滤波,滤除因内插产生的镜像分

量;DDC 中在抽取前滤波,防止因抽取产生频谱混叠。当内插/抽取倍数较高时,要求数字滤波器的通带极窄,一般方法不易实现。采用 CIC 和 FIR 滤波器联合滤波的方法是一种能提供较高内插/抽取倍数、复杂度低、性能优良的方案,GC5016 即采用此方案,其提供满足最高 256 倍内插/抽取的 CIC 滤波器和最大 16 倍的 PFIR 滤波器来完成数字上下变频中的滤波处理。以 DDC 为例,其处理结构如图 2 所示。

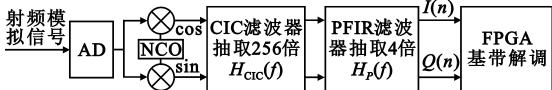


图 2 DDC 的信号处理结构
Fig.2 Signal processing architecture in DDC

DUC 中内插滤波器及 DDC 中的抽取滤波器的总特性即为射频信号采样率下 PFIR 和 CIC 滤波器的联合传输函数,如式(1):

$$H_R(f) = H_P(f) \cdot H_{CIC}(f) \tag{1}$$

式中, $H_P(f)$ 、 $H_{CIC}(f)$ 分别为射频信号采样率下 PFIR 和 CIC 滤波器的频域传输函数。可见,PFIR 和 CIC 滤波器的联合滤波特性对数字上下变频器的性能有至关重要的影响^[5],下面详细分析这两个滤波器的设计。

3.1 CIC 滤波器

GC5016 内部的 CIC 滤波器由积分滤波器和梳状滤波器组成,其结构如图 3 所示。

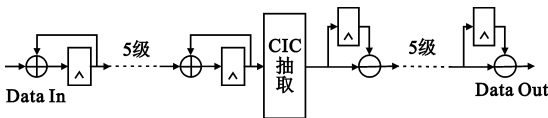


图 3 CIC 滤波器结构图
Fig.3 Diagram of CIC filter

该滤波器的频域传输函数为

$$H_{CIC}(f) = \left[\frac{e^{-j\pi Df}}{e^{-j\pi f}} \cdot \frac{\sin(\pi Df)}{\sin(\pi f)} \right]^N \tag{2}$$

式中, D 为 CIC 滤波器阶数,等于内插或抽取倍数; N 为 CIC 滤波器级数,GC5016 内 DDC 中的 CIC 级数为 5 级,DUC 中的 CIC 级数为 6 级。本短波收发机数字上下变频方案中的 CIC 内插/抽取倍数均为 256,以 DDC 为例,其中 CIC 滤波器归一化幅频响应如图 4 所示。

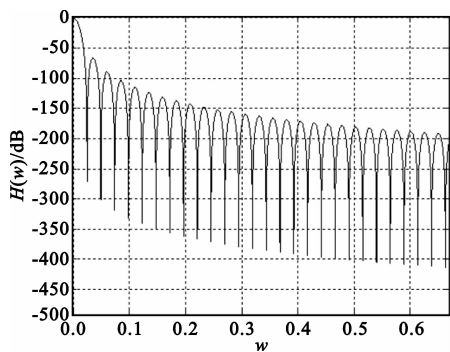


图 4 CIC 滤波器归一化幅频响应

Fig.4 Normalized amplitude – frequency response of CIC filter

图 4 中,横坐标 w 为实际频率对应的数字频率,纵坐标 $H(w)$ 为 w 处的幅度响应,单位为 dB。通带幅频响应放大后如图 5 所示。

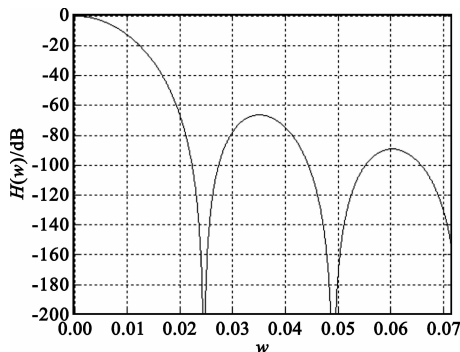


图 5 CIC 滤波器通带幅频响应放大图

Fig.5 Pass-band enlarged amplitude – frequency response of CIC filter

首先,由图 5 可见,DDC 中 CIC 滤波器的第一旁瓣比主瓣衰减约 70 dB,DUC 中的 CIC 滤波器虽然级数更高,衰减也仅为 80 dB,因此单独采用 CIC 滤波器并不能满足带外抑制 100 dB 的设计要求。其次,由图 5 可见,该 CIC 滤波器幅频响应通带有一定波动。另外,该短波收发机的射频信号采样率为 98.304 MHz,而 CIC 内插和抽取倍数均为 256,因此 DDC 中 CIC 抽取后的采样率为 384 kHz,DUC 中 CIC 内插前的采样率也为 384 kHz,384 kHz 的采样率对于音频和低速数据基带信号仍显较高。为解决 DUC 和 DDC 中的这三个问题,需采用 PFIR 滤波器来做进一步的处理,以提高带外抑制,校正通带的波动性,并进一步降低采样率。

3.2 滤波器综合设计

在 MATLAB 中采用切比雪夫窗函数法设计 FIR 滤波器,采样率选为 384 kHz,滤波器中心频率选为 26 kHz,带宽选为 3 kHz,过渡带选为 5 kHz,带外衰减

选为 100 dB,阶数设定为 256 阶,将设计好的滤波器系数按照 GC5016 规定的 16 bit 位数进行量化,量化后 DDC 中 CIC 和 PFIR 滤波器的联合幅频响应特性如图 6 所示。其中,横坐标 f 为实际频率,单位为 Hz,纵坐标 $H(f)$ 为幅度响应,单位为 dB。可见带外抑制达到了 100 dB 的设计要求。将 DDC 中的 CIC 和 PFIR 滤波器联合幅频响应通带放大后如图 7 所示。可见,DDC 中的 CIC 与 PFIR 联合幅频响应的通带波动约为 0.1 dB。这主要是由于 CIC 滤波器通带的波动性造成的,对于 DUC 部分来讲,由于其 CIC 级数更高,从而使联合幅频响应通带波动更大。因此,PFIR 滤波器需做改进设计,以校正 CIC 滤波器通带内波动。

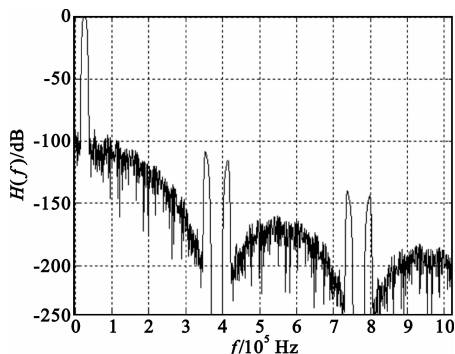


图 6 CIC 和 PFIR 滤波器的联合幅频响应

Fig.6 Amplitude – frequency response of joint CIC&FIR filter

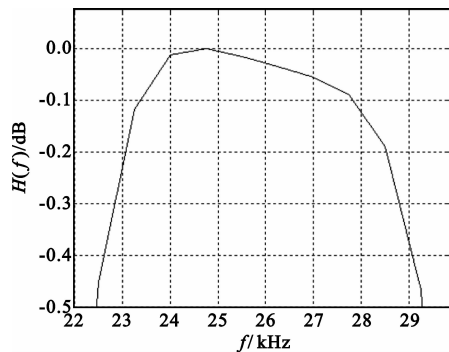


图 7 CIC 和 PFIR 联合幅频响应通带放大图

Fig.7 Pass-band enlarged amplitude – frequency response of joint CIC&FIR filter

首先预设一个通带内完全平坦的滤波器,用其通带内的幅频响应与 CIC 通带内的幅频响应相除,并做归一化处理后与 PFIR 滤波器通带内的幅频响应求积,便可校正联合幅频响应通带,使其变平坦,校正后的 PFIR 和 CIC 联合幅频响应通带如图 8 所示。经校正后的 PFIR 滤波器频域响应经 256 次傅

里叶逆变换即可得到对应 256 阶 FIR 滤波器的时域脉冲响应系数。

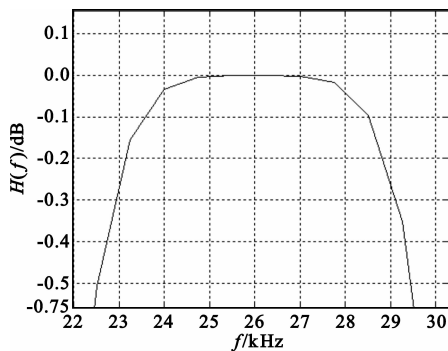


图 8 校正后的联合幅频响应通带放大图
Fig.8 Pass-band enlarged amplitude – frequency response of rectified joint CIC&PFIR filter

在 DDC 中完成 PFIR 滤波后,即可进行进一步的抽取,本收发机方案中的 FIR 抽取倍数为 4,因此经过 PFIR 滤波抽取后的采样率将降低至 96 kHz,而 DUC 处理之前的基带信号采样率也为 96 kHz,这对音频和低速数据基带信号来讲已经足够,也使得 FPGA/DSP 的基带调制、解调等处理变得容易。

4 测试验证

将 GC5016 的 A 通道配置为 DUC 模式,上变频频率设定为 30 MHz,外加 1 kHz 单音信号。收发机中基带信号采样率为 96 kHz,因此经数字上变频后的采样率为 98.304 MHz,实测发送射频 SSB 信号的频谱如图 9 所示。可见,DA 输出 30.001 MHz 的 SSB 信号,测试带内平坦度控制在 0.1 dB 以内,因此 GC5016 能较好地完成短波收发机中的数字上变频任务。

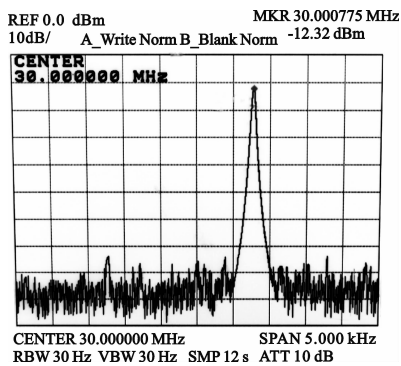


图 9 发送射频 SSB 信号幅度谱
Fig.9 Amplitude spectrum of transmitted radio frequency SSB signal

将 GC5016 的 C 通道配置为 DDC 模式,下变频频率设定为 30 MHz,外加 30.001 MHz 正弦信号。AD 采样率为 98.304 MHz,因此数字下变频处理后的采样率为 96 kHz,实测接收音频信号的幅度谱如图 10 所示。可见音频 DA 输出 1 kHz 的信号,测试带内平坦度控制在 0.1 dB 以内,因此 GC5016 较好地完成了短波收发机中的数字下变频任务。

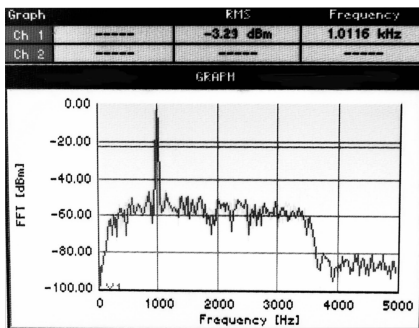


图 10 接收音频信号幅度谱
Fig.10 Amplitude spectrum of received audio signal

5 总 结

本文介绍了射频直接低通采样的短波收发机数字化处理方案,与传统中频数字化接收机相比,具有较低的复杂度和较好的性能。利用单片 GC5016 芯片即实现了短波收发机中的数字上下变频任务,完全满足射频数字化短波收发机对数字上下变频的设计要求,具有较高的性价比。GC5016 的高数据速率、强混频能力、高内插/抽取倍数等特点,使射频信号与基带信号的相互变换、射频采样率与基带采样率的相互转换等易于实现。CIC 和 PFIR 两级级联的滤波器结构,使数字上下变频器具有较好的带外抑制和带内波动性能。另外,GC5016 工作模式及参数可在线配置的特点,使数字上下变频器的设计和使用简明、灵活。

参考文献:

[1] 杨小牛,楼才义,徐建良.软件无线电技术与应用[M].北京:北京理工大学出版社,2010.
YANG Xiao – niu, LOU Cai – yi, XU Jian – liang. Software radio technology and application[M]. Beijing: Beijing Institute of Technology Press, 2010. (in Chinese)
[2] 周学科,张太镒,王小军.基于软件无线电的短波中频数字化[J].重庆邮电学院学报,2004,16(4):34 – 37.
ZHOU Xue – ke, ZHANG Tai – yi, WANG Xiao – jun. IF

- digitalization of SW based on software radio[J]. Journal of Chongqing University of Posts and Telecommunications, 2004, 16(4):34-37. (in Chinese)
- [3] 陈牧,高俊,刘全,等.短波射频数字化接收机的设计与实现[J].电讯技术,2009,49(7):59-62.
CHEN Mu, GAO Jun, LIU Quan, et al. Design and Implementation of a HF RF Digitized Receiver [J]. Telecommunication Engineering, 2009, 49(7):59-62. (in Chinese)
- [4] 远海鹏,刘峰,龙腾.基于射频采样的短波侦察接收机设计[J].微计算机信息,2008,24(22):173-174.
YUAN Hai-peng, LIU Feng, LONG Teng. Design of RF Sampling Short Wave Reconnaissance Receiver[J]. Microcomputer Information, 2008, 24(22):173-174. (in Chinese)
- [5] 张惠军,程翥,皇甫堪. GC5016 中滤波器的理论分析与综合设计[J].电讯技术,2007,47(2):144-148.
ZHANG Hui-jun, CHENG Zhu, HUANGFU Kan. Filter theoretical analysis and synthesis design in GC5016[J]. Telecommunication Engineering, 2007, 47(2):144-148. (in Chinese)

作者简介:

周玉庭(1972—),女,江苏南京人,1999 年获硕士学位,现为讲师,主要研究方向为电气工程及其自动化;

ZHOU Yu-ting was born in Nanjing, Jiangsu Province, in 1972. She received the M.S. degree in 1999. She is now a lecturer. Her research concerns electrical engineering and automation.

Email: yt_zhou2010@163.com

郭伟(1984—),男,陕西咸阳人,2010 年获硕士学位,现为助理工程师,主要研究方向为软件无线电和无线通信;

GUO Wei was born in Xianyang, Shaanxi Province, in 1984. He received the M.S. degree in 2010. He is now an assistant engineer. His research concerns software radio and wireless communication.

Email: guowei8487574@163.com

周建英(1983—),男,安徽砀山人,2008 年获硕士学位,现为工程师,主要研究方向为无线通信。

ZHOU Jian-ying was born in Dangshan, Anhui Province, in 1983. He received the M.S. degree in 2008. He is now an engineer. His research concerns wireless communication.