

文章编号:1001-893X(2012)06-0984-04

一种新颖的星载宽带频率源设计^{*}

王立生

(成都天奥电子股份有限公司,成都 611731)

摘要:针对应用于复杂空间环境的宽带接收机的需求,提出了一种新颖的频率源设计方案。采用锁相环(PLL)和倍频电路实现宽带频综,采用直接数字频率合成器(DDS)实现窄带细步进频综。给出了频率源的详细设计思路、实现方法及可靠性设计的相关内容,实测结果表明所设计的频率源各项指标均满足要求。

关键词:宽带接收机;星载频率源;PLL;DDS;可靠性设计

中图分类号:TN74 **文献标志码:**A doi:10.3969/j.issn.1001-893x.2012.06.031

Design of a Novel Satellite-borne Wideband Frequency Synthesizer

WANG Li-sheng

(Chengdu Spaceon Electronics Co., Ltd., Chengdu 611731, China)

Abstract: A novel frequency synthesizer is presented for the demand of wideband receiver applied in the complex space environment. PLL(Phase-Locked Loop) and frequency doubling circuits are used to achieve wideband frequency synthesizer, and DDS(Direct Digital Synthesis) is used to realize fine step hopping frequency synthesizer. The design scheme, realization method and the reliability design are introduced in detail. The test result shows the specification of the developed synthesizer meets the requirements.

Key words: wideband receiver; satellite-borne frequency synthesizer; PLL; DDS; reliability design

1 引言

频率源作为接收机中的关键设备,提供系统所需高质量的本振信号,其电性能指标和可靠性对系统有着重要影响。一种工作于空间环境的星载宽带接收机,采用三次变频方案实现,则频率源包含了宽带大步进频率源、点频本振源和窄带细步进频率源 3 个本振源^[1]。

由于应用于特殊工作环境,频率源的设计在满足系统电性能技术指标的前提下,应重点考虑以下 3 个方面:立足现有水平,采用成熟技术和电路,压缩元器件种类和品种,保证设计的可靠性和继承性;采用最简方案设计,不一味追求高指标,尽量简化电路,降低系统的复杂度;采用备份设计,通过冗余电

路降低设备失效率。

本文阐述了一种根据上述思路设计的频率源,给出了频率源内部组成、详细设计实现方案、主要指标分析及可靠性设计等内容,并给出了主要测试结果。

2 频率源的实现

频率源中包含的本振数量取决于接收机的变频次数,本系统中的宽带接收机的工作频率范围为 L~C 频段,频率步进 10 kHz,采用三次变频方案,则频率源的内部组成包括一本振宽带频综、二本振点频源、三本振窄带细步进频综,还包含了晶振参考链路、遥测指示电路和二次电源。为了实现宽频带接收能力和频率细步进扫描功能,采用宽带大步进频综和窄带细步进频综相结合的设计方案,一本振宽

^{*} 收稿日期:2012-03-27;修回日期:2012-05-10

带频综采用大步进频率,降低设计难度,三本振窄带频综实现细步进功能,设计一本振的步进频率为三本振的信号带宽,通过一、三本振的配合扫描实现接收机全频段宽带细步进跳频功能。

为满足系统可靠性指标要求,需要对频率源进行备份设计。为减少系统功耗,降低设备之间的干扰,采用冷备份方案,主备电路分时交叉工作,通过切换主备份设备电源的方式实现主备切换功能。备份方式为交叉备份和一一备份的组合方案,频率源内置温补晶振采用交叉备份方式,各频率源采用一一备份方式,即晶振与频率源间有 4 种备份组合方式:晶振(主) - 频率源(主)、晶振(主) - 频率源(备)、晶振(备) - 频率源(主)、晶振(备) - 频率源(备),而频率源与接收机有两种备份方式:频率源(主) - 接收机(主)、频率源(备) - 接收机(备)。频率源主备管理方案如图 1 所示。

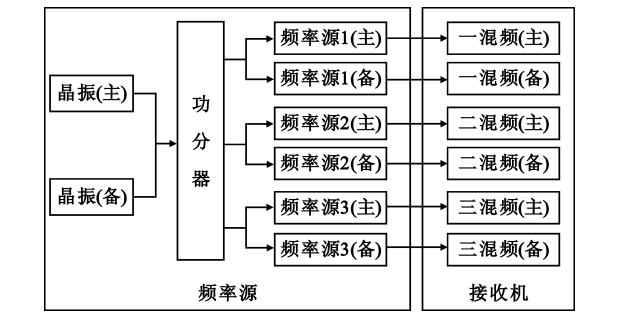


图 1 频率源主备管理方案

Fig.1 The primary and backup system of the frequency synthesizer

频率源一本振工作于 X 频段,信号带宽 5 GHz,频率步进 8 MHz。方案采用了单环 PLL 和直接二倍频结合的方式,利用倍频器有效降低信号输出频率,压缩信号带宽,使得采用 PLL 单环电路能够实现,在满足电性能指标的前提下最大限度地简化了电路,降低了系统复杂度。二本振为 X 频段点频源,采用单环 PLL 即可实现。一、二本振在具体电路设计上,由于受到能够应用于空间环境的鉴相器的射频工作频率所限,在 PLL 环路反馈端使用了固定四分频器,目的是降低进入鉴相器的反馈射频信号的工作频率。三本振为窄带细步进频率源,带宽 8 MHz,频率步进 10 kHz。若采用整数 PLL 实现,为了实现细步进跳频,鉴相频率只能做到 10 kHz,则环路分频比会非常大,造成相噪和杂散指标都不能满足要求;而如果采用小数 PLL 实现,虽然降低了分频比,可以获得比较好的相噪指标,但由于小数 PLL 自身的固有

机理,在某些频点上存在的近端尾数调制杂散无法满足指标要求。因此,最终方案选择采用 DDS 直接频率合成方式,参考信号在 DDS 内部倍频作为时钟,DDS 直接输出三本振频率,经过窄带滤波、放大后输出。频率源方案框图如图 2 所示。

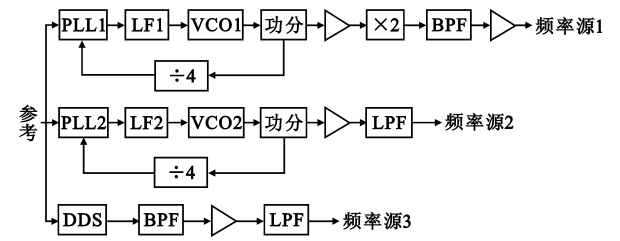


图 2 频率源方案框图

Fig.2 Block diagram of the frequency synthesizer

频率源采用温补晶振作为内部参考源。与恒温晶振相比,虽然温补晶振在相位噪声、温度稳定性和老化率等指标上处于劣势,但是基于本项目的实际应用环境,系统更看重的是对功耗、尺寸和开机稳定时间的要求,而不是一味追求高性能指标,因此本项目的参考源选用温补晶振更为适合。温补晶振不仅给各频率源提供输入参考信号,还作为时钟信号提供给接收机监控模块使用。

频率源中的电源设计全部采用了二次稳压处理,接收机电源模块提供给频率源 + 5 V、+ 15 V 和 + 24 V 3 组电源,在频率源内部进行二次稳压,得到 + 3.3 V、+ 4.7 V、+ 12 V 和 + 22 V 4 组电源。二次稳压电路不仅可以得到电压稳定且相对纯净的直流电源,而且为整机一级电源和各模块二级电源之间提供了有效隔离。二次电源的选择,在满足能够应用与空间环境的前提下,应重点考虑具有足够的降额因子、低压差应用条件、低噪声和高抑制比。

遥测电路是航天电子设备中的一个重要组成部分。频率源内包含了 5 个主要的遥测点,即一、二、三本振正常,异常遥测指示电平、参考信号正常,以及异常遥测指示电平和模块内部温度监测。一、二本振由锁相环实现,遥测信号可以由 PLL 器件的锁定指示信号得到:该 PLL 器件的锁定指示管脚在锁定时呈现高阻态,失锁时呈现低阻态,通过外部上拉电平即可得到锁定和失锁状态下的高低电平指示,再将此经过一个三极管驱动电路后,提供给接收机监控模块作为遥测指示电平。三极管驱动电路有两个作用,一方面是提供了更大的驱动能力,另一方面实现了频率源模块和监控模块间的电气隔离,避免

PLL 器件管脚直接对外输出,从而提高电路的安全性。三本振和参考信号的遥测指示电平,是对信号耦合后采用二极管检波电路产生的检波电压送入比较器,与基准电压比较得到,当有信号时检波电压高于基准电压,得到遥测高电平输出,反之则为低电平。频率源内置模拟温度传感器,采集设备内的温度转换为模拟电压量,送给监控单元实时监测温度。

3 主要指标的分析

3.1 相位噪声

数字锁相环频率合成器在锁定状态下可以认为是线性系统,图 3 为锁相环附加噪声源的系统框图^[2]。

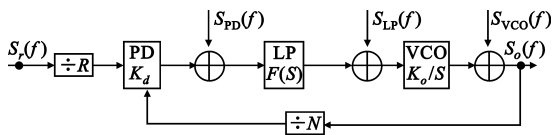


图 3 锁相环附加噪声源的系统框图
Fig.3 Block diagram of the noise in PLL

应用线性叠加原理,将各噪声源反映到频率综合器输出端的相位噪声功率谱密度相加,则可得到总的相位噪声功率谱密度

$$S_o(f) = \left\{ \left(\frac{N}{R} \right)^2 S_r(f) + \left(\frac{N}{K_d} \right)^2 [S_{PD}(f) + S_{LP}(f)] \right\} \times |H(j2\pi F)|^2 + S_{VCO}(f) \times |1 - H(j2\pi F)|^2 \quad (1)$$

式中, $S_r(f)$ 、 $S_{PD}(f)$ 、 $S_{LP}(f)$ 、 $S_{VCO}(f)$ 、 $S_o(f)$ 分别为参考晶振、鉴相器、环路滤波器、VCO、频综器输出的相位噪声, $H(j2\pi F)$ 为环路的有效传输函数, N 为射频信号分频比, R 为参考分频比。式中右边第一项为环路的低通输出相位噪声谱,第二项为环路的高通输出相位噪声谱。

参考信号的相位噪声对输出信号相噪的贡献计算如下:

$$L_1(f) = L_r(f) + 20 \lg \frac{N}{R} \quad (\text{dBc/Hz}) \quad (2)$$

式中, $L_r(f)$ 为晶振的相位噪声。

鉴相器的基底相噪对输出信号相噪的贡献计算如下:

$$L_2(f) = L_{PD}(f) + 10 \lg F_c + 20 \lg N \quad (\text{dBc/Hz}) \quad (3)$$

式中, $L_{PD}(f)$ 为鉴相器的基底相噪, F_c 为鉴相频率。

因此,在环路带内输出信号的相位噪声 $L(f)$ 可由下式得到:

$$L(f) = 10 \lg [10^{\frac{L_1(f)}{10}} + 10^{\frac{L_2(f)}{10}}] \quad (\text{dBc/Hz}) \quad (4)$$

基于以上公式,即可计算出频率源 1 和频率源 2 的带内相位噪声,带外噪声则主要取决于 VCO 自身的相噪水平。

3.2 杂散

本频率源的杂散主要来自两部分,PLL 的鉴相频率泄漏和 DDS 的固有杂散。

抑制 PLL 的鉴相频率杂散的有效方法是压缩 PLL 环路滤波器的带宽,使得鉴相频率杂散落在环路带外,利用 PLL 自身的低通特性滤除。但是,如果一味降低环路带宽,会带来近载频相位噪声的恶化以及跳频时间的增大,因此环路带宽的设计需要综合各指标设计,寻求一个最佳值。频率源 1 的鉴相频率为 1 MHz,为了满足相位噪声和跳频时间的指标,环路带宽设计在 40 ~ 70 kHz,但是对 1 MHz 鉴相频率的抑制则不能满足要求。因此,在环路滤波器上增加了一 LC 陷波器电路,设计其谐振频率等于鉴相频率 1 MHz,可以有效抑制鉴相频率泄漏。但是陷波器的引入会减小 PLL 的相位裕量,可能造成环路的不稳定性增大,需要精心设计电路参数,在仿真时将陷波器加入环路滤波器中,确保相位裕量大于 45°,保证电路的稳定性。

DDS 器件的杂散主要产生于 3 个因素:相位截断误差、幅度量误差和 DAC 的非线性^[3]。在本方案中,为了尽量简化电路,DDS 的时钟信号是由 DDS 内部的倍频器产生,与采用外时钟的方案相比,此方案的 DDS 输出信号远端杂散分量丰富,抑制度差。之所以选择此方案,在于频率源 3 的输出信号频率低、带宽窄,通过合理规划 DDS 时钟倍频次数和输出频率,能够使杂散频率成分落在信号带外,采用窄带通滤波器可有效抑制杂散。虽然此方案的杂散水平仍不如采用外时钟的方案,但是利用 DDS 内部的时钟倍频器可以节省一个时钟产生电路,大幅度降低系统复杂度,提高可靠性,实为本项目最佳方案。

4 可靠性设计

为了能够在空间环境中长期可靠工作,航天电子设备的可靠性设计是一个重要内容,包括元器件降额设计、热设计、抗辐照设计、电磁兼容设计、静电防护设计、抗力学环境设计、容差设计等。限于篇

幅,本文仅对频率源的热设计和抗辐照设计进行简单介绍。

在真空环境下,只有热传导和热辐射两种散热途径,且传导散热比辐射散热更为显著有效。因此热设计着重以导热的观点出发,使电路中的热量尽可能以最短路线传递:将功耗大的元器件分散安装,均匀传导散热;选用高导热系数材料;减小接触面之间的接触热阻^[4]。频率源中功耗较大的器件主要为 DDS 和微波分频器,设计 PCB 时器件底部焊盘大面积铺铜接地并与元器件散热面焊接,在 PCB 接地焊盘过孔内填充导热铜柱,加强热传导效率。PCB 安装面与箱体大面积接地,并在接触面垫一层纯铜箔,提高接触面的平整度和光洁度,最大限度降低传导热阻。

空间辐射对电子元器件的影响主要包括电离总剂量效应和单粒子效应两类,单粒子效应又包括单粒子翻转(SEU)、单粒子锁定(SEL)等多种类型^[5]。航天产品的抗辐照设计选用具有高抗电离总剂量能力和抗单粒子效应加固的器件,可以从根本上大幅提高设备抗辐照能力。但是基于现实情况,受限于购买途径、工程进度要求、研制成本等因素,不可能实现产品全部器件具有抗辐照能力,需要采取进一步的设计措施。例如针对 CMOS 器件单粒子锁定(SEL)效应,采取电源端限流措施是有效办法,因为 CMOS 器件产生锁定需要一定的维持电流,限流可在一定程度上防止锁定或在锁定产生后不能维持而解除。限流方式可采用器件电源端增加限流电阻的方法,或对 PCB 设计划分电路模块分区使用限流电阻。

5 测试结果和结论

运用本文方案设计的频率源产品实测结果如下:宽带频率源信号带宽优于 5 GHz,频率步进 8 MHz,窄带细步进频率源带宽 8 MHz,频率步进 10 kHz;相位噪声典型值 -75 dBc/Hz@10 kHz、 -80 dBc/Hz@100 kHz,杂散抑制优于 60 dBc,谐波抑制优于 40 dBc。各项指标均满足要求,通过了各项可靠性试验考核。

本文介绍了一种应用于空间环境宽带接收机中的频率源,给出了设计思路、具体实施方案和主要技

术指标分析,并对可靠性设计进行了描述。应用本文方案设计的频率源产品,已成功应用在工程型号项目,在轨运行良好。本项目的成功设计实现,对今后各类星载微波频率源产品具有良好的借鉴意义。今后努力的方向是在提高频率源输出频率和带宽的同时,实现尽可能低的相位噪声和杂散水平。

参考文献:

- [1] 漆家国,曹广平.一种射频频带接收机的设计[J].电讯技术,2007,47(2):88-91.
QI Jia-guo, CAO Guang-ping. Design of a RF Wideband Receiver[J]. Telecommunication Engineering, 2007, 47(2): 88-91. (in Chinese)
- [2] 刘宾容.微波本振源噪声分析[J].电讯技术,2003,43(6):64-67.
LIU Bin-rong. Phase Noise Analysis of Microwave Local Oscillator[J]. Telecommunication Engineering, 2003, 43(6): 64-67. (in Chinese)
- [3] 刘兰坤,潘明海.DDS的杂散分析及降低杂散的方法[J].电子器件,2007,30(2):572-574.
LIU Lan-kun, PAN Ming-hai. Spurious Signals Analysis of Direct Digital Frequency Synthesizer and Spur Reduction Techniques[J]. Journal of Electron Devices, 2007, 30(2): 572-574. (in Chinese)
- [4] 钟剑锋,钱宣.星载微波组件的热设计与试验研究[J].电子机械工程,2006,22(6):13-15.
ZHONG Jian-feng, QIAN Xuan. Thermal Design and Experimentation of Satellite-borne Microwave Module[J]. Electro-Mechanical Engineering, 2006, 22(6): 13-15. (in Chinese)
- [5] 冯彦君,华更新,刘淑芬.航天电子抗辐射研究综述[J].宇航学报,2007,28(5):1071-1080.
FENG Yan-jun, HUA Geng-xin, LIU Shu-fen. Radiation Hardness for Space Electronics[J]. Journal of Astronautics, 2007, 28(5): 1071-1080. (in Chinese)

作者简介:

王立生(1981—),男,四川成都人,2003年于电子科技大学获工学学士学位,现为工程师,主要从事微波频率源的研发设计工作。

WANG Li-sheng was born in Chengdu, Sichuan Province, in 1981. He received the B. S. degree from University of Electronic Science and Technology of China in 2003. He is now an engineer. His research concerns microwave frequency source.

Email: cddwls@126.com