

文章编号:1001-893X(2012)06-0939-04

一种自适应增强谱线算法的优化设计与实现^{*}

徐成节

(中国西南电子技术研究所,成都 610036)

摘 要:自适应谱线增强(ALE)算法能够提高高动态、低信噪比信号的载波频率估计精度。针对实际应用中该算法消耗硬件资源多、结构复杂、使用效率低等问题,提出了结合可编程逻辑门阵列(FPGA)优化的 ALE 算法结构方法,简化了 ALE 硬件电路。设计结果表明,改进 ALE 方法后,可实现信噪比为 0~20 dBHz、最大多普勒动态为 800 Hz/s 的测控信号载波频率准确估计。

关键词:测控通信;信号载波捕获;频率估计;自适应谱线增强;低信噪比;高动态

中图分类号:TN911.2 **文献标志码:**A doi:10.3969/j.issn.1001-893x.2012.06.021

Optimization Design and Implementation of Adaptive Line Enhancers

XU Cheng-jie

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

Abstract: The arithmetic of adaptive line enhancers (ALE) can improve carrier frequency estimation accuracy of high dynamic signal with very low signal to noise ratio(SNR). However, the ALE structure is complex, and hardware resource is extensively consumed. To solve above problems, an optimized method is proposed based on large-scale field programmable gate array(FPGA), which simplifies ALE circuits. It is proved that by the improved method, the carrier frequency of tracking telemetry and command (TT&C) signal can be accurately estimated under the condition of signal to noise power spectrum density ratio 0~20 dBHz and dynamic doppler rate 800 Hz/s.

Key words: TT&C; signal carrier capture; frequency estimation; ALE; low SNR; high dynamic

1 引 言

深空测控通信中,信号载波捕获是一个重要内容。由于目标距离远,地面站接收信号十分微弱,接收信噪比非常低,接收信号的动态非常大(主要指接收信号的多普勒频率变化率)。在工程中往往需要采用反映信号频率高阶变化的高阶窄带锁相环进行跟踪锁定,典型的应用是采用三阶锁相环跟踪频率斜升信号。考虑到信噪比极低,锁相环带宽必须设计得很窄,以保证环路输出信噪比,因此环路的捕获带也相应较窄,而三阶锁相环在窄带条件下,频率斜

率也需要预先捕获,故在频率捕获阶段需要同时将频率和频率斜率捕获到一个较窄的范围内。传统的方法是采用基于快速傅里叶变换(FFT)的测频方法,但应用 FFT 测频时,往往需要信号频率在采样期间保持不变或者较小范围内变化,这和信号频率的高动态相矛盾,因此 FFT 等传统的测频方法在高动态信号频率估计中的应用有很大的局限性。

自适应谱线增强器(ALE)是一种具有自我调整和增强能力的自适应特殊滤波器,可根据输入信号和自适应谱线增强信号误差进行调整,从而实现信号噪声的自适应对消和信号增强滤波。在高动态低

^{*} 收稿日期:2011-12-26;修回日期:2012-04-24

信噪比下使用 ALE 后再进行 FFT 频谱分析,能够解决高动态的多普勒要求 FFT 的分析带宽大、两者相互制约的矛盾。文中结合深空测控工程需求,进行了 Matlab 仿真,提出了一种适用于低信噪比、高动态的信号频率估计的改进 ALE 算法,从硬件设计、参数选择、数据处理、流水线结构处理等方面进行了设计分析,并在深空探测工程中得到了有效的应用。

2 ALE 原理

ALE 自适应谱线增强滤波设计中,没有外部参考信号,是利用延迟一段时间后窄带信号的相关函数会显著地强于宽带噪声这一特征,将输入信号接入具有固定延迟的延迟线作为参考信号。参考信号的宽带噪声和原始输入的宽带噪声相关性就会迅速减弱,而窄带周期信号的相关性不会受到影响。ALE 自适应滤波会有一个学习过程,学习过程就是误差信号趋于不断减小的过程。当学习过程进入稳态后,滤波器输出是原窄带周期信号和一个随机的误差,其误差可以通过选取合适的步长因子而达到很小的振幅。ALE 在 FPGA 中实现的原理图^[1]如图 1 所示。

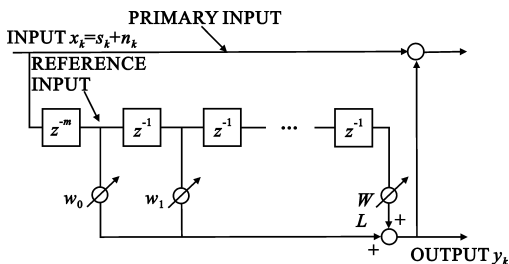


图 1 ALE 原理框图

Fig.1 Theory structural block diagram of ALE

图 1 中, ALE 自适应谱线增强滤波设计输入信号为

$$x_k = s_k + n_k \tag{1}$$

式中, s_k 为载波信号, n_k 为高斯白噪声。

ALE 自适应谱线增强滤波设计输出信号为

$$y_k = W_k X_{k-m} \tag{2}$$

式中, $W_k = [w_0 w_1 \cdots w_L]$ 为 $L+1$ 阶 ALE 滤波器权系数向量, X_{k-m} 为固定延迟 m 阶数的输入信号 $X_{k-m} = [x_{k-m} x_{k-m-1} \cdots x_{k-m-L}]^T$ 。

输出一步误差信号为

$$e_k = x_k - y_k \tag{3}$$

一步权系数更新矢量为

$$w_{k+1} = w_k + 2ue_k x_{k-m}^* \tag{4}$$

$$0 < u < 1/(L+1)(s+n) \tag{5}$$

式中, $s+n$ 是信号和噪声能量之和; u 为收敛因子或称迭代步长,是控制 ALE 收敛速度和稳定性的收敛参数; $L+1$ 为 ALE 自适应滤波器的阶数^[2-4]。

3 ALE 算法硬件实现

3.1 ALE 流水结构

ALE 自适应谱线增强算法核心部分是流水结构设计,也是硬件设计难点。用 FPGA 实现复杂数字信号处理并不像 DSP 中那样简单,需要考虑时序同步、数据宽度、小数问题以及如何有效位舍入。根据深空测控需求,该设计采用 128 阶自适应滤波器实现 ALE,滤波器初始权系数全部为 0,按照式(4)的算法进行迭代更新,算法实现中用到大量乘法运算。乘法运算的 12 位数据,权系数采样 12 位小数,二进制数相乘得到的结果是 1 个 24 位二进制数。为了提高自适应滤波速度,设计中采用流水线的滤波器结构。流水线结构能够显著地提高处理的速度,但是要消耗更多的硬件资源,特别是硬件乘法器,如果 ALE 滤波器的长为 L ,则需要 $2L$ 个通用乘法器(由于收敛因子 u 选用固定的,可以用移位方式处理,节约了 L 个乘法器)。ALE 算法硬件实现的流水线结构框图^[5]如图 2 所示。

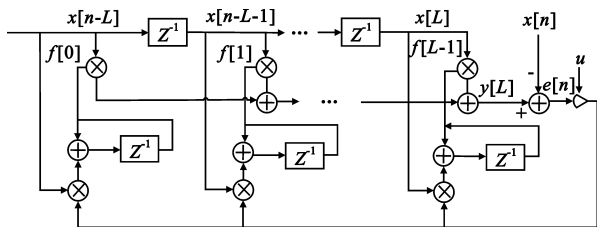


图 2 ALE 硬件实现的流水结构图

Fig.2 The parallel and serial structural diagram of ALE in FPGA

3.2 ALE 硬件应用关键点

根据上述 ALE 自适应谱线增强算法流水结构设计,需要解决好下列几个关键问题。

(1) 迭代步长 u

用于控制收敛速度和稳态误差。 u 值大, 收敛

快,但收敛后的稳态误差大; u 值小,收敛慢,但收敛后的稳态误差小。因此,需要确定合适的 u 值。本设计根据公式(5)和深空测控工程情况,输入信噪比小于 20 dBHz 情况下,要求收敛后误差小,结合 Matlab 软件仿真和硬件实际实现效果选用 $u = 2^{-28}$,硬件设计中选用移位寄存器实现。

(2)权向量长度 L

增加长度,ALE 算法收敛性能会得到提高,但增大了计算量且硬件实现难度越大;减小长度,收敛变慢,甚至算法无法收敛。因此,需要确定合适的权长。如图 2 中 $L + 1$ 阶自适应滤波器需要 $2L + 2$ 个乘法器,如 128 阶就需要 256 个乘法处理器。

(3)乘法器处理

在 ALE 前进行低通滤波,降低了数据速率,如低通滤波器带宽为 20 kHz,ALE 流水钟采用 120 MHz,128 阶 ALE 可以采样 256 个串行乘法器,可以大大节约乘法器面积,256 个乘法器只需要一个乘法器面积分时使用。

(4)小数处理

在 FPGA 中不支持浮点运算,ALE 运算中,迭代步长很小,自适应滤波器中必然涉及小数处理。在硬件设计中将小数转化为二进制数处理,做加法时,小数要对齐处理,乘法时要注意小数点的位数^[6]。

(5)数据精度处理

在本设计中,由于迭代步长很小,必需保留中间数据的有效位数,如果太长不利于整体设计,从而在不影响 ALE 效果前提下,保留有效的位数非常重要。在做乘法和加法后,都需要进行有效的截取,在不断试验中,确保每一步信号截取的位数。

(6)时序处理

本设计采用流水线处理,在不影响信号流程情况下部分采用串并结合的方式处理。通过不断的仿真和试验,确保每一状态的时序,从而保证整个时序的完整可靠。

3.3 权系数更新设计

令 $u = 2^{-28}$,可以将式(5)优化处理为 $w_{k+1} = w_k + 2ue_kx_{k-m}^* = (2^{27}w_k + e_kx_{k-m}^*) \times 2^{-27}$ (6)

由式(6)可以看出,迭代步长处理由两个移位寄存器就可以处理,乘法器可以同上采用串行处理,节约硬件资源,一步权系数更新如图 3 所示。

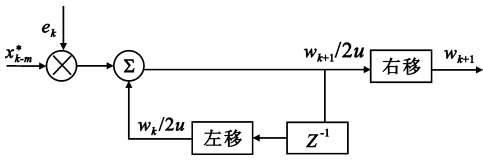


图 3 权系数更新硬件设计
Fig.3 The design diagram of w_k in FPGA

4 系统建模和硬件实验

4.1 载波捕获原理

载波捕获主要功能是完成信号的频率捕获,主要由 AD 采样、载波混频、低通滤波、载波鉴相、自适应增强器、FFT 运算、数据处理等构成,其原理框图如图 4 所示。

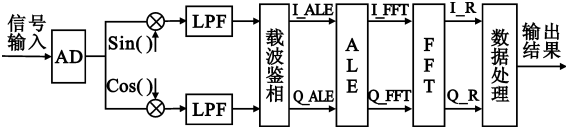


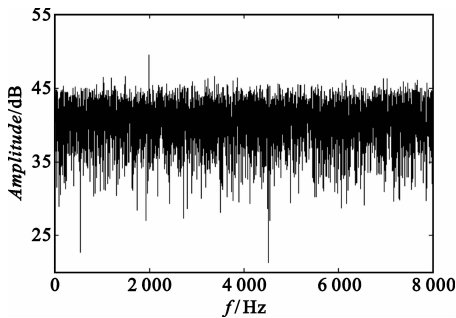
图 4 载波捕获原理框图
Fig.2 The theory structural diagram of the carrier capture

输入信号经过 AD 采样后进行混频,混频信号经过低通滤波后送到鉴相单元,得到鉴相误差。鉴相误差在一定的线性范围内具有正弦信号的特征。鉴相误差通过自适应谱线增强器,再进行 FFT 运算分析可以得到载波频率偏差的信息,从而完成载波捕获。针对载波多普勒和动态范围可以进行多路并行处理,从而快速完成载波多普勒频率和动态捕获。

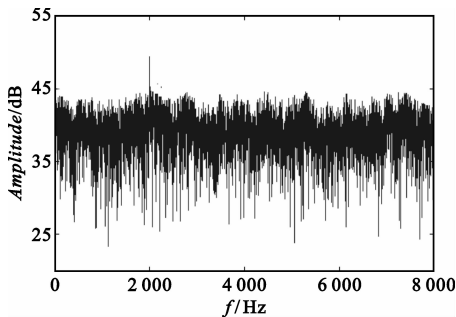
4.2 硬件实现结果

如图 4,LPF 带宽为 20 kHz,扫描速率为 800 Hz/s,鉴相后频率误差为 2 kHz;ALE 阶数为 128 阶,迭代步长 $u = 2^{-28}$;AD 信号输入的信噪比分别为 10 dBHz、20 dBHz;图 5~6 为鉴相后直接进行 FFT 和经过 ALE 再进行 FFT,两者输出信噪比的对比。

从硬件实现结果表明,低信噪比高动态情况下,ALE 后信号噪声明显得到了对消,从图 5 可以看出,AD 信号输入的信号 $S/\varphi = 10$ dBHz,多普勒为 800 Hz/s,信号幅度不变情况下,ALE 后信号噪声下降了 3.5 dB,信噪比也提高了 3.5 dB;从图 6 可以看出,AD 信号输入的信号 $S/\varphi = 20$ dBHz,多普勒为 800 Hz/s,信号幅度不变情况下,ALE 后信号噪声下降了 8.5 dB,信噪比也提高了 8.5 dB;ALE 后 FFT 比直接 FFT 的信噪比得到了明显的提高,载波捕获概率都得到了有效的提高。

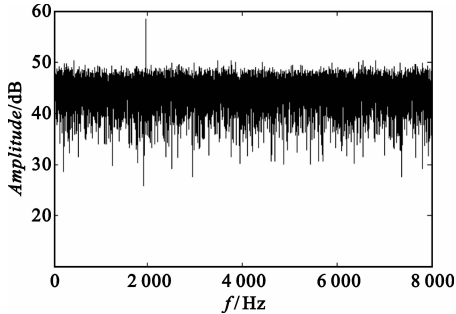


(a)直接 FFT

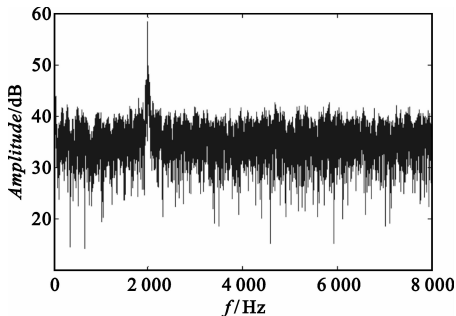


(b)ALE 后 FFT

图 5 $S/\varphi = 10$ dBHz,直接 FFT 和 ALE 后 FFT 输出信噪比对比
Fig.5 The BER comparison between FFT and FFT after ALE when $S/\varphi = 10$ dBHz



(a)直接 FFT



(b)ALE 后 FFT

图 6 $S/\varphi = 20$ dBHz,直接 FFT 和 ALE 后 FFT 输出信噪比对比
Fig.6 The BER comparison between FFT and FFT after ALE when $S/\varphi = 20$ dBHz

5 结束语

ALE 算法的设计和研究过程比较复杂,本文根据深空测控低信噪比实际需求,主要针对 ALE 部分进行了系统仿真和建模,在 FPGA 中优化设计并实现了 128 阶 ALE 算法,有效地完成了 S/φ 为 0 ~ 20 dBHz、最大多普勒动态为 800 Hz/s 的载波频率精确捕获。硬件实验和应用结果表明,ALE 算法在低信噪比、高动态情况下能够有效提高信噪比,但该算法在极低信号噪声对消能力上还有待进一步提高和研究。

参考文献:

[1] Yeh H G,Nguyen T M. Adaptive Line Enhancers for Fast Acquisition[J]. TDA Progress Report,1994(11):140-149.

[2] Tufts D W. Griffiths L J. Adaptive Line Enhancement and Spectrum[J]. Proceedings of the IEEE,1977(1):169-173.

[3] Griffiths L J. Rapid Measurement of Digital Instantaneous Frequency[J]. Processing of the IEEE,1975,23(1): 207-222.

[4] Bershad N J. On the Real and Complex Least Mean Square Adaptive Filter Algorithms [J]. Proceedings of the IEEE, 1981,69(4):469-470.

[5] 李明阳,柏鹏. 基于 FPGA 的自适应谱线增强系统设计 [J]. 现代电子技术,2010,33(10):118-121.

LI Ming-yang,BAI Peng. Design of Adaptive Line Enhancement System Based on FPGA Modern Electronics Technique [J]. Modern Electronic Technology, 2010, 33(10): 118-121. (in Chinese)

[6] 金健,陈涛. 采用 FPGA 实现基于 LMS 算法的自适应均衡器的设计研究[J]. 航天电子技术,2007(4):12-15.

JIN Jian,CHEN Tao. Design and Research of LMS Algorithm - Based Adaptive Equalizer with FPGA[J]. Avionics Technology,2007(4):12-15. (in Chinese)

作者简介:

徐成节(1975),男,安徽安庆人,硕士,工程师,主要研究方向为航天测控信号处理。

XU Cheng-jie was born in Anqing, Anhui Province, in 1975. He is now an engineer with the M.S. degree. His research concerns space TT&C signal processing.

Email:xx_cj@163.com