文章编号:1001 - 893X(2012)10 - 1639 - 05

一种提高 AIS 信号检测性能的设计方法及其应用*

姚元飞,龚玉超,佟　力

(中国西南电子技术研究所,成都 610036)

摘　要:提出了一种提高船舶自动识别系统(AIS)信号检测性能的设计方法,主要包括两部分算法:一部分是针对 AIS 系统的码间串扰,采用基于 GMSK 调制方式的 Viterbi 解调算法;另一部分是针对 AIS 报文长度的不固定,采用报文自动检测算法。在设计过程中,依据软件无线电设计思想,将基于 GMSK 调制方式的 Viterbi 解调算法和报文自动检测算法组合成的设计方法,应用在 Spartan - 6 系列的 FPGA 和简单外围电路组成的双通道 AIS 中频数字化接收机中,从而提高了 AIS 信号检测性能,使得中频信号载噪比大于 10 dB 时,误码率小于10^{-4}。

关键词:船舶自动识别系统;中频数字化接收机;信号检测;Viterbi 解调算法;报文自动检测;软件无线电

中图分类号:TN924　　**文献标志码**:A　　doi:10.3969/j.issn.1001 - 893x.2012.10.016

A Design Method for Improving Detection Performance of AIS Signal and its Application

YAO Yuan-fei, *GONG Yu-chao*, *TONG Li*

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

Abstract: This paper presents a design method for improving Automatic Identification System(AIS) signal detection performance which mainly includes two parts of algorithm. For the inter - symbol interference of AIS, the Viterbi demodulation algorithm based on GMSK modulation is adopted. For the variable length of AIS packet, the packets automatic detection algorithm is used. In the design process, according to software radio design idea, the design method combing GMSK modulation Viterbi demodulation algorithm and automatic detection algorithm is applied in the double - channel AIS IF digital receiver composed of Spartan - 6 series of FPGA and simple circuit, and the AIS signal detection performance is improved. The bit error rate(BER) is less than 10^{-4} when the IF signal carrier - to - noise ratio is greater than 10 dB.

Key words: AIS; IF digital receiver; signal detection; Viterbi demodulation algorithm; automatic message detection; software radio

1　引　言

AIS 信号检测性能是衡量船用全球自动识别系统(Automatic Identification System, AIS)性能的一项关键技术指标。AIS 是一种新型的助航系统及设备,该系统为船舶航行安全和航行管理提供了一种新型而有效的手段,它基于无线电应答器的相关监测技术,可用于船舶等运载工具的精确跟踪,以弥补传统雷达监测在自动识别目标以及获取航行动向信息等方面的不足,对雷达监测起辅助或替代作用。

AIS 系统采用了 GMSK 调制方式,虽然这种调制方式压低了频谱上的旁瓣电平,平滑了信号的相位曲线,稳定了信号的频率变化,提高了谱利用率,满足了移动通信环境下对邻道干扰的严格要求,但

* 收稿日期:2012 - 03 - 27;修回日期:2012 - 09 - 26

是,却带来了不可避免的码间串扰[1-2]。目前,市场上的 AIS 设备一般是采用相干解调[3]、差分解调[4-7]的方法实现 AIS 接收解调处理,虽然可以完成功能,但是,AIS 信号检测性能不够理想,因此,本文提出了基于 GMSK 调制方式的 Viterbi 解调算法和报文自动检测算法组合成的设计方法,以提高 AIS 信号检测性能。

2 设计方法

本文介绍的设计方法是在双通道 AIS 中频数字化接收机中得到了应用,不但实现了双通道 70 MHz 中频的 AIS 信号解调和报文解析功能,而且提高了 AIS 信号的检测性能。该接收机的硬件电路仅有 AD 转换器、FPGA 和简单的外围电路、接口电路组成,其中 AD 转换器选用的 AD 公司的 12 位低功耗双路 AD 转换器 AD9238, FPGA 选用 XILINX 公司 Spartan-6 系列的 FPGA 芯片 XC6SLX75,该芯片采用成熟的 45 nm 低功耗技术,实现了性价比与功耗的完美结合,能够提供全新且高效的双寄存器 6 输入查找表逻辑和一系列丰富的内置系统级模块,其中包括逻辑单元 74 637 个、18 kbyte BlockRAM 172 个、第二代 DSP48A1 slice 132 个等资源。

首先,通过双路 AD 转换器 AD9238,采用双路 40 MHz的采样速率,按照带通采样原理,实现了 AIS 系统两个通道的并行模数转换;然后,通过 FPGA,采用带通滤波和数字混频得到了 AIS 基带信号;最后,通过 FPGA,采用硬件描述语言实现了基于 GMSK 调制方式的 Viterbi 解调算法和 AIS 报文解析两个核心功能,实现框图如图 1 所示。

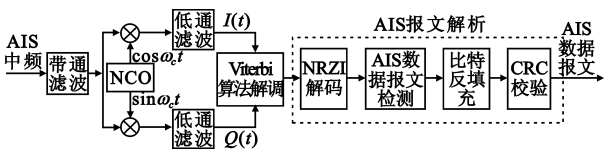

图 1 AIS 中频数字化实现框图

Fig.1 Block diagram of realizing AIS IF digitization

2.1 基于 GMSK 调制方式的 Viterbi 解调算法

GMSK(Gaussian filtered MSK)是由 MSK 演变来的一种二进制数字调制方法。MSK 是一种高效的调制方法,具有很多好的特性,例如包络恒定、带宽较窄和误比特率低等,但是 MSK 信号没有一个紧凑的功率谱密度,谱利用率低,不能满足移动通信中对信号的带外辐射功率的限制要求,因此,GMSK 将 MSK 调制的二进制不归零数据通过高斯预调制脉冲成形滤波器,滤除信号中的高频分量,使其频谱上的旁瓣水平进一步降低,基带的高斯脉冲成形技术平滑了 MSK 信号的相位曲线,因此稳定了信号的频率变化,这使得发射频谱上的旁瓣水平大大降低,提高了谱利用率,满足了移动通信环境下对邻道干扰的严格要求,其信号表达式为式(1)所示,其中 $\theta(t)$ 可以表示为式(2)形式。

$$S_{\mathrm{GMSK}}(t)=\sqrt{2E_b/T}\cos[2\pi f_c t+\theta(t)] \tag{1}$$

$$\theta(t)=\frac{\pi}{2T}\int_{-\infty}^{t}\left[\sum_{n=-\infty}^{t}a_n g(\tau-nT)\mathrm{d}\tau\right] \tag{2}$$

式中,a_n 为输入的不归零双极性数据信号码元,T 为信号码元宽度,$g(t)$为预调制高斯低通滤波器的冲激响应。

针对 GMSK 信号的特点,本文采用 Viterbi 解调算法,减少 GMSK 调制方式本身带来的码间串扰,提高解调性能,实现流程如图 2 所示[8]。

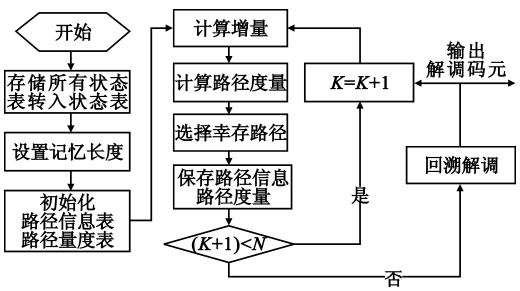

图 2 VITERBI 算法解调流程图

Fig.2 Flowchart of realizing Viterbi algorithm demodulation

假设路径的记忆长度为 N,当$(K+1)<N$ 时,首先利用式(3)计算$(K+1)T$ 时刻各个节点的路径度量增量 Z_{k+1},然后把增量 Z_{k+1}与连接该状态支路的另一端节点,在 KT 时刻的路径度量相加,得到$(K+1)T$ 时刻的路径度量,最后找出每个状态的幸存路径,并保存路径信息和路径度量;当$(K+1)\geqslant N$ 时,首先找出$(K+1)T$ 时刻所有状态中路径度量最大的状态,然后找到以此状态为终点的幸存路径,最后沿着此路径回溯,找到这条路径的起点状态,并恢复出$(K-N)T$ 时刻的信息码元;完成以上步骤后,进入下一个码元周期,即 $K=K+1$,继续进行 Viterbi 算法解调,直到 AIS 数据包结束。

$$Z_k=\int_{nT}^{(n+1)T}I(t)\cos\theta(t)\mathrm{d}t+\int_{nT}^{(n+1)T}Q(t)\sin\theta(t)\mathrm{d}t \tag{3}$$

式中,$\theta(t)$可以通过式(2)得到,$\cos\theta(t)$和 $\sin\theta(t)$可以通过 FPGA 自带的 CORDIC IP 核产生。另外,由图 1 可知,在 FPGA 软件中,通过带通滤波、数字

混频、低通滤波等一系列处理后,可以得到 AIS 基带信号 $I(t)$和 $Q(t)$,最后,通过周期内累加的方法,便可以实现式(3)中的积分运算,实时得到各个节点的路径度量增量。

2.2　AIS 报文解析

AIS 报文格式如图 3 所示,由训练序列、起始标志、数据、FCS、结束标志和缓冲区组成,其中,训练序列是 24 bit 交替的 0 和 1(010101…),起始标志和结束标志都是 8 bit 长的"01111110",数据是所有 AIS 有效数据内容,FCS 使用循环冗余检验(CRC)16 bit 多项式计算检验和。AIS 常用的动态报文长度是 256 bit,但有些静态数据报文的数据长度为424 bit,甚至更长,AIS 报文解析可以分为 NRZI 解码、报文自动检测、比特反填充和 CRC 检验四部分组成。

图 3　AIS 报文格式

Fig.3 AIS message format

2.2.1　NRZI 解码

NRZI 编码是差分编码的一种,它用信号电平的翻转表示一个逻辑电平,信号电平保持不变代表另外一个逻辑电平。AIS 系统规定,当遇到比特串中的 0 时,信号电平改变,当遇到比特串中的 1 时,信号电平不变。

2.2.2　报文自动检测

由于 AIS 报文最长不会超过 5 个时隙,每个时隙长度为26.67 ms,所以最长的有效数据 $N_{\max}$不会超过1 216 bit,计算方法如式(4)所示,因此,在设计中开辟了2 048 bit长度的 RAM 空间。

$$N_{\max} = 5N - L_{\text{train}} - L_1 - L_2 - L_3 \tag{4}$$

式中,N 为每个时隙的报文长度256 bit;L_{train}为训练序列长度,为24 bit;L_1 和 L_2 为起始标志和结束标志长度,均为8 bit;L_3 为缓冲区长度,为24 bit。

本文介绍的报文自动检测流程如图 4 所示,对于接收到的 AIS 解调数据,当检测到报文头标志"7E"后,置 RAM 的写使能 WR 有效,解调数据既输入 buffer,又输入 RAM,同时计数器 counter 开始计数(记录已存储的有效数据个数),当检测到报文尾标志"7E"时,置 RAM 写使能无效,解调数据不再进入 RAM。如果在连续的 5 个时隙(*counter* = 1 216)内只检测到一个"7E"标志,说明该报文是错误的,丢弃该包数据,重新检测报文头标志"7E",同时清除 RAM 中存储的数据,如果在小于 5 个时隙的时间内又接收到报文尾标志"7E",表示该包数据可能是 AIS 有效数据,从而将 RAM 中的数据读出,进入比特反填充环节。

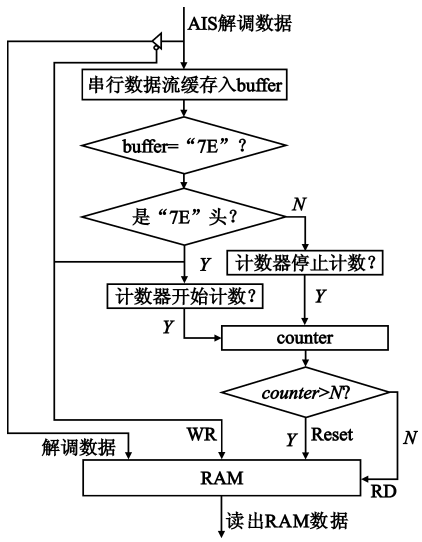

图 4　报文自动检测流程图

Fig.4 Flowchart of realizing message automatic detection

2.2.3　比特反填充

AIS 协议规定,发送 AIS 数据前要进行比特填充,因此接收数据后,需要进行比特反填充。

比特填充的定义为,在发送数据过程中,发现 5 个连续的"1",应该在第 5 个"1"后插入一个"0";比特反填充的定义为,在接收数据过程中,应将 5 个连续的"1"后的第一个"0"删除。

2.2.4　CRC 检验

AIS 使用循环冗余检验(CRC)16 bit 多项式计算检验和,按生成多项式的不同,可分成两种:一种是 CRC－16,生成多项式为(5)式所示;另一种为 CRC-CCITT,生成多项式为式(6)所示。该设计使用的是 CRC-CCITT,通过查表法实现了 CRC 校验算法。

$$CRC = x^{16} + x^{15} + x^2 + x^0 = 8005\text{h} \tag{5}$$

$$CRC = x^{16} + x^{12} + x^5 + x^0 = 1021\text{h} \tag{6}$$

3　实验结果与分析

3.1　基带信号恢复实验

虽然 AIS 常用的动态报文长度是256 bit,但是代表不同消息的报文长度是不一样的,最长的报文会占用 5 个时隙,长度达到1 280 bit。图 5 和图 6 分别为本文介绍的中频数字化接收机恢复出的短报文基带信号和长报文基带信号,从图 5 和图 6 中可以看出,无论恢复出的报文长度是多少,报文格式都符

合图 3 所示 AIS 报文格式,报文由训练序列、起始标志、数据、FCS、结束标志和缓冲区组成。

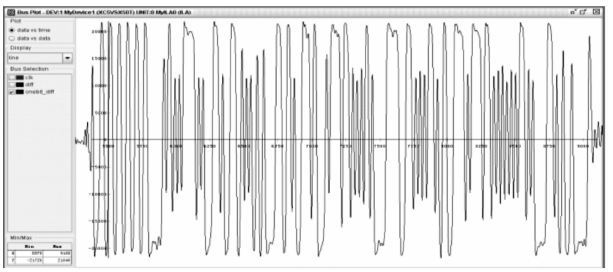

图 5 AIS 短报文基带信号
Fig.5 AIS short message baseband signal

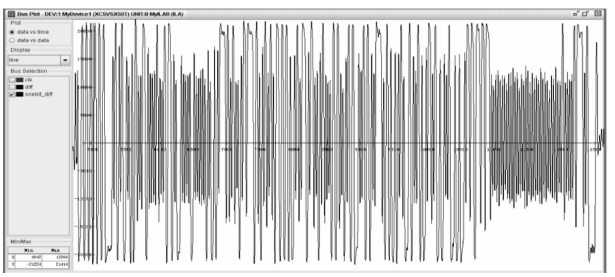

图 6 AIS 长报文基带信号
Fig.6 AIS long message baseband signal

3.2 系统试验

系统试验框图如图 7 所示,首先,通过控制主机设定需要发送的消息报文,然后通过 RS232 转 RS422 接口控制 AIS 模拟源将该消息报文组包、调制、发射出去,最后通过 AIS 中频数字化接收机,接收 VHF 天线和 AIS 射频处理模块输出的 70MHz 的 AIS 中频信号,并将解调、解析数据输出到监视主机显示,试验中的 AIS 中频数字化接收机便是应用了本文介绍的设计方法。

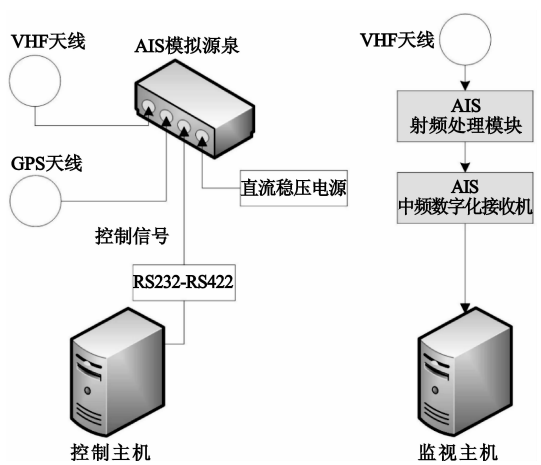

图 7 系统试验框图
Fig.7 Block diagram of system test

在实验过程中,通过控制主机修改 AIS 模拟源的 MMSI(船名)、导航状态、经度和纬度 4 个参数,反复进行 4 次实验,通过监视主机可以观测 AIS 模拟源的当前状态,将 4 次实验得到的状态信息与控制主机 4 次实验的参数设置进行对比,结果完全一致。因此,该实验说明应用了本文设计方法的 AIS 中频数字化接收机可以很好地完成 AIS 中频信号的解调、报文解析功能。

3.3 性能分析

本文介绍的设计方法可以减少码间串扰,提高 AIS 信号检测性能,图 8 为采用传统的差分解调方式和本文介绍的 Viterbi 算法解调方式性能对比图,其中,横坐标为输入中频信号载噪比,纵坐标为误码率,横线代表差分解调方式的误码率曲线,圈横线代表 Viterbi 算法解调方式的误码率曲线。从图 8 中可以看出采用 Viterbi 算法解调方式时,输入中频信号载噪比大于10 dB时,误码率小于10^{-4};而采用差分解调方式时,输入中频信号载噪比大于10 dB时,误码率大于10^{-4}。

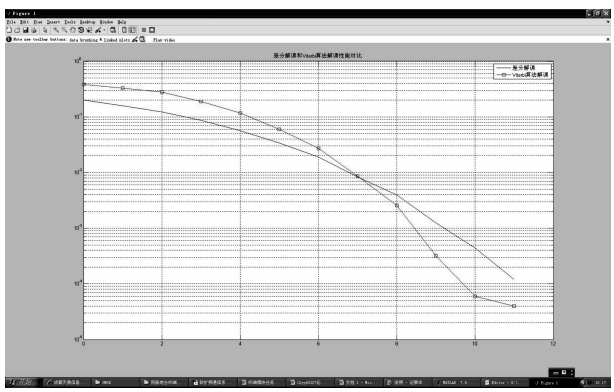

图 8 差分解调和 Viterbi 算法解调性能对比图
Fig.8 Performance comparison between differential demodulation and Viterbi algorithm demodulation

4 结束语

本文详细介绍了通过 FPGA,采用软件无线电技术[9],实现 Viterbi 算法解调和 AIS 报文解析两个核心功能的设计过程,将基于 GMSK 调制方式的 Viterbi 解调算法和报文自动检测算法组合成的设计方法应用于 AIS 设备中,减少了 AIS 系统存在的码间串扰,提高了 AIS 信号的检测性能。另外,该设计方法与采用 AIS 专用调制解调芯片相比[10],开发设计的灵活性比较大,可以和其他通信系统共用同一个硬件平

台,通过加载不同的软件实现相应的功能,对于多功能的大型系统可以有效地降低设备成本,缩小设备体积,同时,也有利于未来 AIS 系统的功能扩展。

参考文献:

[1] Ramamurthy A, Harris F J. An All Digital Implementation of Constant Envelope: Bandwidth Efficient GMSK Modem using Advanced Digital Signal Processing Techniques[J]. Wireless personal communications, 2010, 52(1): 101 – 105.

[2] Magana M E, Kandukuri A. Non-Data-Aided Parametric-and Nonparametric-Based Carrier Frequency Estimators for Burst GMSK Communication Systems[J]. IEEE Transactions on Instrumentation and Measurement, 2010, 59(7): 145 – 149.

[3] 张建军.一种突发模式下 GMSK 信号相干解调的方法[J].现代电子技术,2010,(20):157 – 159.
ZHANG Jian-jun. Coherent Demodulation of GMSK signal in Burst Mode[J]. Modern Electronic Technique, 2010, (20): 157 – 159. (in Chinese)

[4] 姚娜.AIS 系统中 GMSK 的调制与解调[D].成都:电子科技大学,2006.
YAO Na. GMSK modulation and demodulation on AIS system [D]. Chengdu: University of Electronic Science and Technology of China, 2006. (in Chinese)

[5] 刘毅.AIS 系统基带信号的研究与 DSP 实现[D].成都:电子科技大学,2006.
LIU Yi. The investigation and DSP realization of AIS baseband signal[D]. Chengdu: University of Electronic Science and Technology of China, 2006. (in Chinese)

[6] 黄标, 尚俊娜, 陆辉. AIS 信号解调及其信息恢复[J].机电工程,2010,27(10):123 – 126.
HUANG Biao, SHANG Jun-na, LU Hui. Demodulation and information recovery of AIS signal [J]. Journal of Mechanical& Electrical Engineering, 2010, 27(10): 123 – 126. (in Chinese)

[7] 梁先明.GMSK 扩频调制信号解调解扩技术及实现[J].电讯技术,2010,50(5):51 – 55.
LIANG Xian-ming. Realization of Demodulation and Despread Technology for GMSK Spread Spectrum Signal[J]. Telecommunication Engineering, 2010, 50(5): 51 – 55. (in Chinese)

[8] 曾佐祺,李赞.基于 Viterbi 算法的 GMSK 信号解调性能分析与仿真[J].重庆邮电大学学报,2008,20(2):132 – 138.
ZENG Zuo-qi, LI Zan. Performance analysis and simulation of GMSK demodulation based on Viterbi algorithm[J]. Journal of Chongqing University of Posts and Telecommunications, 2008, 20(2): 132 – 138. (in Chinese)

[9] 杨小牛,楼才义,徐建良. 软件无线电原理与应用[M].北京:电子工业出版社,2001.
YANG Xiao-niu, LOU Cai – yi, XU Jian – liang. Software Radio Principle and Application[M]. Beijing: Publishing House of Electronics Industry, 2001. (in Chinese)

[10] 姚元飞,佟力,谢永锋.基于 CMX910 的 AIS 基带处理模块的设计与应用[J].电讯技术,2008,48(5):82 – 85.
YAO Yuan-fei, Tong Li, XIE Yong-feng. Design and Application of AIS Baseband Processor Based on CMX910[J]. Telecommunication Engineering, 2008, 48(5): 82 – 85. (in Chinese)

作者简介:

姚元飞(1980—),男,山东菏泽人, 2003 年获学士学位,现为工程师,主要研究方向为信号处理、终端技术;

YAO Yuan-fei was born in Heze, Shandong Province, in 1980. He received the B.S. degree in 2003. He is now an engineer. His research interests include signal processing and terminal technology.

Email: yyf617488@163.com

龚玉超(1984—),男,河南商丘人, 2010 年获硕士学位,现为助理工程师,主要研究方向为信号处理、终端技术;

GONG Yu-chao was born in Shangqiu, Henan Province, in 1984. He received the M.S. degree in 2010. He is now an assistant engineer. His research interests include signal processing and terminal technology.

佟　力(1973—),男,安徽宁国人,1997 年获学士学位,2007 年获硕士学位,现为高级工程师,主要研究方向为通信总体技术、终端技术。

TONG Li was born in Ningguo, Anhui Province, in 1973. He received the B.S. degree and the M.S. degree in 1997 and 2007, respectively. He is now a senior engineer. His research concerns overall communication and terminal technology.