

文章编号: 1001-893X(2011)10-0060-07

# 一种基于局部序列匹配的跳频自同步方案<sup>\*</sup>

杜传报, 全厚德, 赵 寰, 崔佩璋

(军械工程学院 光学与电子工程系, 石家庄 050003)

**摘 要:** 为了提高通信系统的同步信息隐蔽性和系统抗侦察能力, 提出了基于局部序列匹配的跳频自同步方案, 该方案工作在跳频工作状态。本方案中, 并行接收机使用很少的支路接收具有某种特征的发送序列  $L$ , 将序列  $L$  与本地序列匹配, 确定本地与发射端的跳频序列相位差, 调整相位完成同步捕获。通过理论分析, 确定了序列  $L$  唯一的条件, 得到了系统复杂度和捕获时间之间的函数表达式, 并给出了系统最优支路数。分析结果表明, 该方案不需要同步引导码和勤务频率就可以完成系统的同步保持和迟入网同步, 并且捕获速度和系统复杂度均介于滑动相关法和匹配滤波法之间。本方案结合了传统方案的优点, 具有良好的隐蔽性, 不易被敌方发现和干扰。

**关键词:** 通信对抗; 跳频同步; 初始同步; 并行接收机; 序列匹配; 捕获时间期望

**中图分类号:** TN97; TN914.41 **文献标识码:** A **doi:** 10.3969/j.issn.1001-893x.2011.10.013

## A Frequency – hopping Self-synchronization Scheme Based on Partial Sequence Matching

DU Chuan-bao, QUAN Hou-de, ZHAO Huan, CUI Pei-zhang

(Department of Optics and Electronic Engineering, Ordnance Engineering College, Shijiazhuang 050003, China)

**Abstract:** For improving the performance of synchronization message concealment and anti-reconnaissance in a communication system, a new self – synchronization scheme called partial sequence matching is proposed which works in FH(Frequency – hopping) status. In this scheme the parallel receiver gets the featured sequence  $L$  transmitted with few branches, and the  $L$  is matched with local hopping sequence, then the receiver and transmitter's phase difference can be calculated for adjusting this difference to make system synchronous. Through theoretical analysis, the condition for the uniqueness of the sequence  $L$  is determined, the function expression between system complexity and acquisition time is obtained, and finally the optimal number of this system branches is got. The results show that, this scheme makes system hold synchronization and late entry synchronization without any synchronization lead code and service frequency, and it owns a shorter acquisition time than sliding correlation scheme, and a more simple structure than matched filter scheme. This scheme combines traditional scheme advantages, and conceals better during synchronization process, so the system can not be easily found and interfered by enemy.

**Key words:** communication countermeasure; FH synchronization; initial synchronization; parallel receiver; sequence matching; acquisition time expectation

## 1 引 言

在通信对抗中, 随着通信侦察和干扰技术的发

展, 对于跳频同步技术的可靠性、抗侦察性、抗干扰性、抗假冒性提出了更高的要求。传统同步技术有独立信道法、参考时钟法、自同步法、同步字头法。

<sup>\*</sup> 收稿日期: 2011-04-29; 修回日期: 2011-07-06



同步捕获流程:在同步捕获前,接收机对本地跳频序列进行前后各5 min(即局部序列  $P$ )快速扫描,得到每跳上的频率及频率在时间上的位置关系。频率控制模块控制频率合成器同时输出  $N$  路频率,这  $N$  路频率是从整频率集中随机挑选的。发射机发射同步信号时跳频序列相位必然在  $P$  中,接收端接收到  $P$  中任意一短序列  $L$ (该序列在  $P$  中是唯一的),与  $P$  进行匹配,得到似然度最大的序列  $L'$  在  $P$  中的位置,可以确定双方的时差,调整本地 PN 序列相位进行同步识别,识别成功系统进入跟踪模块,跳频载波加载数据传输信息;如果序列  $L$  未在  $P$  中匹配成功,或者匹配成功后系统同步识别失败,则可确定序列  $L'$  为虚警序列,系统重新捕获序列  $L$ ,再次进行匹配。首先对各支路进行门限判决,若有多个输出产生则无法识别正确的信号支路,当只有一个支路产生输出时,确定此刻接收机接收的载波频率,直至接收到序列  $L$ 。如果匹配失败和同步识别失败的次数之和超过某门限值时,可认为当前所有支路对应的信道质量很差,通过支路频率控制模块更换载波频率,使系统在更好的信道上接收信息。同步捕获流程见图 3。失步再同步、迟入网同步与初始捕获流程相同。接收机系统结构见图 2,其中频率合成器由  $N$  路 DDS 实现<sup>[3]</sup>。

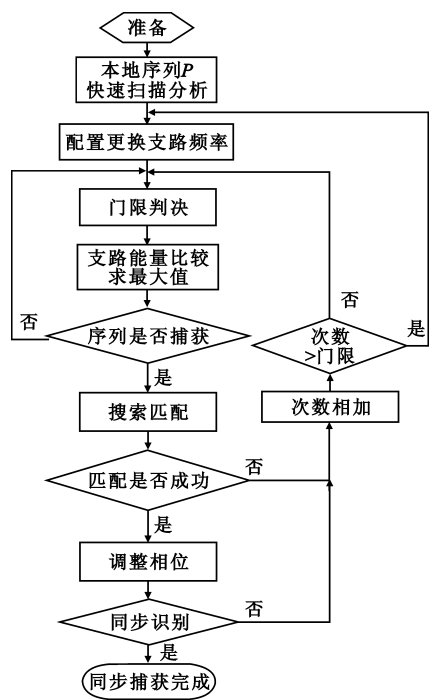


图 3 同步捕获流程示意图

Fig.3 Flowchart of synchronization acquisition

其中支路频率控制模块有 3 种模式:一是同步模式,支路频率控制模块在同步过程中控制频率合成器产生并行  $N$  路频率;二是正常通信模式,支路频率控制模块不起作用,频率合成器随跳频序列发生器的控制进行频率输出;三是同步保持模式,在静默结束后,支路频率控制模块控制频率合成器同步动态输出当前跳相位前后各 10 跳相位之内的跳频频率。

在同步模式下,频率控制模块频率选择算法:接收机采用 21 条支路,所以将频率集分为 21 组,  $A = \{A_1, A_2, \dots, A_{21}\}$ , 其中  $A_1 \sim A_8$  每组有 25 个频率,  $A_9 \sim A_{21}$  每组有 24 个频率。  $A_1 \sim A_{21}$  中频率是按照频率集中的最小频率到最大频率的顺序排列选取的,支路控制模块从每组频率中随机挑选一个频率设置到接收机的支路。当接收机经过一定时间仍没有捕获成功,则频率控制模块控制接收机,从每组剩余的频率中挑选一个频率进行支路频率更换,系统对被替换的频率进行标记,认为在一次通信任务中该频率信道传输环境恶劣,后续的同步过程中该频率不参与更换。

### 3.2 同步保持方案设计

跳频系统实现初始同步以后,对于使用  $\pm 1 \times 10^{-6}$  的时钟,漂移至一个跳频周期的时间,跳频速率为 200 hop/s 时为 41.6 min;对于使用  $\pm 1 \times 10^{-5}$  的时钟,漂移至一个跳频周期的时间,跳频速率为 200 hop/s 时为 4.16 min。说明时钟稳定越低,漂移越快。本方案设计中,取消勤务频率来传输勤务同步信息,在电台正常通信过程中使用跟踪环进行相位较准;在双方静默期间,双方时钟会因为时钟稳定度缘故产生时钟漂移,以时钟  $\pm 1 \times 10^{-6}$  和跳速 200 hop/s 为例,本方案所允许的最大静默时长 41.6  $\times 10$  min<sup>[4]</sup>。

如图 4 所示,正常通信过程中,接收机  $N$  条支路中只有支路 11 在接收信息数据,其它支路不工作。而当电台静默结束后,为了校准双方相位差,支路频率控制模块进入同步保持模式,控制频率合成器,使其在本地 PN 序列生成器控制下,同时产生此刻跳频相位前后 10 跳内的跳频频率,依次设置在接收机各支路上,其中只有设置为当前跳频率的支路在接收数据。随着时间推移,各支路的跳频频率是动态变化的。

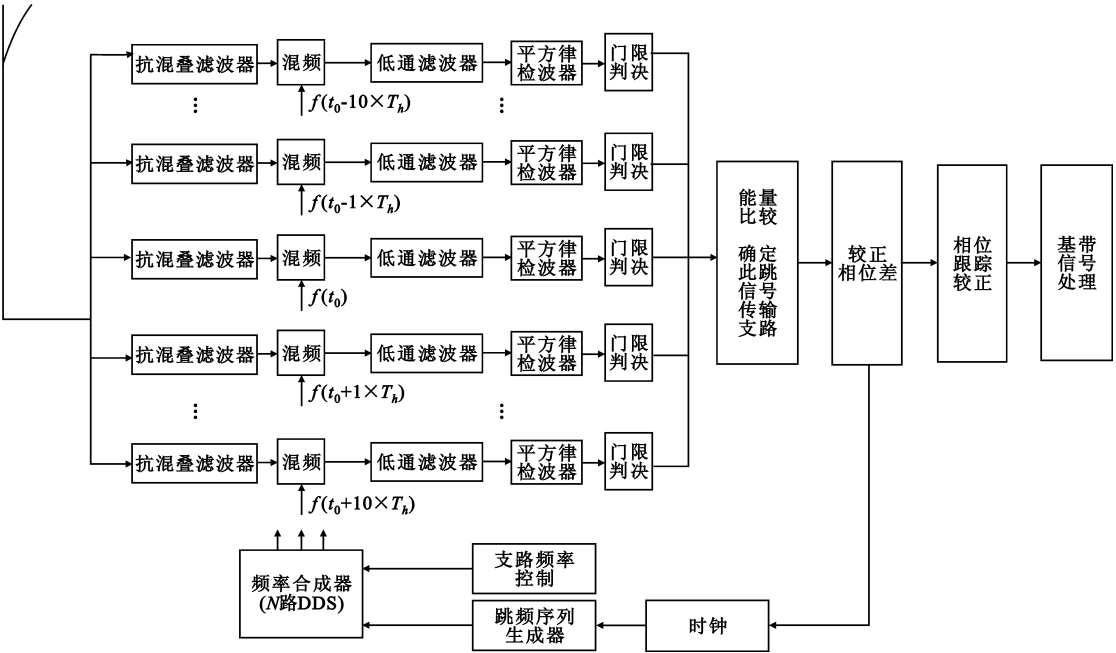


图 4 同步保持方案系统框图

Fig.4 Block diagram of synchronization hold scheme

同步保持流程:当电台静默期结束时,系统状态切换到同步保持模式,接收机所有支路开始接收跳频信号,其中能量输出最大的支路认为是信号接收支路,经过连续跳同步识别以后,确认该支路的跳频频率为当前发射端的跳频频率,可求出本地跳频序列相位和发射端的跳频序列相位之差。依据相位差对接收机各支路跳频频率进行重新配置,系统状态切换到正常通信状态,完成时钟较准。同步保持流程见图 5。

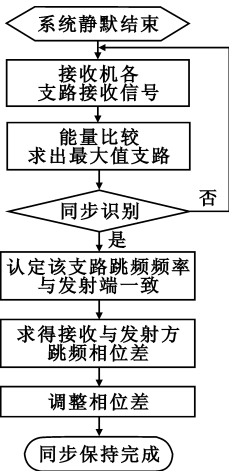


图 5 同步保持流程图

Fig.5 Flowchart of synchronization hold process

3.3 局部跳频序列唯一性

本方案采用线性反馈移位寄存器式结构生成跳频序列<sup>[5]</sup>, 为尽可能解决频率滞留问题,采用基于 GF(P)上  $m$  序列的一般模型<sup>[4]</sup>产生跳频序列。国标规定超短波电台序列周期不小于 10 年,此处跳频序列周期设为  $2^{36}$  位。一次通信任务只会用到很短一部分跳频序列,局部长序列随机性的好坏影响跳频系统通信质量。已证明 120 000 跳长的局部序列  $P$  随机性满足本方案的要求<sup>[6]</sup>, 本文仅对序列唯一性进行统计分析。序列  $P$  中,某含有  $m$  跳跳频频率的序列  $L$ ,以这  $m$  跳的频率作为参考频率,参考频率从跳频频点中任意选取,并且这  $m$  跳频率的时间间隔任意, $L$  序列重复出现的次数就是我们需要统计的内容。如图 6 所示,序列  $L$  中  $m$  跳跳频频率间隔分别为  $R_a, R_b, \dots, R_m$ , 取值不定。有  $R = \sum_1^m R_i$ , 这  $R$  跳中不含有参考频率。取 100 条序列样本,每条序列取 100 个随机短序列  $L$  作统计,依据统计结果可以得出:在序列  $P$  中, $L$  序列随着参考频率个数增加,重复次数快速减小,重复次数与间隔并无明显关系。间隔  $R = 0$  时,  $m \geq 5$ ,  $L$  序列具有唯一性;间隔任意且不为 0 时,  $m \geq 4$ ,  $L$  序列是唯一的。比较这两种情况的  $L$  序列的统计特性,可以得出同样参考频率个数的情况下,参考频率位置不相

邻会使得其出现重复的概率减小,据此处统计结果得出: $m_{\min}=5$ ,当 $m\geq 5$ 时,序列 $L$ 在 $P$ 具有唯一

性。如表 1 所示,上半部分是间隔相邻情况下的统计结果,下半部分是间隔不相邻情况下的统计结果。

表 1 含有  $m$  跳参考频率的短序列  $L$  在 10 条 120 000 序列中出现次数  
Table 1 The repetition times of short sequence  $L$  in 10 sequences with 120000 length

| 间隔    | $m$ | 序列 $L$ |       |       |       |       |       |       |       |       |       |         |
|-------|-----|--------|-------|-------|-------|-------|-------|-------|-------|-------|-------|---------|
|       |     | # 1    | # 2   | # 3   | # 4   | # 5   | # 6   | # 7   | # 8   | # 9   | # 10  | 平均      |
| 间隔相邻  | 1   | 234    | 233.4 | 235.8 | 237.2 | 238.7 | 238.5 | 235.1 | 235.3 | 229.0 | 234.8 | 235.235 |
|       | 2   | 4.5    | 4.4   | 4.95  | 5.05  | 5.2   | 5.80  | 5.15  | 3.6   | 5.15  | 4.05  | 4.785   |
|       | 3   | 1      | 1.2   | 1.15  | 1.15  | 1.15  | 1.10  | 1.2   | 1.1   | 1.2   | 1.05  | 1.13    |
|       | 4   | 1      | 1     | 1     | 1     | 1     | 1.00  | 1.05  | 1.0   | 1.0   | 1     | 1.105   |
|       | 5   | 1      | 1     | 1     | 1     | 1     | 1.00  | 1     | 1.0   | 1.0   | 1     | 1       |
| 间隔不相邻 | 2   | 2.49   | 2.43  | 2.63  | 2.47  | 2.47  | 2.45  | 2.47  | 2.47  | 2.44  | 2.47  | 2.479   |
|       | 3   | 1.01   | 1.02  | 1     | 1     | 1     | 1.02  | 1.03  | 1.0   | 1.0   | 1.01  | 1.009   |
|       | 4   | 1      | 1     | 1     | 1     | 1     | 1.00  | 1     | 1.0   | 1.0   | 1     | 1       |
|       | 5   | 1      | 1     | 1     | 1     | 1     | 1.00  | 1     | 1.0   | 1.0   | 1     | 1       |
|       | 5   | 1      | 1     | 1     | 1     | 1     | 1.00  | 1     | 1.0   | 1.0   | 1     | 1       |

4 无干扰环境下捕获性能分析

4.1 平均捕获时间

本方案中, $A=\{f_1,f_2,f_3,f_4,\cdots,f_{512}\}$ , $A$  是跳频频率集,共有 512 个跳频频率,每跳周期为 0.005 s,接收机设  $N$  条支路,对应  $N$  跳互不相同的跳频频率。同步时间  $T=T_{\text{Re}}+T_M$ ,其中  $T_{\text{Re}}$ 是接收机捕获到序列  $L$  所用的时间, $L$  中含用  $m$  跳支路所对应的频率。 $T_M$  是匹配模块在本地已知序列中搜索序列  $L$  的最大似然序列  $L'$  以及求得相位差调整相位的处理时间, $T_M$  主要取决于软件算法及硬件处理速度。这里我们主要对  $T_{\text{Re}}$  进行求解分析。如图 6 所示, $T_{\text{Re}}$  从接收机接收到第一个频率  $f_a$  时起,到接收到序列  $L$  的最后一个频率  $f_m$  为止。据 3.3 节中的结论,此处有  $m=5$ 。

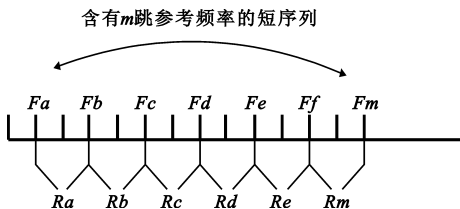


图 6 任意间隔参考频率短序列示意图  
Fig.6 Map of short sequence with arbitrary reference frequency interval

则平均捕获时间的概率密度函数  $f(n)$  为

$$f(n) = 1 \cdot \left(\frac{512-N}{512}\right)^R \cdot \frac{N}{512} \cdot \left(\frac{512-N}{512}\right)^{R_2} \cdot \frac{N}{512} \cdots \left(\frac{512-N}{512}\right)^{R_{m-1}} \cdot \frac{N}{512} \cdot C_{n-1}^{m-1} = \left(\frac{512-N}{512}\right)^{\sum_{i=1}^{m-1} R_i} \cdot \left(\frac{N}{512}\right)^m \cdot C_{n-1}^{m-1} = \left(\frac{512-N}{512}\right)^R \cdot \left(\frac{N}{512}\right)^5 \cdot C_{n-1}^4 \tag{1}$$

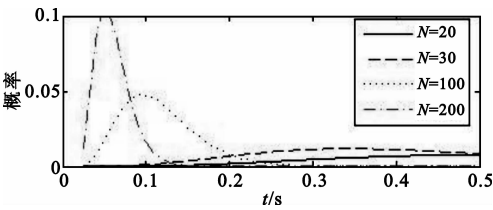
平均捕获时间的分布函数  $F(n)$  为

$$F(n_0) = \int_{-\infty}^{n_0} f(n) \mathrm{d}n = \int_{-\infty}^{n_0} \left(\frac{512-N}{512}\right)^{n-5} \cdot \left(\frac{N}{512}\right)^5 \cdot C_{n-1}^4 \mathrm{d}n = \sum_5^n \left(\frac{512-N}{512}\right)^{n-5} \cdot \left(\frac{N}{512}\right)^5 \cdot C_{n-1}^4 \tag{2}$$

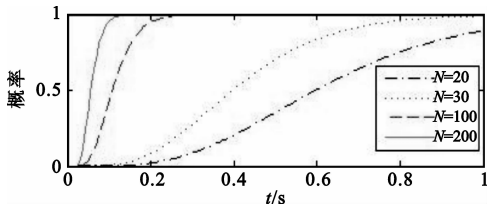
平均捕获时间期望  $T_{\text{Re}}(N)$

$$T_{\text{Re}}(N) = \int_{-\infty}^{+\infty} n \cdot f(n) \mathrm{d}n = \sum_5^n n \cdot \left(\frac{512-N}{512}\right)^{n-5} \cdot \left(\frac{N}{512}\right)^5 \cdot C_{n-1}^4 \tag{3}$$

跳频周期是 0.005 s, 由式(1)得到  $f(x)$ , 物理意义是在某时刻捕获到序列  $L$  的概率<sup>[7]</sup>; 同样由式(2)得到  $F(x)$ , 物理意义是在某时刻内捕获到序列  $L$  的概率。如图 7 所示, 支路数  $N$  增大, 系统在较短时间捕获成功的概率增大。



(a)不同支路数系统捕获成功的概率密度  $f(x)$



(b)不同支路数系统捕获成功的概率分布函数  $f(x)$

图 7 捕获期望的概率密度函数及分布函数  
Fig.7 The probability density function and distribution function of acquisition time expectation

图 8 绘出了不同支路数  $N$  下平均捕获期望的曲线,有  $N = 21$  时,  $T_{\text{Re}} = 0.64 \text{ s}$ 。  $t$  时刻捕获成功的概率为 95% 时所需要 的最小支路数为  $N_{\text{min}}$ ,此条件下其平均捕获时长为  $T_{\text{Re}}$ ,并进行了仿真验证,与理论计算相吻合,见表 2。

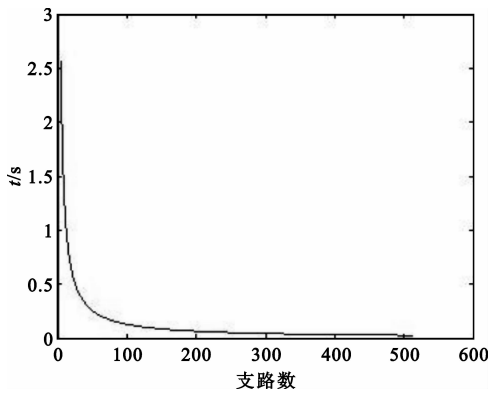


图 8 不同支路数  $N$  下的平均捕获期望  
Fig.8 The average acquisition time with the number  $N$  of different branches

4.2 系统复杂度分析

由本方案的系统框图可知,该方案系统结构介于串行和并行两者之间<sup>[8]</sup>,在保证捕获速度的要求下,  $N = 21$ 。此条件下,复杂度大约是传统并行匹配滤波法的 21/512。关于序列判决和搜索匹配工程上均是由 FPGA 模块实现,现有器件速度完全可以满足实时性要求。

表 2 支路数及捕获时间的理论计算及仿真结果  
TABEL 2 Theoretical calculation and simulation results of branches and acquisition time

| 条件   | $N_{\text{min}}$ | $t/\text{s}$ | $T_{\text{Re}}/\text{s}$ | $P/\%$ |
|------|------------------|--------------|--------------------------|--------|
| 理论计算 | 39               | 0.60         | 0.325                    | 95.00  |
|      | 24               | 1.00         | 0.530                    | 95.00  |
|      | 21               | 1.25         | 0.640                    | 95.00  |
|      | 16               | 1.50         | 0.810                    | 95.00  |
|      | 12               | 2.00         | 1.065                    | 95.00  |
|      | 10               | 2.50         | 1.278                    | 95.00  |
|      | 8                | 3.00         | 1.650                    | 95.00  |
|      | 39               | 0.60         | 0.340                    | 95.10  |
| 仿真验证 | 24               | 1.00         | 0.540                    | 95.55  |
|      | 21               | 1.25         | 0.650                    | 95.23  |
|      | 16               | 1.50         | 0.810                    | 95.30  |
|      | 12               | 2.00         | 1.070                    | 95.33  |
|      | 10               | 2.50         | 1.280                    | 96.53  |
|      | 8                | 3.00         | 1.610                    | 95.36  |

5 结束语

通过 在 无 干 扰 环 境 下 进 行 性 能 分 析,基 于 捕 获 时 间、系 统 结 构 等 指 标 的 综 合 要 求,提 出 了 局 部 序 列 匹 配 自 同 步 法。系 统 复 杂 性 和 捕 获 时 间 期 望 值 等 方 面 对 比 表 明,该 方 法 不 但 具 有 优 于 传 统 并 行 方 案 的 抗 干 扰 特 性,其 结 构 远 远 小 于 并 行 匹 配 滤 波 法 的 结 构,并 且 省 去 了 自 同 步 法 中 特 有 的 同 步 引 导 码,同 步 捕 获 在 跳 频 工 作 状 态 完 成,通 过 牺 牲 掉 部 分 捕 获 速 度 换 取 同 步 过 程 更 好 的 隐 蔽 性 及 系 统 复 杂 度 的 降 低,经 分 析,本 方 案 的 捕 获 速 度 是 可 以 满 足 通 信 要 求 的。其 中 判 决 和 搜 索 匹 配 算 法 设 计 是 优 化 本 方 案 性 能 的 关 键。本 方 案 对 于 提 高 传 统 跳 频 通 信 保 密 性 及 可 靠 性 有 着 重 要 的 意 义。本 方 案 是 传 统 两 种 方 案 的 折 衷,下 一 步 工 作 将 利 用 现 有 仿 真 平 台,对 高 斯 白 噪 声、梳 状 干 扰、跟 踪 式、网 间 干 扰 等 多 种 干 扰 环 境 进 行 性 能 分 析 和 改 进。

参考文献:

[1] Francesco Benedetto, Gaetano Giunta. A self-synchronizing method for asynchronous code acquisition in band-limited spread spectrum communications[J]. IEEE Transactions on Communications, 2009, 57(8): 2410-2419.

[2] 舒炳江. 长 PN 码并行捕获技术研究[J]. 电讯技术, 2004, 44(4): 128-130.

SHU Bing-jiang. Long PN Code Parallel Acquisition Technology[J]. Telecommunication Engineering, 2004, 44(4):

- 128-130. (in Chinese)
- [3] 潘积文,李光灿,周长发. X 波段小步进频率合成器的设计及实现[J]. 电子技术应用,2010,36(10):51-52.  
PAN Ji-wen, LI Guang-can, ZHOU Chang-fa. Design and development of a Small step frequency synthesizer at X-band[J]. Application of Electronic Technique, 2010, 36(10):51-52. (in Chinese)
- [4] 梅文华,王淑波,邱永红,等. 跳频通信[M]. 北京:国防工业出版社,2005: 51-53,147-149.  
MEI Wen-hua, WANG Shu-bo, QIU Yong-hong, et al. Hopping Frequency Communication[M]. Beijing: National Defense Industry Press,2005:51-53,147-149. (in Chinese)
- [5] 张申如,梅文华,王庭昌. 计数式 TOD 跳频码发生器算法的构造[J]. 电子与信息学报,2002,24(8):1096-1097.  
ZHANG Shen-ru, MEI Wen-hua, WANG Ting-chang. Construction of algorithm for frequency hopping code generator using counting TOD [J]. Journal of Electronics and Information Technology, 2002, 24(8): 1096-1097. (in Chinese)
- [6] 张申如,王庭昌,邓晓燕. 跳频序列的统计检测[J]. 通信学报,1999, 20(2):247-250.  
ZHANG Shen-ru, WANG Ting-chang, DENG Xiao-yan. Statistic Tests for FH Code Sequences[J]. Journal on Communications, 1999, 20(2):247-250. (in Chinese)
- [7] 魏艳华. 跳频通信系统同步捕获技术仿真研究[D]. 成都:西南交通大学,2007:10-12.  
WEI Yan-hua. The simulation research on synchronizati-on acquisition technology of frequency hopping communication system[D]. Chengdu: Southwest Jiaotong University,2007:10-12. (in Chinese)
- [8] 赵花荣,赵明生,罗康生. 具有强抗干扰的快速跳频捕

获方案设计[J]. 清华大学学报(自然科学版), 2007, 47(4): 547-549.

ZHAO Hua-rong, ZHAO Ming-sheng, LUO Kang-sheng. Fast acquisition scheme with excellent anti-jamming performance [J]. Journal of Tsinghua University(Natural Science),2007,47(4): 547-549. (in Chinese)

## 作者简介:

杜传报(1987—),男,陕西西安人,2009 年获学士学位,现为硕士研究生,主要研究方向为导航、制导与控制;

DU Chuan-bao was born in Xi'an, Shannxi Province, in 1987. He received the B.S. degree in 2009. He is now a graduate student. His research concerns navigation, guidance and control.

Email:leopardfly222@163.com

全厚德(1963—),男,辽宁大连人,博士,教授、博士生导师,主要研究方向为通信设备性能测试;

QUAN Hou-de was born in Dalian, Liaoning Province, in 1963. He is now a professor with the Ph.D. degree and also the Ph.D. supervisor. His research concerns communication equipment performance testing.

赵 寰(1985—),男,山东临沂人,2010 年获硕士学位,现为博士研究生,主要研究方向导航、制导与控制;

ZHAO Huan was born in Linyi, Shandong Province, in 1985. He received the M.S. degree in 2010. He is currently working toward the Ph.D. degree. His research concerns navigation, guidance and control.

崔佩璋(1974—),男,山西长治人,2005 年获工学硕士学位,现为讲师,主要研究方向为通信与信息系统。

CUI Pei-zhang was born in Changzhi, Shanxi Province, in 1974. He received the M.S. degree in 2005. He is now a lecturer. His research concerns communication and information system.