文章编号:1001 - 893X(2011)06 - 0091 - 03

突发模式通信中 MMPE 位同步方法的实现*

丁 丹

(装备指挥技术学院 光电装备系,北京 101416)

摘 要:针对突发模式通信中信号持续时间短、位同步难度大的特点,研究了最大平均功率(MMPE)位同步方法,即利用平均功率最大的采样时刻来估计最佳采样点,借助 MATLAB 仿真分析了观察区间长度对同步性能的影响,并结合 FPGA 与 DSP 实现了 MMPE 同步方法。测试结果显示,位同步抖动范围小于符号周期的 8%。

关键词:突发通信;位同步;最大平均功率;抖动范围

中图分类号:TN712.2 **文献标识码**:A doi:10.3969/j.issn.1001 - 893x.2011.06.020

Realization of MMPE Bit Sychronization Method in Burst Communication

DING Dan

(Department of Optical and Electronic Equipment, The Academy of Equipment Command & Technology, Beijing 101416, China)

Abstract: According to the features of short signal duration and difficult bit synchronizaiton in burst communication, the Maximum Mean Power Estimation(MMPE) bit synchronization method is studied, that is estimating the best sampling point by use of the sampling time with maximum mean power. The impact of length of observation time on synchronization is simulated with MATLAB. The MMPE method is realized based on FPGA and DSP. The test result shows that the dither range is less than 8% of the symbol period.

Key words: burst communication; bit synchronization; MMPE; dither range

1 引 言

在突发模式通信中,信号的持续时间较短,接收端所面临的难题是既快又准地找出最佳判决点。突发模式下位同步应该基于这样的思想:收发两端的频率源工作在稳定、独立的频率上,定时误差的提取由数字信号处理算法来完成,误差信号不再反馈去控制 NCO,而是用来驱动相应的算法,从接收信号中估计定时误差,获取近似最佳的判决值,但相关文献[1,2]所研究的方法往往过于复杂,难于硬件实现。本文研究的最大平均功率(Maximum Mean Power Estimation, MMPE)位同步方法利用接收信号中平均功率最大的采样时刻来估计最佳采样点,易于硬件实现。

2 MMPE 位同步方法的理论分析

应用项目中,调制方式为 PSK,数据率为 256 kbit/s。接收端 PSK 中频信号经过下变频、成形后的基带信号为

$$r(k)=\sum_{n=-\infty}^{\infty}a_n g(kT_0-nT_b-\varepsilon T_b)C(kT_0)+N(kT_0) \tag{1}$$

式中,$\{a_n\}$代表离散的信息符号序列(复值),T_0 为经下变频、成形后的采样间隔,T_b 为符号周期,ε 为从发射机到接收机的时延参数,符号同步就意味着

* 收稿日期:2011 - 03 - 02;修回日期:2011 - 04 - 06

求信道时延的最佳估计，$g(kT_0)$为发送成形滤波器、信道、接收成形滤波器的总体频率响应，$N(kT_0)$为零均值高斯白噪声，$C(kT_0)=\exp(j(2\pi\Delta fkT_0+\theta_0))$为残留载波分量，其中 Δf 为收、发端载波频偏，θ_0 为载波随机相位。

采样信号 $r(k)$的功率为

$$P(k)=\left|\sum_{n=-\infty}^{\infty}a_n g(kT_0-nT_b-\varepsilon T_b)C(kT_0)+N(kT_0)\right|^2 \tag{2}$$

功率的数学期望为[3]

$$\mathrm{E}[P(k)]=\mathrm{E}\left[\left|\sum_{n=-\infty}^{\infty}a_n g(kT_0-nT_b-\varepsilon T_b)C(kT_0)+N(kT_0)\right|^2\right] \tag{3}$$

因为零均值高斯白噪声与符号是相互独立的，所以上式可化简为

$$\mathrm{E}[P(k)]=\sum_{m=-\infty}^{\infty}\sum_{n=-\infty}^{\infty}\mathrm{E}[a_m a_n^*]g(kT_0-mT_b-\varepsilon T_b)\cdot g^*(kT_0-nT_b-\varepsilon T_b)+\mathrm{E}[|N(kT_0)|^2] \tag{4}$$

式中，“*”表示共轭。设发射符号是随机的，$\{a_n\}$可认为是均值为零的元素间相互独立的平稳序列，则接收信号可认为是一个零均值的周期平稳过程。当观察区间 L 足够长时，可在 L 个符号内计算平均功率分布，令 $\bar{P}=\mathrm{E}[a_m a_n^*]$，噪声的方差为 δ^2，得：

$$\mathrm{E}[P(k)]=\bar{P}\sum_{n=0}^{L-1}|g(kT_0-nT_b-\varepsilon T_b)|^2+\delta^2 \tag{5}$$

上式说明功率的期望值与载波频偏、相位无关，只与系统的冲激响应和时延有关。当收发两端的滤波器共轭匹配且 $g(kT_0)$满足 Nyquist 第一准则时，最大平均功率输出时刻就对应了最佳判决时刻。所求的最佳判决时刻为

$$k_{\mathrm{opt}}=(n+\varepsilon)\frac{T_b}{T_0} \tag{6}$$

对应的最大平均功率为

$$\mathrm{E}[P_k]_{\max}=\bar{P}\sum_{n=0}^{L-1}|g(0)|^2+\delta^2\approx L\bar{P} \tag{7}$$

3 观察区间长度 L 的选取

现在通过 MATLAB 仿真[4]来讨论如何选取合适的观察区间长度 L。先产生 L 个 0、1 交替的符号，每符号 10 个采样点，用滚降系数为 0.35 的升余弦滤波器对其成形（可以通过设定固定延时来规定最佳判决点的位置），并加上高斯白噪声，来模拟接收端成形后的基带信号。在这 L（取 6、10、14、18）个符号内计算平均功率分布，取平均功率最大的采样点为判决点，重复运行10 000次。图 1 和图 2 分别显示了不同信噪比、不同 L 条件下取到最佳判决点的概率以及最大定时偏差。

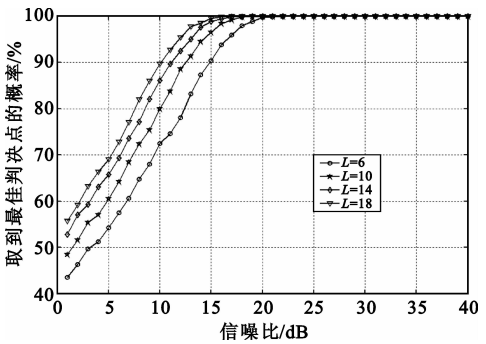

图 1 不同信噪比、不同 L 条件下取到最佳判决点的概率

Fig.1 The probability of getting the best decision point under different SNR and L

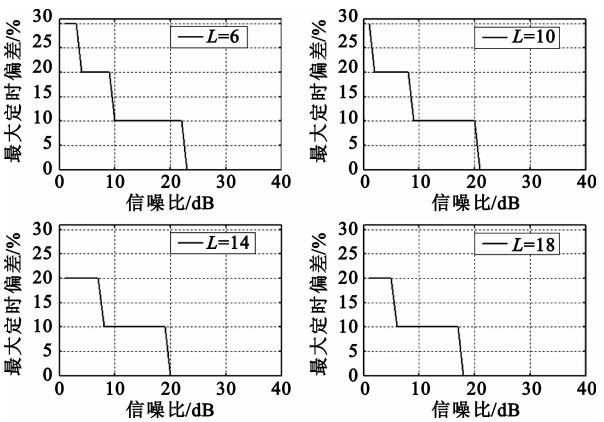

图 2 不同信噪比、不同 L 条件下的最大定时偏差

Fig.2 The maximum timing difference under different SNR and L

由仿真结果可看出：L 越长，位同步精度越高，但同时也会导致软、硬件资源的消耗越大，所以需折衷选择 L。仿真结果显示，若取 $L=10$，则在信噪比不小于10 dB时，取到最佳判决点的概率不小于 80%，定时偏差不大于符号周期的 10%，满足一般工程实践的要求，而且经过下变频、滤波抽取、成形滤波后，噪声功率已大为减弱，所以这里选择 $L=10$。

4 MMPE 位同步方法的实现

用 FPGA 和 DSP 配合实现 MMPE 算法，如图 3

所示。FPGA 选用 Altera 公司 Cyclone IV 系列中的 EP4CE30,DSP 选用 TI 公司的 TMS320VC6416。符号时钟和判决脉冲都由采样时钟 10 分频得到,10 分频器是可编程的,它根据 DSP 写入的最佳判决位置来调整判决脉冲的相位,使得判决脉冲的上升沿对应最佳判决点。I、Q 两路的内插结果在采样时钟的触发下进行 $I^2 + Q^2$ 运算,得到当前采样点的功率,此功率值在采样时钟的触发下依次经过 10 级延迟器,这样在每符号周期末,10 级延迟器就分别记录了该符号周期内 10 个采样点的功率值。这时由 10 个累加器分别对 10 个采样点的功率值进行一次累加,累加器的触发时钟为符号时钟,每帧开始时由 DSP 对累加器清零,10 个符号的前导信息接收完毕时所有的累加器都进行了 10 次累加,其结果 $P_1 \sim P_{10}$分别为各采样点平均功率的 10 倍。这时 DSP 往 FPGA 中的多任务器写相应的选择控制字,来顺序读取 $P_1 \sim P_{10}$,并比较它们的大小,最大值点即为最佳判决点,最后将最佳判决位置写入 10 分频器。

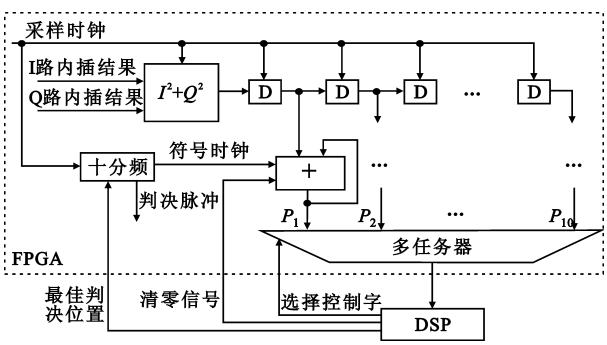

图 3　MMPE 算法的 FPGA + DSP 实现

Fig.3 The implementation of MMPE based on FPGA and DSP

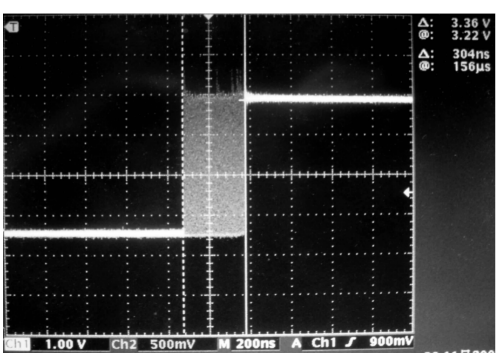

图 4　判决脉冲上升沿抖动范围实测图

Fig.4 The measured dithering range of decision pulse high event

用示波器观测位同步的精度,对判决脉冲上升沿处进行局部放大并显示其包络,如图 4 所示。两条垂直光标间的范围代表上升沿的抖动轨迹,示波器显示上升沿抖动范围在304 ns以内,而符号周期为1/256 = 3.9 μs,所以时钟抖动小于符号周期的 8%,与仿真结果吻合,完全满足正确判决的要求。

5　结　语

最大平均功率位同步方法以平均功率最大的采样点为判决点,利用一定长度的前导信息可以一次性找到最佳判决点,锁定速度快,且实现方法简单、易于数字化硬件实现。此方法适用于各种突发模式通信系统,已成功应用于某型战场单兵侦察系统,获得了良好效果。其缺点是位同步的精度同软、硬件资源的消耗成正比,需折衷考虑。

参考文献:

[1] 王勇,屈晨阳. 一种适用于全数字接收机的位同步系统的设计[J]. 微计算机信息,2010(23):164 – 165.
WANG Yong, QU Chen – yang. The Design of a Symbol Timing Synchronization System for All Digital Receiver[J]. Microcomputer Information, 2010(23):164 – 165.(in Chinese)

[2] 陈寅芳,朱勇,曹彦武. 基于 FPGA 的突发误码测试仪的设计[J]. 光通信技术,2010,34(4):45 – 48.
CHEN Yin – fang, ZHU Yong, CAO Yan – wu. The design of burst error detector based on FPGA[J]. Optical Communication Technology, 2010, 34(4):45 – 48.(in Chinese)

[3] 樊昌信,曹丽娜. 通信原理[M]. 北京:国防工业出版社,2009:51.
FAN Chang – xin, CAO Li – na. Communication Theory[M]. Beijing: National Defense Industry Press, 2009:51.(in Chinese)

[4] 赵刚. 扩频通信系统实用仿真技术[M]. 北京:国防工业出版社,2009:11 – 27.
ZHAO Gang. The simulation technology of spread spectrum communication system[M]. Beijing: National Defense Industry Press, 2009:11 – 27.(in Chinese)

作者简介:

丁　丹(1980—),男,江苏南京人,2006 年获信号与信息处理硕士学位,现为装备指挥技术学院讲师,主要从事软件无线电、通信系统等方面的研究。

DING Dan was born in Nanjing, Jiangsu Province, in 1980. He received the M.S. degree in 2006. He is now a lecturer. His research interests include software radio and communication system.

Email: ddnjr@163.com