

文章编号: 1001 - 893X(2011)05 - 0123 - 04

埋容在高速传输板卡设计中的应用^{*}

侯红英, 黄润龙, 彭 智

(中国西南电子技术研究所, 成都 610036)

摘 要:以高速传输板卡为载体,通过仿真分析手段评估了使用埋容替代普通分立电容进行去耦的效果,对阻抗曲线进行了对比分析,并通过分析其性价比展现了埋容技术在军用产品中的应用前景。

关键词:高速传输板卡;埋容;电源完整性;谐振;Z 阻抗参数

中图分类号:TN914 **文献标识码:**A doi:10.3969/j.issn.1001-893x.2011.05.026

Application of Buried Capacitance in Design of High-Speed Transmission Board

HOU Hong-ying, HUANG Run-long, PENG Zhi

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

Abstract:Based on high-speed transmission board, the application performance of replacing discrete capacitors by buried capacitor is evaluated through simulation, the Z-impedance parameters curve is compared, the cost-effectiveness is analysed to demonstrate the prospect of application of the buried capacitor technology in military products.

Key words:high-speed transmission board; buried capacitance; power integrity; resonance; Z-impedance parameters

1 引 言

随着电子技术的快速发展,通过板级设计实现高速传输、交换处理的传输速率已达每秒吉比特,并向 10 ~ 28 Gbit/s 发展。高速传输系统中的高速芯片使用分立去耦电容时,对电容数量需求少则几十个,多则几百个,且通常需要不同截止频率的电容组合使用,器件选用对电容的特性和参数要求越来越严格,同时极大增加了设计复杂度。目前 0402、0201 的小型封装电容在工业、商业产品中应用广泛,但在工作环境恶劣、严苛的军用产品中应用较保守,随着产品集成化、综合化、小型化的设计趋势,对设计质量、可靠性、电磁兼容性的要求越来越高,这一切都促使军用行业寻找替代方案。本文以一款功能复杂的高速传输板卡为研究载体,结合仿真方法对“埋容”替代普通分立电容作为去耦进行了分析和探讨。

2 埋容的分类和实现方法

“埋容”顾名思义是在板卡的设计和加工过程中实现“埋入式电容”,通常能够实现两种方式的电容:分立电容和共平面电容。

分立电容是通过尺寸计算获得固定值的小寄生参数电容,所起的作用和普通的固定容值分立电容一样,目的是实现电路的参数和指标,其优势在于寄生电感 ESL、寄生电阻 ESR 小。

共平面电容是在板卡设计过程中利用平面层互耦的关系,形成平面电容,或者叫平板电容。根据电源完整性的理论^[1],常规情况下,在板卡设计阶段将电源平面和耦合地平面相邻放置,就已经实现了最简易的埋容结构。

埋容的实现主要通过埋容材料。“埋容”是指使用特殊的高介电常数(D_k)特殊材料替代普通基材

^{*} 收稿日期:2010 - 10 - 27;修回日期:2011 - 04 - 12

介质进行加工后,形成容值密度很高的平面电容,部分或全面替代分立电容。埋容材料的主要成分是改性环氧,通过添加不同的填料来实现不同的电容密度,电容密度最高的产品通常添加有陶瓷粉。

埋容材料的构造类似于印制板基材中的“芯板”(即 core),图 1 显示了埋容的构造。其中,“Power”和“Ground”是设计成对的电源和地平面,即铜皮;“Dielectric”是特殊材料构成的“埋容介质”。

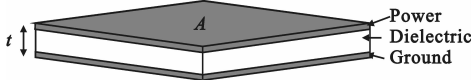


图 1 埋容材料的构成及其主要参数

Fig.1 The structure and the main parameters of embedded capacitor

埋容设计形成的容值计算公式为

$$C=A\times D_k\times K/t$$

式中, C 为容值(单位为 F), A 为面积, D_k 为特殊介质的介电常数, K 为一个常数, T 为介质厚度。

3 有关去耦电容的一些重要理论简介

(1)去耦电容的有效去耦频段和响应时间

电容的谐振频点主要由其容值 C 和寄生电感 ESL 决定,不同的电容,容值和寄生参数不同则谐振频率也不同。特定的电容具有特定的寄生电感,对与其自谐振频率相同的噪声补偿效果最好。通常大容量电容的谐振频率很低,作用于低频频段;小容值电容的谐振频率高,作用于高频频段。在宽带范围内实现有效去耦,若使用分立电容去耦,通常需要组合使用很多数量的电容,在高频段,对电容的容值、寄生电感要求更高。

采用埋容实现的容值大小和其面积、形状有关,对谐振的作用频点、有效去耦频段和响应时间都不能凭空猜测,应通过对具体应用进行仿真分析得到科学和客观的评估结果,才能明确埋容是否有效,以及在多大程度上有效。

(2)去耦电容的去耦半径

使用分立电容去耦要考虑电容的摆放距离,即电容的去耦半径,已经作为一种设计常识为工程人员所熟知。一般都要求电容摆放要尽量靠近芯片的电源管脚,主要原因是近距离摆放可减小回路电感及其它寄生参数。其实如果电容摆放离芯片过远,超出了其去耦半径,电容将失去去耦作用。

不同的电容,谐振频率不同,去耦半径也不同,

大容量电容其谐振频率很低,对应的波长非常长,因而去耦半径很大;小容值电容其谐振频率很低,对应的波长很短,因而去耦半径很小。设自谐振频率为 f ,对应波长为 λ ,实际应用中作为经验数据,电容距离作用点的距离最好控制在 $\lambda/40\sim\lambda/50$ 之间。通常极端情况下工程师会将芯片电源管脚的过孔直接扇出在小电容焊盘上,确保满足其去耦半径和保证有效去耦,但此种处理方法将违反军用产品可制造性和可靠性的要求。显然,如果使用埋容,芯片电源管脚将以最短距离直接扇出到埋容层上,完全满足去耦电容去耦半径的要求。

4 高速数传板卡中应用埋容技术的仿真分析结果

4.1 所用埋容的材料特性和设计参数

本板卡选择了 3M 公司的 clpy - 19 埋容材料^[2,3],其参数的频变特性如表 1 所示。

表 1 clpy - 19 埋容材料的参数频变特性表

Table 1 The debye frequency characteristic of clpy - 19

频率 f/kHz	介电常数 D_k	损耗角正切 D_f
1	16.0	0.005
10	15.85	0.009
10^2	15.6	0.015
10^3	15.0	0.025
10^4	14.3	0.036
10^5	13.6	0.042
10^6	13.0	0.080
2×10^6	12.6	0.140

4.2 导入版图

研究载体为一块传输速率为 1.25 Gbit/s 的高速传输板卡,尺寸大小约为 233 mm $\times$ 160 mm,面积较大。在 SIwave 软件中导入版图数据后,截取到部分版图如图 2 所示。

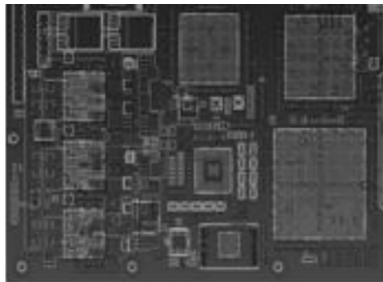


图 2 版图

Fig.2 PCB board

4.3 仿真分析

4.3.1 使用 FR4 介质时的谐振效果和阻抗参数曲线

为确保系统工作可靠,需要考虑 3~5 次谐波的影响,因此将考察 0~6 GHz 频段的平面谐振和阻抗状况。板卡放置有少量 10 μ F 的有极性去耦电容,基本未放置 0.1 μ F 及以下容值的无极性电容用于去耦(在板卡背面为芯片加了零星小电容,主要用于调试时测试)。

平面层的谐振情况主要取决于平面层自身的结构形态、去耦电容的寄生电感。根据器件资料提供的数据设定了所用电容的容值 C 、寄生电感 ESL 、寄生电阻 ESR 等参数。确保电容处于激活状态后,先模拟未使用埋容的设计效果,设定电源平面和地平面之间使用 0.1 mm 厚度的 FR4 介质。图 3 显示的是在 106 MHz 频点处其中一组平面对间的一种谐振模式仿真结果。

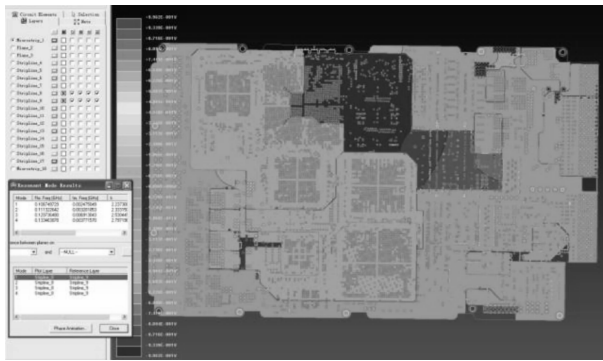


图 3 未使用埋容时一种 106 MHz 频点处的谐振情况
Fig.3 Resonance at 106 MHz without embedded capacitor

根据软件的功能,谐振扫描的结果将在版图相应区域从蓝-绿-红色(颜色深浅)来显示谐振的强弱,红色和蓝色(颜色深)的区域代表该区域谐振较强、相位相反,绿色(颜色浅)的区域代表基本无谐振。

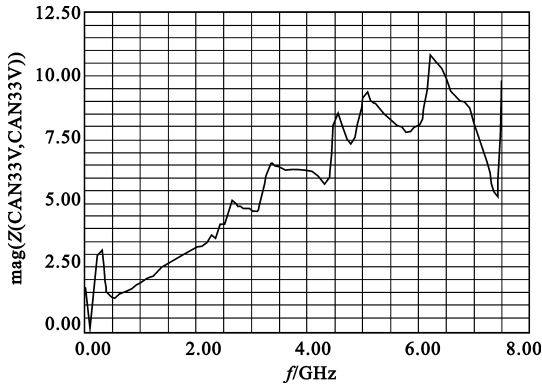


图 4 平面层对之间使用 0.1 mm FR4 介质时的阻抗参数曲线
Fig.4 Z impedance parameter at resonance by 0.1 mm thickness FR4 between power plane and GND plane

为了进一步评估,在蓝色(深色)区域所在的 3.3 V 电源和地之间放置端口(port),运行 $S-Y-Z$ 参数运算后,获得的阻抗参数(Z 参数)曲线如图 4 所示。从图中可以看到多个频点处呈现阻抗突变,其中包含 106 MHz 频点,说明需要调整去耦策略来消除谐振,改善阻抗突变状况。

4.3.2 使用 3M cply-19 埋容材料时的阻抗参数曲线

获得普通状态下的阻抗曲线后,接着进行采用埋容状态的仿真。在材料库中增加 cply-19 埋容材料,设置 3.3 V 电源平面和相邻地平面之间为该埋容介质,厚度为 19 μ m。重新运行 $S-Y-Z$ 参数运算后,获得的阻抗参数曲线如图 5 所示。

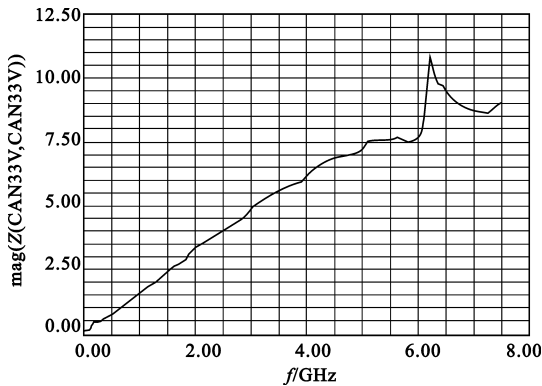


图 5 平面层对之间使用 19 μ m cply-19 埋容材料时的阻抗参数曲线

Fig.5 Z impedance parameter at resonance at 19 μ m cply-19 between power plane and GND plane

对上面使用 0.1 mm 的普通 FR4 介质和 19 μ m cply-19 埋容介质的两种阻抗参数曲线仿真结果进行对比,显然后者在 0~6 GHz 范围内曲线连续、平滑,没有有阻抗突变频点,这说明埋容材料很好地改善了谐振情况。平面层阻抗在最高工作频点 1.25 GHz 时仅为 2 Ω ,在三次谐波频点 3.75 GHz 处仅为 5.8 Ω ,在整个 5 次谐波频段范围内平面阻抗都低于 10 Ω ,曲线平滑,效果非常好。从两个图的对比中还可以看出,埋容不仅有效替代了器件手册所需的各种无极性小电容消除了多处高频频段的谐振,低频频段阻抗突变的消除也同时说明埋容能够替代有极性大电容的履行低频去耦功能。

5 典型军用应用环境及性价比分析

3M 公司的 cply-19 埋容材料在频率、电压、温度特性方面符合 X7R 系分立电容,介电强度为

130 V/ μm , 击穿电压大于 100 V, 阻燃等级为 94 ~ 0 V, 工作温度为 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$, 相当于 X7R 系军用等级的分立电容^[2]。

在统筹核算原始采购成本、企业物资管理成本后, 有极性分立电容的价格通常为几十元, 无极性小电容价格低则几元、十几元, 高则几十元。以本文中的板卡为例子, 全部采用分立器件去耦需要约 1 000 个无极性小电容, 按照保守估计每个电容 10 元计算, 电容的采购成本约 1 万元。使用一层埋容介质时仅在制板费用(面积单价)中增加约 5 元/ cm^2 的成本, 以使用两层埋容介质计算, 总成本为 $23.3\text{ cm} \times 16.0\text{ cm} \times 5\text{ 元}/\text{cm}^2 \times 2 = 3\,728\text{ 元}$ 。可见, 复杂板卡使用埋容能够明显节约电容采购成本。如果通过详细的仿真评估对有极性大电容的替代作用, 降低成本的优势将更加明显。若用于量产的产品, 将对企业的经济效益产生非常大的影响。

6 结 论

总的来讲, 根据评估结果, 采用埋容技术能够有效替代分立去耦电容, 降低电源平面的阻抗, 提高阻抗曲线的平滑度, 提高板级设计的电源完整性, 改善了电源平面的噪声影响, 对降低 EMI 具有积极的意义, 显著减少分立电容使用数量、提高布线空间, 对有效提高产品性能、降低生产成本有积极意义, 在军用技术领域具有广泛的应用需求和前景。由于时间的限制, 未完成对单板的平面阻抗测试, 笔者将在以后的工作中对测试验证完成闭环。

参考文献:

[1] Brain Young. Digital Signal Integrity – Modeling and Simula-

tion with Interconnects and Package[R]. New York: Prentice Hall PTR, 2000.

[2] Yoshi Fukawa, Kazuhiro Yamazaki. Next Generation Buried Capacitance Materials[R]. [S.l.]: Oak – Mitsui Technologies, FaradFlex Coparation, 2007.

[3] Shiang Yao. Geortek Microphone Simulation Report – Siwave [R]. Shanghai: 3M China R&D Center, 2009.

作者简介:

侯红英(1975—), 女, 甘肃天水人, 1998 年于电子科技大学获工学学士学位, 现为工程师, 主要研究方向为信号完整性、电源完整性、EMC 仿真和测试技术;

HOU Hong – ying was born in Tianshui, Gansu Province, in 1975. She received the B. S. degree from University of Electronic Science and Technology of China in 1998. She is now an engineer. Her research concerns simulation and test technology about signal integrity, power integrity, EMC.

Email: joetseng@163.com

黄润龙(1978—), 男, 江西抚州人, 2001 年获学士学位, 现为工程师, 主要研究方向为航空电子通信设备、高速总线技术及其应用;

HUANG Run – long was born in Fuzhou, Jiangxi Province, in 1978. He received the B. S. degree in 2001. He is now an engineer. His research concerns aviation communications equipment, and high speed bus technology and its applications.

Email: hrl5460@sina.com

彭 智(1979—), 男, 四川人, 2001 年获学士学位, 现为工程师, 主要研究方向为航空电子设备综合化设计、高速总线技术及其应用。

PENG Zhi was born in Sichuan Province, in 1979. He received the B. S. degree in 2001. He is now an engineer. His research concerns integrated design of avionics equipment, high speed bus technology and its applications.

Email: pz0535@sina.com