

文章编号: 1001 - 893X(2011)03 - 0022 - 05

# TDRSS 返向多模式数传及用户星测距接收机设计\*

保 骏

(中国西南电子技术研究所, 成都 610036)

**摘 要:**设计了一种应用于中继卫星地面系统的多模式数传及测距接收机。在本设计中,以软件无线电理论作为指导思想,采用了 VLSI 可编程芯片作为算法主要实现器件,在一块 CPCI 标准 6U 板卡中集成了两路相互独立的信号通道,能够分别接收两路信息速率在 10 Mbit/s 以下的调制、编码、扩频方式均不相同的返向信号,并利用扩频码提取距离数据。调制方式包括 BPSK、QPSK、SQPSK、UQPSK,编码方式包括 RS、卷积、RS + 卷积。基于此,接收机还可应用于其它多通道、多模式的数传系统中。

**关键词:**TDRSS;地面系统;软件无线电;多通道多模式接收机

**中图分类号:**TN927   **文献标识码:**A   **doi:**10.3969/j.issn.1001-893x.2011.03.006

## Design of a Multi - mode Data Transmission and Range Receiver

BAO Jun

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

**Abstract:**A multi - mode data transmission and range receiver is designed for the ground system of TDRSS (Tracking and Data Relay Satellite System). Based on SDR(Software Defined Radio) theory, VLSI(Very Large Scale Integrated) programmable chip is used as the main device to realize algorithm. Two independent signal channels are integrated on a 6U standard CPCI interface card, which can receive two channels return signal with rate below 10Mbit/s and different modulation, coding and spectrum spreading modes, respectively, and the distance can be extracted from the PN code. The modulation modes include RS, convolution and RS + convolution. Based on the characteristics, this receiver can also be used to other multi - channel and multi - mode data transmission systems.

**Key words:**TDRSS; ground system; software defined radio(SDR); multi - channel multi - mode receiver

### 1 引 言

跟踪与数据中继卫星系统(TDRSS)是指一种利用地球同步卫星上的中继转发器,与地面系统相配合,可同时为多颗在轨中低高度航天器(卫星、飞船、空间站等)提供连续覆盖。作为一种天基测控通信系统,TDRSS具有高覆盖率、高数传速率、多目标测控通信、抗干扰性强等十分显著的特点。由于具有这些不可替代的特点与优势,TDRSS已经成为了航天测控通信系统的发展方向<sup>[1]</sup>。

在 TDRSS 的地面系统中,返向多模式数传及用户星测距接收机是核心单元。在传统测控系统中,地面系统接收机只需要完成一种信号模式的接收和解调,测轨和业务数据传输也是由不同的接收机完成的。但在 TDRSS 中,地面站接收机除了需要将测轨、数据传输统一考虑外,还得适应各类不同用户终端的信号模式,这都给接收机提出了较高的要求。本文主要针对这些特点,根据不同的信号模式,在设计时全面考虑适应性,使接收机满足各类任务的要求<sup>[2-4]</sup>。

\* 收稿日期:2011-01-06;修回日期:2011-03-16

## 2 硬件平台设计

返向多模式数传及用户星测距接收机采用基于 CPCI 总线的可重构硬件平台实现。根据目前市场情况,在设备中我们选择了美国 Altera 公司生产的 Stratix II 系列 FPGA 和美国 TI 公司生产的 C6000 系列 DSP 作为主要数字信号处理芯片。硬件平台结构如图 1 所示。

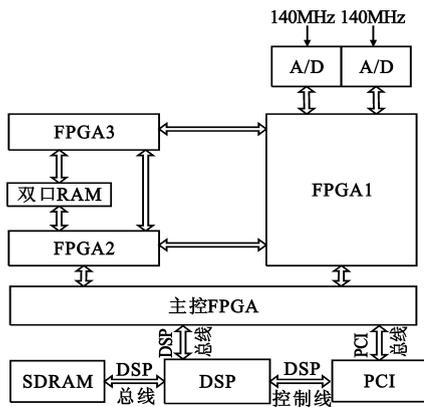


图 1 硬件平台结构  
Fig.1 Hardware platform structure

此硬件平台配置了两片高速 AD,为双通道接收板。两路返向接收机配置在一块下行板卡上。两路接收机相对独立,每一路返向接收机均可完成返向下行信号中任意一种调制模式信号的 PN 码跟踪、载波捕获跟踪、信号解扩、解调及数据位同步、帧同步、维特比/RS 译码,并且将译码后的数据通过 CPCI 总线上报到监控及数据处理计算机。其中 FPGA1 完成两路下行信号的 PN 码捕获、跟踪、载波捕获跟踪、信号解扩、解调及数据位同步功能,FPGA2、FPGA3 分别对应完成两路接收机的帧同步、维特比/RS 译码功能,主控 FPGA 完成数据的上报功能,DSP 完成对接收机的控制及相关数据计算功能。

## 3 中频信号选择

本系统中,中频信号是 140 MHz,带宽最大达到 40 MHz。用带通采样定理计算采样率时,出于抗频谱混叠的考虑,带宽按照 40 MHz 进行计算。其采样频率的计算如下:

$$\frac{2f_h}{k} \leq f_s \leq \frac{2f_l}{k-1} \quad (1)$$

式中,  $f_h$  为输入最高频率,  $f_l$  为输入最低频率,  $2 \leq k \leq \frac{f_h}{f_h - f_l}$ 。若  $f_h = 160$  MHz,  $f_l = 120$  MHz, 则

$2 \leq k \leq 4$ 。取  $k = 2$ , 则  $160 \text{ MHz} \leq f_s \leq 240 \text{ MHz}$ , 我们取  $f_s = 165 \text{ MHz}$ 。

根据带通采样原理,采用 165 MHz 系统钟会产生频谱倒置,需要在多普勒计算及预置中加以考虑。

## 4 接收机设计

由于返向接收信号的速率范围较大(1 kbit/s ~ 10 Mbit/s),且针对不同的信息速率,信号调制方式也不尽相同。在 150 kbit/s 以下,需要利用 PN 码对信号进行扩频处理,调制方式只有 BPSK、UQPSK; 150 kbit/s 以上不再扩频,但调制方式较复杂,有 BP-SK、QPSK、SQPSK、UQPSK 几种。针对这种要求,接收机的设计方法有所不同,因此我们以 150 kbit/s 作为界线分为低速接收机、中速接收机两类。低速接收机需要完成多扩频信号的解扩、解调,也可完成 150 kbit/s 以下的 BPSK 信号解调,150 kbit/s 以上的各种调制信号由中速接收机完成接收解调<sup>[5]</sup>。

接收机的结构框图如图 2 所示。



图 2 接收机结构框图  
Fig.2 Block diagram of receiver structure

### 4.1 低速接收机设计

返向低速数传解扩/解调器实现框图见图 3,下行 140 MHz 中频接收信号通过带通滤波器、AGC 放大器后 A/D 采样,均衡器、PN 码快速直接捕获、PN 码环、载波 Costas 环、位同步、维特比/RS 译码、帧同步、距离提取、控制器等功能模块均采用数字方式实现。

此接收机接收并解调以下信息速率低于 150 kbit/s 的各类调制信号:短码/长码扩频 BPSK 信号,长码用于提取距离数据;长码扩频 BPSK 信号(同时提取距离信息);非扩频 BPSK 信号;I 路扩频、Q 路不扩频的 UQPSK 调制信号。

输入的 140 MHz 中频调制信号经过带通滤波器及 AGC 放大器后,进行 A/D 采样,进入数字 Costas 环,采样频率 115 MHz。放大器动态范围为 50 dB。

通常,BPSK 扩频信号由 I、Q 两路 Costas 环完成载波跟踪及解调。输入的 I 路信号表达式为

$$s(t) = \sqrt{2} P_I PN_I(t) \cdot d_I(t) \sin(\omega t + \theta) \quad (2)$$

式中,  $d_I(t)$  为调制信息,  $PN_I(t)$  为扩频码(码环跟踪锁定之后解扩),  $\omega$  为输入中频载波角频率,  $\theta$  为输入信号初相。

DCO 输出两路相互正交的本地载波:

$$\begin{aligned} L_I(t) &= \sin(\omega_o t + \theta_o) \\ L_Q(t) &= \cos(\omega_o t + \theta_o) \end{aligned} \quad (3)$$

式中,  $\omega_o$  为 DCO 角频率,  $\theta_o$  为 DCO 初相。输入信号经过鉴相乘法器及 I. D 滤波器后得到:

$$\begin{aligned} Z_I(t) &= k_d d_I(t) PN(t) \cos \phi \\ Z_Q(t) &= k_d d_I(t) PN(t) \sin \phi \end{aligned} \quad (4)$$

式中,  $k_d$  为鉴相增益,  $\phi = (\omega t + \theta) - (\omega_o t + \theta_o) = \omega_e t + \theta_e$ 。

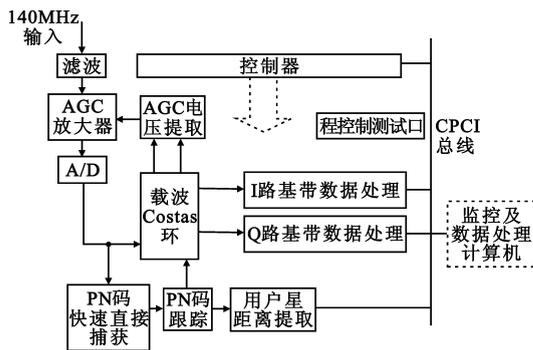


图 3 低速数传解扩/解调框图

Fig. 3 Block diagram of low-speed data transmission despreading/demodulation

在频率引导阶段, 将  $I$ 、 $Q$  两路相乘后得:

$$U_d(t) = 1/2 \cdot k_d^2 d_I^2(t) PN^2(t) \sin 2\phi \quad (5)$$

因:  $d_I(t) = \pm 1$ ,  $PN(t) = \pm 1$ ,  $d_I^2(t) = 1$ ,  $PN^2(t) = 1$ , 则:

$$U_d(t) = 1/2 \cdot k_d^2 \sin 2\phi = 1/2 \cdot k_d^2 \sin(2\omega_e t + 2\theta_e) \quad (6)$$

$U_d(t)$  经过 FFT 处理后可测得 2 倍的接收信号与本地载波的频率差, 据此对载波 DCO 进行频率设置, 使环路进入快捕带。同时, 根据载波多普勒频率换算出码钟多普勒频率, 对码钟 DCO 进行设置, 使 PN 码能够正确完成并行检测, 码环完成捕获跟踪。

码环锁定后, Costas 环经过解扩、积分清零滤波器后得到:

$$\begin{aligned} U_I(t) &= k_d d_I(t) \cos \phi \\ U_Q(t) &= k_d d_I(t) \sin \phi \end{aligned} \quad (7)$$

将  $I$ 、 $Q$  两路相乘后得:

$$U_d(t) = 1/2 k_d^2 d_I^2(t) \sin 2\phi \quad (8)$$

因  $d_I^2(t) = 1$ , 则:

$$U_d(t) = 1/2 \cdot k_d^2 \sin 2\phi = 1/2 \cdot k_d^2 \sin(2\omega_e t + 2\theta_e) \quad (9)$$

当 Costas 环未锁定时,  $U_d(t)$  经过环路滤波器后, 控制 DCO 频率、相位, 向减小跟踪误差的方向调整。环路锁定后,  $i$  支路输入信号与本地载波鉴相后获得  $I$  路扩频信号, 经解扩、解调后送位同步、维持比译码、帧同步便可获得  $I$  信息。 $q$  支路  $I$  路扩频信号输出能量为零, 而  $Q$  路扩频信号因与  $I$  路载波相位正好相差  $90^\circ$ , 所以在  $q$  支路输出最大, 由此经与  $PN_Q$  相关解扩后可获得  $Q$  信息。 $I$  路扩频信号在环路锁定后,  $i$  路输出最大,  $q$  路输出最小, 两路幅度相减 ( $I^2 - Q^2$ )、平滑后可获得载波锁定指示, 同时经过相应转换可获得 AGC 控制电压。

伪码跟踪采用非相干延时锁定环, PN 码先锁定载波后锁定。对双  $\Delta$  环, 捕获范围宽, 容易锁定; 对单  $\Delta$  环, 相位抖动小, 测距精度高。定时误差提取采用早晚门鉴别法, 早门相关值减晚门相关值得出误差值, 然后经过环路滤波器调整 DCO 改变本地码相位, 完成锁定。利用码环时间误差鉴别特性, 本地码可以锁定在鉴别曲线的零点, 与输入伪码相位相同。适当减小环路带宽可以减小环路的相位抖动, 因此, 在本套设备中, 为了提供高精度的距离数据, 故采取了单  $\Delta$  环。

用户星测距终端与反向低速数传解扩解调器设计在一起, 利用低速数传解扩解调器中的码跟踪环完成接收伪码的全“1”脉冲和码钟相位提取, 同时前向信号调制器将发射伪码全“1”及发射伪码码钟相位送到用户星测距终端, 完成距离提取。分为测距粗距离和细距离, 粗距离即收发时延间的码元个数, 细距离即收发码钟的相位差。

#### 4.2 中速接收机设计

中速数传接收机输入信号速率在 0.15 ~ 20 Mbit/s 之间连续可变, 调制方式为 BPSK、QPSK、UQPSK、SQPSK, 根据不同的调制方式采用不同的解调策略。

在中速数传接收机中, 每条支路输出信号直接通过低通滤波器, 一条支路进入鉴相器获取相位误差控制 NCO 除去载波; 一条支路通过重采样获取位同步信息, 得到的基带信号经过均衡后判决输出。解调器框图如图 4 所示。

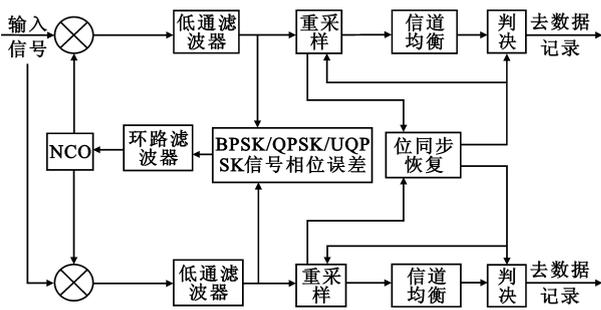


图 4 中速数传接收机结构

Fig. 4 Structure of middle-speed data transmission receiver

由于输入信号的调制方式分别为 QPSK、UQPSK、BPSK、SQPSK 等多种调制体制, 对不同的调制方式有不同的相位鉴别方式, 但是其中的某些电路还是可以复用的。

#### 4.2.1 QPSK/SQPSK 鉴相

如图 5 所示, 对于 QPSK/SQPSK, 其鉴相器可以复用为 Costas 算法。由于 Costas 算法具有矩形鉴相特性, 故鉴相灵敏度(即鉴相特性在稳定平衡点处的斜率)非常大, 可使 PLL 环路增益提高, 从而降低静态相位误差, 这对改善接收系统误码率性能是有利的。Costas 算法得到的相位误差为<sup>[6]</sup>

$$U_{d_{QPSK}} = \text{Sgn}[I * Q * (I + Q) * (I - Q)] \quad (10)$$

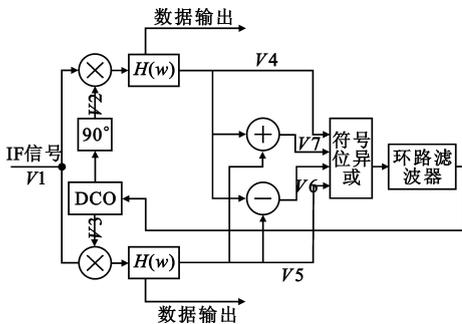


图 5 QPSK/SQPSK 载波提取

Fig. 5 QPSK/SQPSK carrier recovery

假设由 A/D 输入的 QPSK 信号为

$$V1 = X(t) \cos(W_0 t + \beta_1) + Y(t) \sin(W_0 t + \beta_1) \quad (11)$$

式中,  $X(t)$ 、 $Y(t)$  为 I、Q 路调制信号,  $W_0$  为输入中频载波角频率,  $\beta_1$  为输入信号初相。

数控振荡器 DCO 的输出频率为

$$u_c = U_c \cos(W_0 t + \beta_2) \quad (12)$$

式中,  $U_c$  为 DCO 输出幅度,  $\beta_2$  为 DCO 初相。则 I、Q 两路信号  $V4$ 、 $V5$  分别为

$$V4 = \frac{K_m U_c}{2} [X(t) \sin \beta + Y(t) \cos \beta] \quad (13)$$

$$V5 = \frac{K_m U_c}{2} [X(t) \sin(\beta + \frac{\pi}{2}) + Y(t) \cos(\beta + \frac{\pi}{2})] \quad (14)$$

式中,  $K_m$  为鉴相增益,  $\beta = \beta_1 - \beta_2$ 。

$V4$ 、 $V5$  在相乘器中相乘后得到:

$$V4 \times V5 = (\frac{K_m U_c}{2})^2 X(t) Y(t) \cos 2\beta \quad (15)$$

而相加器和相减器输出的  $V6$ 、 $V7$  信号在相乘器中相乘后得到:

$$V6 \times V7 = (\frac{K_m U_c}{2})^2 X(t) Y(t) \sin 2\beta \quad (16)$$

式(15)和式(16)相乘, 得到误差电压:

$$U_d = K_d \sin 4\beta \quad (17)$$

式中,  $K_d = \frac{1}{2} (\frac{K_m U_c}{2})^4$ 。

再对式(17)取符号位, 得到<sup>[7,8]</sup>:

$$U = \text{Sgn} U_d = \text{Sgn}(K_d \sin 4\beta) \quad (18)$$

#### 4.2.2 UQPSK 鉴相

对于 UQPSK 如图 6 所示。

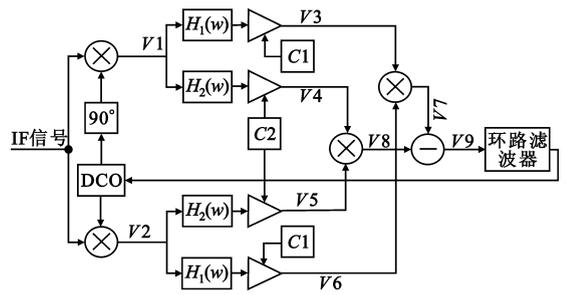


图 6 UQPSK/BPSK 载波提取

Fig. 6 UQPSK/BPSK carrier recovery

设  $P_i$  为  $i$  支路信号能量,  $d_i$  为  $i$  支路基带信号,  $d_{ij}$  为  $i$  支路信号通过第  $j$  个滤波器的输出,  $C_i$  为支路系数,  $(C_2/C_1)_{\text{OPT}}^2 = P_2 T_2 / P_1 T_1$ ,  $T_i$  为  $i$  支路的码周期,  $\varphi$  为误差角度。

分析方法与 QPSK 鉴相类似, 最后可以得到以下结论:

对于 UQPSK 信号, 其相位误差的提取为

$$U_{d_{UQPSK}} = [C_1^2 (P_1 d_{11}^2 - P_2 d_{21}^2) - C_2^2 (P_1 d_{12}^2 - P_2 d_{22}^2)] \sin 2\varphi / 8 \quad (19)$$

BPSK 信号是 UQPSK 的特例, 令  $C_2 = 0$  即可获得 BPSK 的鉴相误差<sup>[9-10]</sup>。

## 5 结束语

本文对 TDRSS 反向链路信号进行了分析,提出了一种基于大规模 FPGA、DSP 器件、遵循软件无线电设计思想的高集成度 TDRSS 反向多模式数传及用户星测距接收机的设计方法,最终通过硬件电路得以实现,并成功运用于实际系统中,针对各类用户终端的实战任务验证了这种设计方案的合理性和可行性。此接收机的设计具有集成度高、扩展性强、处理信号模式多、处理信号样式多、范围宽、上下行信号调制的信息速率范围较广、设备达到的指标要求高等特点。随着技术的进一步发展,接收机在数据实时性要求上需要进一步提高。

## 参考文献:

- [1] 信息产业部电子第十研究所.统一测控讲义[M].成都:电讯技术编辑部,1998:12-13.  
The 10th Institute of Ministry of Electronic Industry. Unified TT&C System[M]. Chengdu: Telecommunication Engineering Agency, 1998: 12-13. (in Chinese)
- [2] 冯贵年,于志坚.跟踪与数据中继卫星系统的现状和发展[J].中国航天,2004(1):16-19.  
FENG Gui-nian, YU Zhi-jian. Situation and Development of TDRSS[J]. Aerospace China, 2004(1): 16-19. (in Chinese)
- [3] 施为华. TDRSS 系统反向链路 PN 码的捕获研究[C]//2002 年航天测控技术研讨会论文集.成都:电讯技术编辑部,2002:45-46.  
SHI Wei-hua. Research on Return Link PN Code Capture for TDRSS[C]//Proceedings of 2002 Aerospace TT&C Technology Symposium. Chengdu: Telecommunication Engineering Agency, 2002: 45-46. (in Chinese)
- [4] 信息产业部电子第十研究所.跟踪与数据中继卫星系统的研究[M].成都:电讯技术编辑部,1999.  
The 10th Institute of Ministry of Information Industry. Study on TDRSS[M]. Chengdu: Telecommunication Engineering Agency, 1999: 27-29. (in Chinese)
- [5] 刘嘉兴.近空间跟踪与数据中继系统的初步设想[J].电讯技术,2008,48(5):46-50.  
LIU Jia-xing. A Tentative Idea for Nearspace Tracking and Data Relay System(TDRS)[J]. Telecommunication Engineering, 2008, 48(5): 46-50. (in Chinese)
- [6] Flaherty Roger, Stocklin Frank, Weinberg Aaron. Evolution of NASA's Near-earth Tracking and Data Relay Satellite System[R]. Greenbelt: Goddard Space Flight Center, 2006.
- [7] 张显辉,沈国松. SQPSK 调制体制在跟踪与数据中继卫星中的应用[J].遥测遥控,2007,28(s1):26-29.  
ZHANG Xian-hui, SHEN Guo-song. Application of SQPSK Modulation in TDRSS[J]. Journal of Telemetry, Tracking and Command, 2007, 28(s1): 26-29. (in Chinese)
- [8] 辛洁,赵健东,孙运强.基于 FPGA 的四相移键控调制解调器的建模与设计[J].研究与开发,2009,28(1):52-54.  
XIN Jie, ZHAO Jian-dong, SUN Yun-qiang. Modeling and designing based on FPGA for digital QPSK modulator and demodulator[J]. Foreign Electronic Measurement Technology, 2009, 28(1): 52-54. (in Chinese)
- [9] 刘秀兰,王淑敏.基于软件无线电的 QPSK 调制的设计[J].计算机仿真,2008,25(11):309-311.  
LIU Xiu-lan, WANG Shu-min. Design of QPSK Modulation Based on Software Radio[J]. Computers Simulation, 2008, 25(11): 309-311. (in Chinese)
- [10] 李冰清,冯小平,王俊刚,等.基于 FPGA 的 QPSK 及 O-QPSK 信号调制和解调电路设计[J].电子元器件应用,2008,10(4):41-43.  
LI Bing-qing, FENG Xiao-ping, WANG Jun-gang, et al. QPSK and OQPSK Signal Modulation-demodulation Circuit Design Based on FPGA[J]. Electronic Component & Device Applications, 2008, 10(4): 41-43. (in Chinese)

## 作者简介:

保骏(1977-),男,四川广元人,2000年和2010年于电子科技大学获学士学位和硕士学位,现为工程师,主要研究方向为航天测控信号处理。

BAO Jun was born in Guangyuan, Sichuan Province, in 1977. He received the B.S. degree and the M.S. degree in University of Electronic Science and Technology of China in 2000 and 2010, respectively. He is now an engineer. His research direction is astronautics signal processing.

Email: tbaojun@139.com