

文章编号: 1001 - 893X(2010)12 - 0039 - 04

数字光端机的二次复分接设计^{*}

李颖宏, 耿玉明, 田红芳

(北方工业大学 机电工程学院, 北京 100144)

摘要:介绍了数字光端机的工作原理, 利用在线系统可编程技术和现场可编程逻辑阵列 FPGA 进行复分接设计, 包括硬件设计、软件设计和测试。详细介绍了复接和分接, 设计一种同步按字节的二次复接方式, 实现了视频、音频、数据、网络信号的可靠传输, 对提高传输信道容量、节约光纤资源有一定的实用意义。

关键词:光通信; 数字复分接; 数字光端机; FPGA

中图分类号: TN914 **文献标识码:** A doi: 10.3969/j.issn.1001-893x.2010.12.009

Design of Secondary Multiplexing and De-multiplexing of Digital Optical Translator and Receiver

LI Ying-hong, GENG Yu-ming, TIAN Hong-fang

(Institute of Mechanical Electrical and Engineering, North
China University of Technology, Beijing 100144, China)

Abstract: The principle of digital optical translator and receiver is introduced and the design of multiplexing and de-multiplexing is accomplished with the in-system programmable technology and field programmable logic array FPGA. The whole design is mainly divided into the hardware design, software design and test. The parts of multiplexing and de-multiplexing are emphasized. A method of secondary synchronous multiplexing by byte is provided and the reliable transmission of video, audio, data and network signal is realized. The design has practical signification to enhance channel capability and save fiber source.

Key words: optical communication; digital multiplexing and de-multiplexing; digital optical translator and receiver; FPGA

1 引言

目前, 大量的信息都是通过光纤传输的, 随着传输信息种类的增多, 传统的只能传输单一信息的传输设备, 如只传输视频或只传输网络的设备各自独占光纤, 造成了光纤资源的浪费。复分接技术是利用时分复用技术, 将不同的数据进行合并和分离, 有

利于多种信息的传输^[1]。可编程逻辑器件(FPGA)的应用使得复分接技术的实现变得容易。FPGA集成度很高, 可以完成极其复杂的时序和组合逻辑电路功能, 适用于高速、高密度的数字逻辑电路设计领域^[2]。目前一些光端机采用的复分接方式不够灵活, 造成信道利用率低。为此, 本文提出一种二次复分接方法, 将不同速率的数据灵活处理后, 复接在一起进行传输, 取得了很好的效果。

^{*} 收稿日期: 2010 - 08 - 18; 修回日期: 2010 - 11 - 09

基金项目: 北京市教委科技发展计划面上项目(KM200610009005)

Foundation Item: The Science and Technology Project of Beijing Municipal Education Commission(No. KM200610009005)

2 系统构成

通过光纤进行信息传输的系统是由光传输设备和光纤组成^[3],其中的光传输设备是成对使用的,简称为光端机。光端机的工作原理如图 1 所示。

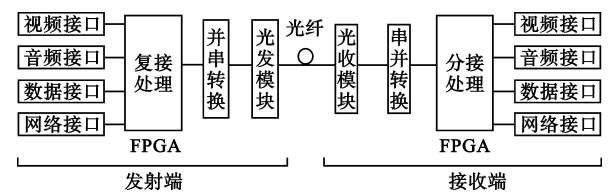


图 1 光端机原理
Fig.1 Schematic diagram of optical translator and receiver

3 设计原理

设计为单模单光纤传输 2 路视频、2 路立体声音频、8 路数据及 1 路以太网的数据。光端机的传输分为正反两个通道,设计原理基本相同,本文只以正向通道的设计为例进行说明。

3.1 硬件设计

视频接口:AD 部分采用 AD9280 芯片,15 MHz 采样,8 位量化数据输出;DA 部分采用 AD9708 芯片,工作频率15 MHz,8 位数据输入。

音频接口:AD 部分采用 CS5340 芯片,将左右声道音频分别用78.125 kHz时钟采样 24 位量化加上 8 位同步码,两个声道共 64 位组成一位5 Mbit/s的数据输出。DA 部分采用 CS4344 芯片,将左右声道音频还原。

数据接口:采用 MAX232 芯片,完成 232 数据接口电平和 TTL 电平转换。

网络接口:采用 KSZ8995 芯片,发射部分将 100 Mbit/s以太网数据转换成 5 位速率为 25 Mbit/s 的数据,其中 1 位是使能数据。接收部分将 5 位 25 Mbit/s的数据转换成100 Mbit/s以太网数据。

FPGA:采用 Altera ep2c5 芯片,具体工作由软件设计完成。

转换部分:并串转换部分采用 LV1023 芯片,串并转换部分采用 LV1224 芯片。

3.2 软件设计

整个软件设计在 QUARTUS II 下用 VHDL 语言编程实现^[4]。

3.2.1 FPGA 对各个接口数据的采集

数据采集情况如表 1 所示。

表 1 信号数据的采集情况

Table 1 Collection statistics of signal data			
信号	信号数量	每路信号占信道数	速率/(Mbit/s)
视频	2	8	15
音频	2	1	5
数据	8	1	5
网络	1	5	25

3.2.2 复接

复接是设计的重点。数字复接的方法按照各支路信号的交织长度分为按位复接、按字复接和按帧复接^[5]。按位复接方法对设备要求简单,存储容量小,较易实现,但要求各个支路码速和相位都相同。按帧复接时不破坏原来各帧的结构,有利于交换,但要用很大容量的缓冲存储器。结合以上两种复接方法的特点,本设计采用按字复接的方法,此种方法既灵活,又不需要大容量的缓冲存储器,一个码字由一个字节即 8 位码组成。

数字复接方式从复接中各支路信号时钟间的关系角度分为同步复接、异步复接与准同步复接^[5]。如果各支路信号的时钟并非来自同一时钟源,各信号之间不存在同步关系,称为异步复接。对于异步复接一般都要通过异步 FIFO 等进行异步数据同步化,如处理不当,容易进入亚稳态。准同步复接相对于同步复接技术来说增加了码速调整和码速恢复的环节。本设计采用同步复接的方式,与以上两种方式相比,既不易进入亚稳态,又没有码速处理的环节,系统更稳定可靠。

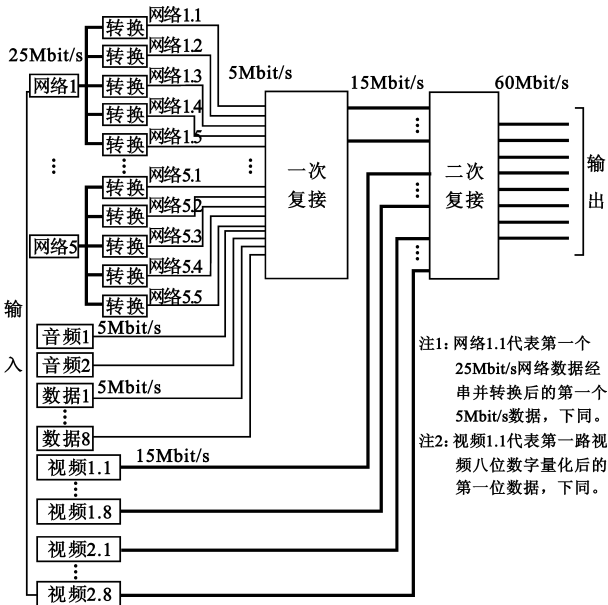


图 2 复接原理
Fig.2 Multiplexing principle

同步复接方式的各支路信号使用的时钟都是由一个时钟提供,而从表 1 看出本系统要复接的数据速率有 3 种。一次复接是不可能完成的,因而本设计提出了一种二次同步按字节复接的方法。它将各种不同速率的数据进行处理,使其能够灵活地组合在一起,在保证了对不同速率数据传输的同时,也使信道的利用率大大提高。复接原理如图 2 所示。

每次复接 8 位数据,其中前七位为有效数据,第八位为标志位,分接时同步用。具体复接过程如下:

(1)网络数据的处理

利用 FPGA 内部的移位寄存器对网络数据进行串并转换,将 5 个 25 Mbit/s 的网络数据转换成 25 个 5 Mbit/s 的数据。

(2)一次复接

利用 15 MHz 时钟的上升沿触发一个模为 3 的计数器。一次复接是复接 5 Mbit/s 数据,复接后为 15 Mbit/s 数据,复接分为两组,具体过程如图 3 所示。

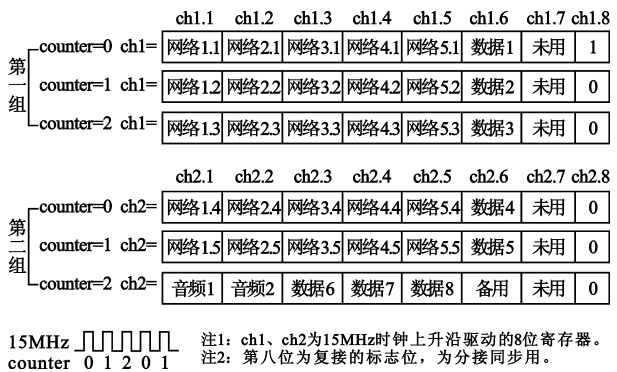


图 3 一次复接原理
Fig.3 The primary multiplexing principle

(3)二次复接

利用 60 MHz 时钟的上升沿触发一个模为 4 的计数器。二次复接是复接一次复接后的 15 Mbit/s 数据,复接后为 60 Mbit/s 数据,具体过程如图 4 所示。

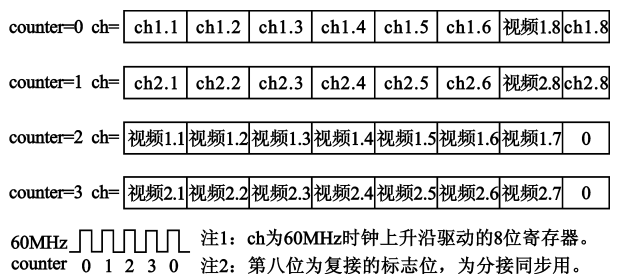


图 4 二次复接原理
Fig.4 The secondary multiplexing principle

3.2.3 分接

分接是复接的逆过程,在恢复 60 MHz 时钟的控制下完成 12 个节拍,由接收到的标志位来控制节拍的起始。恢复 60 MHz 时钟是由串并转换芯片送给的,其它时钟由此时钟分频得到。分接后的视频数据每隔 4 节拍变化一次,其速率为 15 Mbit/s,其它的数据每隔 12 节拍变化一次,其速率为 5 Mbit/s。用 15 MHz 恢复时钟将分接后的视频数据送到视频接口,用 5 MHz 恢复时钟分别将分接后的音频和数据送到音频接口和数据接口。对于分接后网络的 5 Mbit/s 数据必须进行处理,将 25 个 5 Mbit/s 的数据,还原成 5 个 25 Mbit/s 的数据。做法是在 FPGA 内部用 25 MHz 恢复时钟串行读取 5 个 5 Mbit/s 的数据,完成并串转换,再将 5 个 25 Mbit/s 的数据送到网络接口。分接过程如图 5 所示。

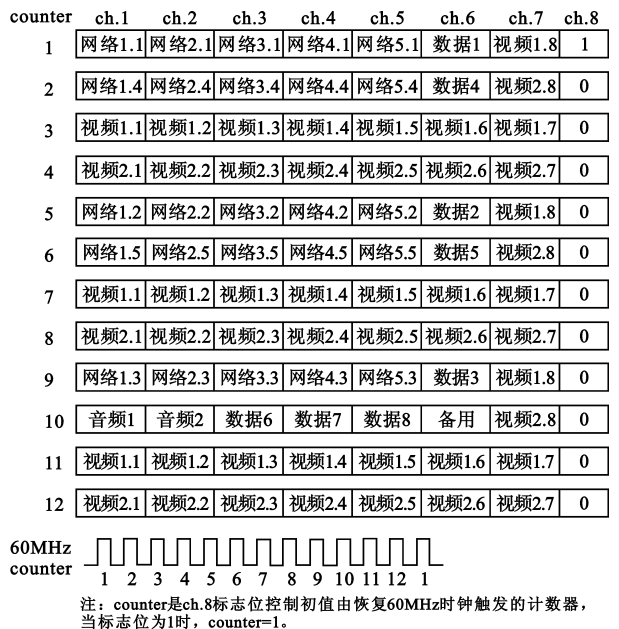


图 5 分接原理
Fig.5 De-multiplexing principle

4 测 试

将编译好的目标文件下载到实验板 FPGA 上进行了测试。复接的过程中除了第八通道复接的标志位外,其它通道复接的全部是有效数据,信道利用率高。对于信号指标,经查阅国内同类技术资料并对一些产品进行实际测量,再与本系统各项性能指标作比较,结果表明本系统视频和音频的信噪比性能指标优于国内同类技术产品性能指标,如表 2 所示。

表 2 信号指标
Table 2 Signal parameters

产品	视频		音频		数据		网络	
	带宽	信噪比/dB	带宽	信噪比/dB	速率/(kbit/s)	误码率	工作模式	丢包率
本设计	50 Hz ~ 8 MHz	≥67	20 Hz ~ 20 kHz	≥85	0 ~ 256	≤10 ⁻⁹	10/100M 自适应以太网	0
其它产品	50 Hz ~ 8 MHz	≥65	20 Hz ~ 20 kHz	≥80	0 ~ 256	≤10 ⁻⁹	10/100M 自适应以太网	0

5 结束语

本文研究了数字光端机的复分接方式,根据视频、音频、数据及网络等信号速率的不同,采用了二次复分接的方式,将不同速率信号的数据进行调整处理,二次复接后传输。测试表明,采用此种复接方式的光端机其信号指标好,性能稳定,信道利用率高,节省光纤资源,可广泛应用于智能交通、安防和工业监控等领域。把电话和 E1 同视频、音频、数据及网络信号复接在一起传输是进一步的研究方向。

参考文献:

[1] 褚改霞,潘卫,王栋,等.基于 FPGA 的多路数字信号复分接器的设计[J].电子技术应用,2009(5):43-46.
CHU Gai-xia, PAN Wei, WANG Dong, et al. Design of multi-channel digital signal multiplexer/demultiplexer based on FPGA[J]. Application of Electronic Technology, 2009 (5):43-46. (in Chinese)

[2] 王诚,吴继华,范丽珍,等. ALTERA FPGA/CPLD 设计[M].北京:人民邮电出版社,2005:2-3.
WANG Cheng, WU Ji-hua, FAN Li-zhen, et al. Design of ALTERA FPGA/CPLD[M]. Beijing: People's Telecommunications and Posts Press, 2005:2-3. (in Chinese)

[3] 邱昆.光纤通信导论[M].成都:电子科技大学出版社,1995:111-117.
QIU Kun. The introduction of fiber communication[M]. Chengdu:University of Electronic Science and Technology of

China Press, 1995:111-117. (in Chinese)

[4] 刘绍汉,杜灶生,刘新民. VHDL 芯片设计[M]. 北京:清华大学出版社,2004:151-156.
LIU Shao-han, DU Zao-sheng, LIU Xin-min. The design of VHDL chip[M]. Beijing: Tsinghua University Press, 2004:151-156. (in Chinese)

[5] 孙莉萍,顾美康,李莉.基于 FPGA 的数字复接器的设计[J].中小企业科技,2007(7):177-178.
SUN Li-ping, GU Mei-kang, LI Li. Design of digital multiplexer based on FPGA[J]. Small and Medium Enterprises Technology, 2007(7):177-178. (in Chinese)

作者简介:

李颖宏(1968-),女,甘肃兰州人,博士,教授,主要研究方向为智能控制装置及现场总线技术;
LI Ying-hong was born in Lanzhou, Gansu Province, in 1968. She is now a professor with the Ph. D. degree. Her research concerns intelligent control and field bus technology.
Email: lilin_860905@163.com

耿玉明(1977-),男,内蒙古赤峰人,硕士研究生,主要研究方向为智能控制及现场总线技术;
GENG Yu-ming was born in Chifeng, Inner Mongolia Autonomous Region, in 1977. He is now a graduate student. His research concerns intelligent control and field bus technology.

田红芳(1968-),女,辽宁黑山人,1994 年获硕士学位,现为教授,主要研究方向为楼宇自动化及 PLC 技术。
TIAN Hong-fang was born in Heishan, Liaoning Province, in 1968. She received the M. S. degree in 1994. Her research concerns building automation and PLC technology.

本刊编辑部恭祝广大作者和读者
新年快乐! 万事如意!