

文章编号: 1001 - 893X(2010)08 - 0071 - 05

超短波通信电台的低成本信号处理模块设计*

姚元飞

(中国西南电子技术研究所, 成都 610036)

摘要:介绍了超短波通信电台的低成本信号处理模块的设计方法和技巧。借助 XILINX 公司的低成本 FPGA, 采用软件无线电技术, 实现了多种调制方式的中频调制解调和语音静噪功能。由于核心技术均是在一块 FPGA 芯片上通过硬件描述语言编程实现的, 所以此种设计方法在很大程度上降低了硬件成本, 也为新功能的扩充留有余地。另外, 通过反复实验和使用, 验证了各项技术指标均达到了电台技术要求, 并且通信效果良好。

关键词:航空通信; 超短波通信电台; 信号处理; 软件无线电; 中频调制解调; 静噪

中图分类号: TN924 **文献标识码:** A **doi:** 10.3969/j.issn.1001-893x.2010.08.015

Design of Low - cost Signal Processing Module for VHF Radio

YAO Yuan - fei

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

Abstract: The design method and techniques for low - cost signal processing module of ultrashort wave or VHF (Very High Frequency) radio are introduced. With low - cost XILINX's FPGA, using software radio technology, a variety of modulation of the IF (Intermediate Frequency) modulation and demodulation and the quieting tone function are achieved. Because the core technologies are realized in an FPGA chip through hardware description language programming, this design method can reduce the hardware cost to a great extent, and is also conservative for the new function expansion. In addition, repeated experiments and application verify that the technical specifications meet the requirements of radio and the radio possesses good communication performance.

Key words: aviation communication; VHF radio; signal processing; software radio; IF modulation and demodulation; quieting tone

1 引言

超短波通信电台是面向航空通信领域开发的新型电台, 为了具有比较强的市场竞争力, 开发的新型电台必须在满足性能指标的前提下, 尽量降低设备成本。本文介绍的信号处理模块, 采用中频带通采样的软件无线电结构, 仅借助一块低成本 FPGA 和简单的外围电路, 便实现了 AM、FM、FH(跳频)语音和数据通信的中频信号处理功能, 满足了各项性能指标要求, 很大程度上降低了设备成本。

本文首先介绍了信号处理模块的硬件平台设计,

分析了硬件平台的组成及其功能; 然后对 AM、FM、MSK、FH 语音和语音静噪的信号处理模块软件设计进行了分析和介绍, 其中, 重点介绍了语音静噪设计方法和基于 FH 语音解调的码元同步设计方法; 最后, 通过实验数据验证了信号处理模块的研究成果。

常规 AM/FM 语音通信是超短波通信电台最常用的两种语音通信方式, 其调制解调技术比较成熟, 但如何有效判断语音质量好坏、稳定地实现语音静噪功能却是一个技术难题。本文介绍的中频静噪和音频静噪相结合的数字静噪设计方法, 与其它静噪设计方法^[1]相比, 具有设计简单、灵活性大、抗干扰能力强等优点。

* 收稿日期: 2010 - 03 - 19; 修回日期: 2010 - 07 - 06

MSK 数传和 FH 话音通信也是超短波通信电台常用的通信方式,通过差分解调的方法,即可以对两种通信方式进行解调,并且该解调算法对收发两端的频偏和相移不敏感,可以不必估计和校正收发载波间的频偏和相移^[2]。但是,运用该解调算法对码元同步的要求比较严格,特别是对于 FH 话音通信方式,在频率跳变的瞬间如何实现精确的码元同步,更是一个比较难的课题。本文介绍的基于数字锁相环和抗干扰滤波器的码元同步方法,具有同步精度高、抗干扰能力强等优点。

2 硬件平台设计

信号处理模块硬件平台实现框图如图 1 所示,

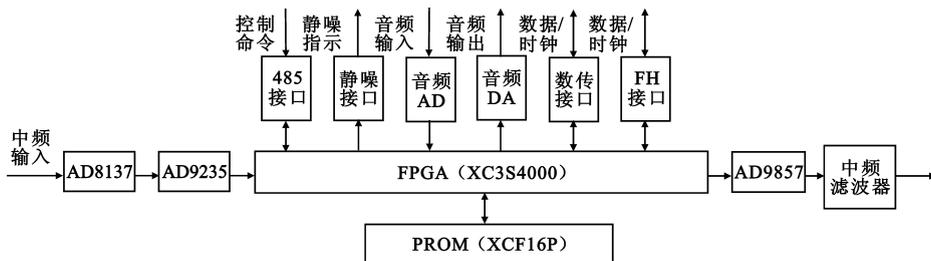


图 1 信号处理模块硬件平台实现框图

Fig. 1 Block diagram of realizing signal processing module hardware platform

通过以上对硬件平台组成的分析可以看出,采用软件无线电技术的信号处理模块主要功能均是通过硬件描述语言编程的方式实现,硬件平台相对简单。另外,所选器件均是性价比很高的器件,不但可以满足性能指标要求,而且成本比较低。因此,本文介绍的信号处理模块设计方法不但可以满足超短波通信电台信号处理模块的性能指标要求,而且具有低成本的优势。

3 软件设计

采用软件无线电技术的信号处理模块,核心技术均是通过软件编程的方式实现。在设计过程中,使用 Top - Down 设计思想,按照子模块功能相对独立、子模块内部联系尽量紧密、子模块间的连接尽量简单的原则,将信号处理模块划分为中频 AM 解调子模块、中频 FM 调制子模块、中频 FM 解调子模块、话音静噪子模块、中频 MSK 数传(中频 FH 话音)调制子模块、中频 MSK 数传解调子模块、中频 FH 话音解调子模块等 7 个子模块。

硬件平台的组成主要包括可编程逻辑器件(FPGA)、数字上变频器、ADC 驱动器、中频 AD 转换器、音频 ADC/DAC 转换器、中频滤波器等核心器件。在设计过程中,所选用的器件都是在满足功能和性能指标的前提下,充分考虑经济性作出的选型。其中,可编程逻辑器件^[3]选用 XILINX 公司低成本的 Spartan - 3 系列 FPGA 芯片,数字上变频器选用 AD 公司的数字上变频器 AD9857,ADC 驱动器选用 AD 公司的差分 ADC 驱动器 AD8137,中频 AD 转换器选用 AD 公司的 12 位高速 AD 转换器 AD9235,音频 ADC/DAC 转换器选用 TI 公司的 24 位音频 ADC/DAC 转换器 PCM3060,中频滤波器选用天奥电子公司 STXF 系列的晶体滤波器。

3.1 中频 AM 解调子模块

常规 AM 信号表达式为^[4]

$$S_{AM}(n) = A(n)\cos(\omega_c n + \theta_0) \quad (1)$$

式中, $A(n) = A_0 + m(n)$, $A_0 > |m(n)|$, A_0 为直流分量, $m(n)$ 为调制信号; ω_c 为载波频率; θ_0 为载波的初始相位。

对信号进行正交分解,得到同相分量和正交分量分别为

$$X_I(n) = A(n)\cos(\theta_0) \quad (2)$$

$$X_Q(n) = A(n)\sin(\theta_0) \quad (3)$$

对同相和正交分量平方之和开方,可以得到:

$$\sqrt{X_I^2(n) + X_Q^2(n)} = A_0 + m(n) \quad (4)$$

在式(4)的基础上,减去直流分量 A_0 就可以得到调制信号 $m(n)$ 。该方法具有较强的抗载频失配能力,也就是说本地载波与信号载波之间允许一定的频率偏差。

3.2 中频 FM 调制子模块

FM 是载波的瞬时频率随调制信号成线性变化

的一种调制方式,其数学表达式为

$$S(t) = A\cos(\omega_c t + k_f \int_0^t f(t) dt) \quad (5)$$

式中, A 为信号幅度, ω_c 为载波角频率, k_f 为调制系数, $f(t)$ 为调制信号。

把式(5)展开,并且令 $\phi = k_f \int_0^t f(t) dt$,则可以

得到:

$$S(t) = A\cos(\omega_c t)\cos\phi - A\sin(\omega_c t)\sin\phi \quad (6)$$

式中, ϕ 为调制信号的瞬时相位。

根据式(5)和式(6),可构成中频 FM 调制子模块实现框图,如图 2 所示,其中虚线框中为数字上变频器 AD9857 正交调制模式实现框图^[5]。

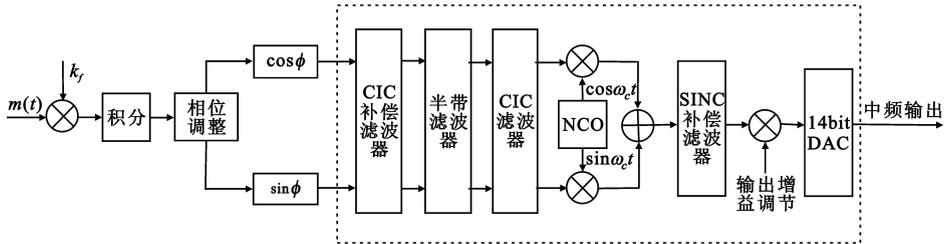


图 2 中频 FM 调制子模块实现框图

Fig.2 Block diagram of realizing IF FM modulation sub-module

3.3 中频 FM 解调子模块

中频 FM 解调子模块实现框图如图 3 所示,在设计过程中,采用 Costas 环进行 FM 解调^[6],首先对

输入的中频 FM 信号进行采样,通过滤波、内插,得到高速率的数字中频信号,然后利用锁相环进行 FM 解调,最后对解调后信号进行低通滤波,便可以恢复出数字语音信号。

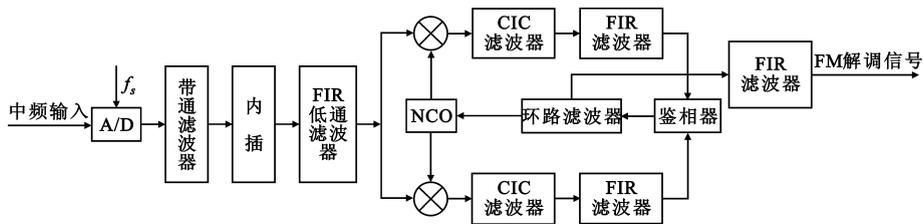


图 3 中频 FM 解调子模块实现框图

Fig.3 Block diagram of realizing IF FM demodulation sub-module

3.4 语音静噪子模块

在常规 AM/FM 语音通信方式下,当接收端解调出的语音 SINAD(信号-噪声及失真比)很差、语音可懂度很低时,噪音会让收听者难以忍受,这时就需要采用静噪技术将语音关断。如果语音静噪设计不当的话,接收端输出的语音就会时断时续,或者在语音可懂度很低的时候,语音输出没有被关断,或者在语音可懂度很高的时候,语音输出反而被关断了,因此语音静噪技术是语音通信中很关键的一项技术。

号比较强的情况,再通过音频静噪处理判断是否打开静噪功能。另外,中频静噪判决设置两个门限,一个为打开静噪功能门限,一个为关掉静噪功能门限,这样静噪开和静噪关之间可以留有一定的回滞。

本文介绍的静噪设计方法是运用中频静噪和音频静噪相结合的静噪方式,采取连续多样点检测判决方法实现静噪功能,实现框图如图 4 所示。

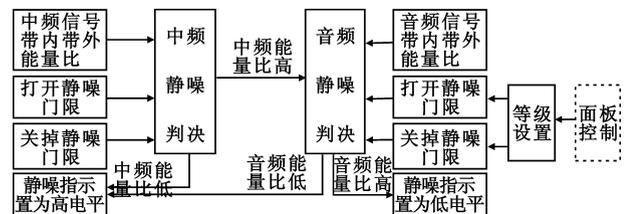


图 4 语音静噪子模块实现框图

Fig.4 Block diagram of realizing quieting tone sub-module

中频静噪处理的目的主要是为了判断中频信号的有无和强弱,在无中频信号和中频信号很弱的情况下,直接打开静噪功能,关掉音频输出;在中频信

音频静噪处理的主要目的是,在中频信号比较强的情况下,判断音频信号的有无和强弱,在无音频信号和音频信号很弱的情况下,直接打开静噪功能,

关掉音频输出;在音频信号比较强的情况,关掉静噪功能,输出音频信号。另外,在音频静噪的判决过程中,设置了32个等级,每个等级包括两个门限,一个为打开静噪功能门限,一个为关掉静噪功能门限,通过这样的设计方法,不但可以满足静噪回滞要求,而且可以通过电台面板设置32个静噪等级。

通过中频静噪和音频静噪相结合的静噪处理方法,不但使得静噪的响应时间比较短,可靠性比较高,而且,在不同使用场合、不同信号强度的情况下,可以通过电台面板调节静噪等级的办法,达到最好的静噪效果。

3.5 中频 MSK 数传调制(中频 FH 话音调制)子模块

MSK 为最小频移键控,其信号表达式可写为^[7]

$$S_{msk}(t) = A \cos(\omega_c t + \frac{\pi a_k}{2T_s} t + \varphi_k), \quad (k-1)T_s \leq t \leq kT_s \quad (7)$$

式中, A 为信号幅度, ω_c 为载波频率, T_s 为码元宽度, a_k 和 φ_k 分别为第 k 个码元中的信息和相位常数。

根据 MSK 信号特性,式(7)也可表示为

$$S_{msk}(t) = A \cos \varphi_k \cos(\frac{\pi t}{2T_s}) \cos \omega_c t - A a_k \cos \varphi_k \sin(\frac{\pi t}{2T_s}) \sin \omega_c t, \quad (k-1)T_s \leq t \leq kT_s \quad (8)$$

根据式(8),即可实现中频 MSK 数传调制功能。另外,中频 FH 话音调制子模块的实现方法同中频 MSK 数传调制子模块相同,只不过基带数据是经 CVSD 编码和跳频处理后的数据流。

3.6 中频 MSK 数传解调(中频 FH 话音解调)子模块

中频 MSK 数传解调(中频 FH 话音解调)子模块实现框图如图 5 所示。首先对输入的中频信号进行采样,通过滤波、内插、数字下变频,得到基带 I、Q 信号,然后通过差分解调、码元同步、抽样判决恢复出基带数据。

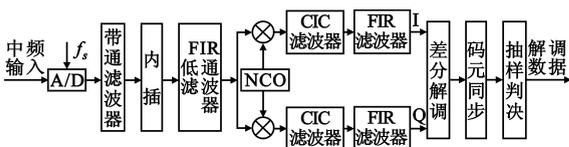


图 5 中频 MSK 数传解调子模块实现框图
Fig.5 Block diagram of realizing IF MSK data transmission demodulation sub-module

码元同步和抽样判决是 MSK 解调的核心技术,直接影响到解调误码率的大小。在设计过程中,采

用数字锁相环技术实现码元同步和抽样判决,应用匹配滤波的原理,先对输入的基带信号进行最佳信号检测,减弱噪声干扰的影响,然后判别出超前、滞后脉冲,实时地对码元同步时钟的相位进行调整,从而可以准确地实现码元同步和抽样判决。

针对中频 FH 话音解调子模块的码元同步和抽样判决实现方法,是在上述码元同步和抽样判决实现方法的基础上增加了抗干扰数字式滤波器,从而解决频率跳变瞬间带来的噪声干扰,实现框图如图 6 所示,解调后的数据经过解跳处理和 CVSD 解码,即可还原为话音信号。

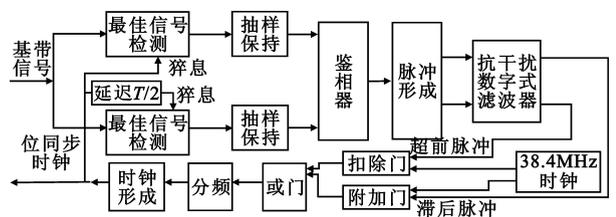


图 6 FH 话音码元同步及抽样判决实现框图
Fig.6 Block diagram of realizing FH voice bit synchronization and sample ruling

4 研究成果

4.1 常规 AM/FM 话音通信

常规 AM/FM 话音通信是超短波通信电台最常用的两种话音通信方式。基于本文介绍的方法和技巧,对于中频 AM 解调功能,在输入中频信号频率偏移 ± 2 kHz 范围内、调制度为 30% ~ 90% 的情况下,当中频信号载噪比大于等于 35 dB 时,解调 SINAD(信号 - 噪声及失真比) ≥ 30 dB,当中频信号载噪比大于等于 15 dB 时,解调 SINAD ≥ 10 dB;对于中频 FM 调制功能,输出中频信号杂波抑制大于等于 75 dBc(偏离工作频率 ± 500 kHz 以外),调制失真小于等于 1%,邻道抑制大于等于 60 dB(偏离载波 25 kHz 处);对于中频 FM 解调功能,在输入中频信号频率偏移 ± 2 kHz 范围内、调制频偏为 6 kHz 的情况下,当中频信号载噪比大于等于 30 dB 时,解调 SINAD ≥ 30 dB,当中频信号载噪比大于等于 10 dB 时,解调 SINAD ≥ 10 dB。

AM 和 FM 调制方式下,接收端话音输出信号和静噪指示电平对照图分别如图 7 和图 8 所示,其中当解调出的话音 SINAD 很差时,将静噪指示置为高电平,关断话音输出,否则置为低电平,打开话音输出。另外,通过该方法设计的话音静噪子模块,静噪回滞为 2 ~ 6 dB;静噪开启时延小于 50 ms,静噪闭锁时延小于 100 ms;静噪门限在 6 ~ 20 dB(解调 SINAD)范围内,可以调整 32 个等级。

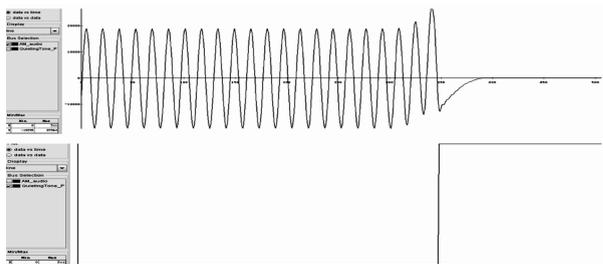


图 7 AM 语音输出信号和静噪指示电平对照图

Fig.7 Comparison chart of AM voice output signal and quieting tone instruction level

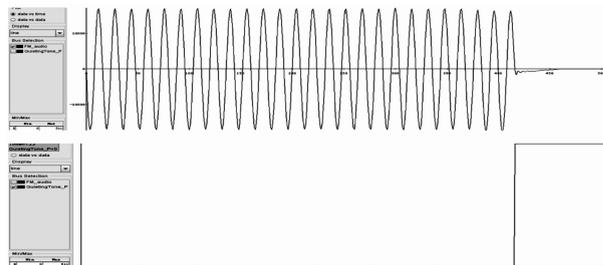


图 8 FM 语音输出信号和静噪指示电平对照图

Fig.8 Comparison chart of FM voice output signal and quieting tone instruction level

4.2 MSK 数传和 FH 语音通信

MSK 数传和 FH 语音通信也是超短波通信电台常用的通信方式,基于本文介绍的方法和技巧,对于中频 MSK 数传调制(中频 FH 语音调制)功能,输出中频信号杂波抑制大于等于 75 dBc(偏离工作频率 ± 500 kHz 以外),邻道抑制大于等于 60 dB(偏离载波 25 kHz 处);对于中频 MSK 数传解调(中频 FH 语音解调)功能,当输入中频信号载噪比大于 12 dB 时,两种通信方式的解调误码率均小于 10^{-4} ,图 9 为 FH 语音通信解调过程中基带信号和解调数据对照图。

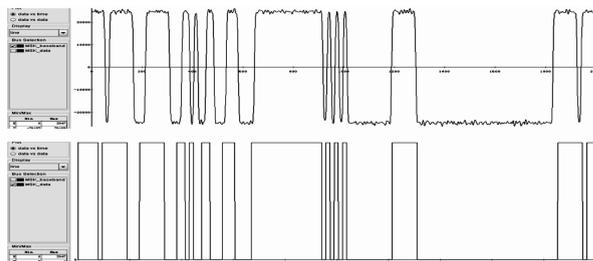


图 9 FH 语音基带信号和解调数据对照图

Fig.9 Comparison chart of FH voice baseband signal and demodulation data

5 结束语

本文介绍的基于 FPGA 的超短波通信电台信号

处理模块,在低成本 FPGA 有限的资源下,高效地实现了 AM、FM、MSK、FH 语音和语音静噪的信号处理设计,不但各项技术指标均满足了电台技术要求^[8],而且具有成本低、可靠性高、功能易扩充等特点。另外,应用了该信号处理模块的超短波通信电台,工作稳定可靠,常规语音、数传、FH 语音通信效果均良好。

参考文献:

- [1] 徐以涛,王金龙.一种基于滑动 DFT 算法的 FM 静噪检测器[J].信号处理,2005,21(3):319-321.
XU Yi-tao, WANG Jin-long. A FM-Noise Squelch Detector by Sliding DFT Algorithm[J]. Signal Processing, 2005, 21(3):319-321. (in Chinese)
- [2] 张幼明,贾建祥. MSK 信号的差分数字解调方法[J]. 舰船电子工程,2008,28(11):77-79.
ZHANG You-ming, JIA Jian-xiang. Method of Differential Digital Demodulation for the MSK Signal[J]. Ship Electronic Engineering, 2008, 28(11): 77-79. (in Chinese)
- [3] Spartan-3 FPGA Family: Complete Data Sheet[M]. California: Xilinx Inc., 2006.
- [4] 杨小牛,楼才义,徐建良. 软件无线电原理与应用[M]. 北京:电子工业出版社,2001.
YANG Xiao-niu, LOU Cai-yi, XU Jian-liang. Software Radio Principle and Application [M]. Beijing: Publishing House of Electronics Industry, 2001. (in Chinese)
- [5] AD9857 CMOS 200 MSPS 14-bit Quadrature Digital Upconverter[M]. US: Analog Devices Inc., 2004.
- [6] 张安安,杜勇,韩方景. 全数字 Costas 环在 FPGA 上的设计与实现[J]. 电子工程师,2006,32(1):18-24.
ZHANG An-an, DU Yong, HAN Fang-jing. Design and Implementation of Costas Loop on FPGA Platform[J]. Electronic Engineer, 2006, 32(1):18-24. (in Chinese)
- [7] 樊昌信,张甫翊,徐炳祥,等. 通信原理 [M]. 5 版. 北京:国防工业出版社,2001.
FAN Chang-xin, ZHANG Pu-yu, XU Bing-xiang, et al. Communication Theory [M]. 5th ed. Beijing: National Defense Industry Press, 2001. (in Chinese)
- [8] 宋大风,姚元飞,吴仡. 一种通用型低成本中频数字化方案的实现[J]. 电讯技术,2010,50(6):59-62.
SONG Da-feng, YAO Yuan-fei, WU Yi. Realization of a Universal Low-cost IF Digitalization Scheme[J]. Telecommunication Engineering, 2010, 50(6):59-62. (in Chinese)

作者简介:

姚元飞(1980-),男,山东人,工程师,主要研究方向为信号处理、终端技术。

YAO Yuan-fei was born in Shandong Province, in 1980. He is now an engineer. His research interests include signal processing and terminal technology.

Email: yyf617488@163.com